

## 交換型データハイウェイの一検討

中村芳弘 八星禮剛

富士通研究所

まえがき

一本のリンク状に張られた高速伝送路を使用して、多数のCPUや端末間のデータ通信を、時分割多重で行なうデータハイウェイが各所で注目されている。データハイウェイはもともと構内に散在する多数のプロセスポイントとそれを制御するコンピュータ間を結び膨大な量のケーブル類を統合し、経済化をはかったものである。<sup>(1)</sup>

一方、J. R. Pierce<sup>(2)</sup>, W. J. Kropf<sup>(3)</sup>等のリングネットワークは時分割多重通信と交換機能を合わせて有しており更に効率の良い通信手段を提供し得る。小文はこの様な考えにもとずき、何れの通信を可能とするデータハイウェイの一構成案を報告するものであり、その特徴としては回線交換とパケット交換の両機能を収容して、システム構成上の柔軟性を増加しているところにある。

## 1. システムの対象

構内の通信システムとして、データハイウェイの適用範囲は非常に幅広いものであり、利用形態に応じて種々の方式が考えられる。システム構成によって定まるハイウェイのビット速度は数百kHzから数百MHzに致るまで実現でき、ノードとノード間のプロトコルも無手順からHDLC手順等の高級な伝送制御手順まで必要に応じた構成が可能となる。ここで考えるデータハイウェイの適用範囲としては二つの構成例を前提としている。

その一つは、回線交換型で実現しているものであり、回線型端末とCPUをCCU経由でモデムを使用して接続するシステムに、データハイウェイを導入して、線路費用の経済化と保守の容易さをねらったものである。更に交換機能をデータハイウェイがサポートすることにより、PBXを使用して交換接続を行なう場合と等価な動作を可能とし、より適用範囲を拡大したものである。この場合にはノードとノード間ではエラー検出やエラー回復等の機能は必要なく無手順でよい。端末の速度は200 bps ~ 48 Kbpsが一般的であり、収容CH数も数百CH程度あればよく、ハイウェイのビット速度としては数MHzを必要とする。

他の一つはパケット交換型で実現しているものであり、構内各地に分散した複数のミニコンをお互に接続して、それらの高速通信(数十Kバイト/s ~ 数百Kバイト/s)を可能とするものである。このように構内各地に分散した複数ミニコン間で交換接続を可能として、高速通信が比較的容易に実現できるのはデータハイウェイの大きな利点であり、ミニコンネットワークの構成等で今後、せかんに利用される適用領域であると考えられる。この場合にはハイウェイでエラーが生じた場合、ノードとノード間で再送によってエラー回復し、ミニコン側には負荷をかけないようにしている。ハイウェイのビット速度は接続されるミニコンのトータルとしてのトラフィック量により決定されるが、ハイウェイのスループットとして数百Kバイト/sが得られれば、かなりの適用領域をカバーできる。したがってハイウェイのビット速度は数Mbpsとなり、ここではPCMハイアラキーの6.3 Mbpsを用いた。

## 2. システム構成<sup>(10)</sup>

### 2.1 システム概要

ここで考えるデータハイウェイは図2.1のように細監視装置(SV-NODE)、回線交換装置(CX-NODE)、及びパケット交換装置(PX-NODE)から構成される。各装置間はビット速度6.3 Mbpsでお互に信号の向きが逆の伝送路(ライン0, ライン1)で接続されている。SVは一つのデータハイウェイに必ず一台必要なものであり、マスターオシレーターをもっていてSV, CX, PX間のフレーム同期, ビット同期を確立するために、常時フレームパターン、及びスクランブルされた信号の送出を行なっている。SVはその他に伝送路の監視を行なっていて、障害が発生した場合に障害対策を実行する。CXはモデムインターフェイス(CCITT V24, V28, V35)をサポートするノードで接続する端末からはモデムと等価に見える。また、CXは端末の伝送制御手順を意識しないために既存のソフト、ハードが変更なしに接続可能である。PXには1ワード(16ビット+パリティ2ビット)毎の確認応答をとりながら並列転送するインターフェイスで、アダプタ(ADP)を介してミニコンが接続され、パケット交換を使用した高速の高効率転送が可能である。CXやPXは必要に応じて接続されるノードで、CXのみ、PXのみ、あるいはCX, PXの混合された接続形態等、使用状況に適した構成が選択できる。

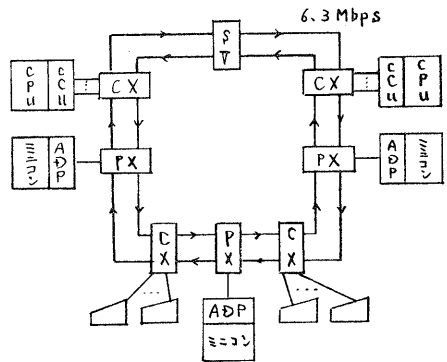


図2.1 システム構成

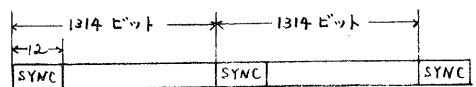
SVはその他に伝送路の監視を行なっていて、障害が発生した場合に障害対策を実行する。CXはモデムインターフェイス(CCITT V24, V28, V35)をサポートするノードで接続する端末からはモデムと等価に見える。また、CXは端末の伝送制御手順を意識しないために既存のソフト、ハードが変更なしに接続可能である。PXには1ワード(16ビット+パリティ2ビット)毎の確認応答をとりながら並列転送するインターフェイスで、アダプタ(ADP)を介してミニコンが接続され、パケット交換を使用した高速の高効率転送が可能である。CXやPXは必要に応じて接続されるノードで、CXのみ、PXのみ、あるいはCX, PXの混合された接続形態等、使用状況に適した構成が選択できる。

### 2.2 ハイウェイの制御方式

SVは正常なデータ通信を行なうために必要なものであり、SVの障害はシステムダウンにつながる。そのためにSVのハイウェイに関連する部分はライン0用とライン1用とを有して、各ラインにくくりつけとなっている。(CX, PXでは、大部分が一重構成であり、通信に使用しているライン側にのみ接続される。) SVの機能としては、①ビットクロックの送出、②フレームパターンの送出、③ループ-巡ディレイの自動調整(ビットの位相, フレームの位相)、④使用済パケットの消去(オ5章参照)、⑤RAS機能の実行(2.3項参照)等がある。

①. ビットクロックの送出 --- データハイウェイにおいてSVのみが2個のマスターオシレーター(6.307 Mbps, 1個は予備)をもち、伝送路上にスクランブルされた信号を送出している。CX, PX及びSVのレピータは伝送路からの信号よりビットクロックを抽出して、CX, PX及びSVの受信部にビットクロックと同期のとれたデータを供給している。

②. フレームパターンの送出 --- 各ノードのフレーム同期を維持するためにSVは1314ビット(フレーム速度4800フレーム/s)毎に同期パターンとして固定のパターンを送出している。(図2.2参照)



ビット速度6.307 Mbps, フレーム速度4800フレーム/s

図2.2 フレーム同期

各ノードの受信部はこのパターンを検出することにより正しくフレーム同期を確立する。

③. ルーパー巡ディレイの自動調整<sup>(2),(3),(7)</sup> SVは閉じたループを構成するために各CX, PXが送信したデータを、送信フレームの正しいビット位置に乘せ換えを行なう必要がある。この乗せ換えを行なうためには、まず受信したデータを送信側のクロックで読みかえなければならぬ。この場合、リングシステムであるために周波数同期はとれているが、受信データと送信クロックの位相関係は伝送路長で変化する。また、同じ伝送路長でも周囲温度等によりディレイが変動するため、図2.3のごとく、変動吸収用のエラスティックメモリを使用して、受信クロックで書き込み、送信クロックで読み出すという動作を行なっている。送信クロックに同期されたデータは、受信信号でフレーム同期のとられたカウンタ出力により1フレーム分のRAMに書き込まれ送信側のクロックにより動くカウンタ出力によって読み出される。(図2.4参照)

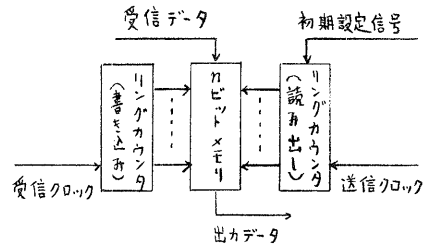


図2.3 ビット位相の調整

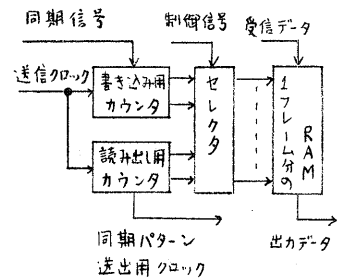


図2.4 フレーム位相の調整

以上の動作により受信データは送信フレームの正しいビット位置に乗り換えが行なわれる。

### 2.3 RAS 機能

データハイウェイではハイウェイ部分に障害が生じた場合、システムに与える影響は多大である。そのために、データハイウェイを高信頼度を実現すること、ならびに、障害の局所化や予備系へのすみやかな切り替え等、RASに対して、十分な対策をほどこす必要がある。RAS機能の実行のためにSVにはマイクロプロセッサが実装されていて、伝送路の状況に応じたRAS用のコマンドを送出することにより各ノードを制御する。以下、ハイウェイの各状態に応じた制御の推移を示す。

#### ①. 両系 (ライン0, ライン1) 共に正常の場合

SVのマイクロプロセッサは各ノードあてにレスポンスを返すことを要求するコマンドを送出する。レスポンスが返ってこない場合には、そのノードを障害 (電源断, 同期はずれ, バイパス状態) と判断してSVのパネル上にノードのアドレスを表示する。

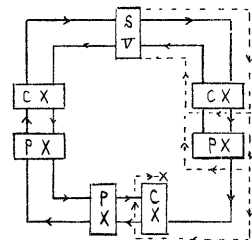


図2.5 障害個所の検出

#### ②. 片系 (ライン0 または ライン1) 異常の場合

SVはライン0かライン1かのどちらかに異常

を検出すると、各ノードに対して正常なラインに接続されるようにコマンドを送出する。また、各ノードは接続されているラインに異常を検出すると正常なラインに切り換わる。次にS $\nabla$ は正常なラインを使用して、S $\nabla$ に近い側のノードから順番に折り返しを行なうように命令して、障害区間を見つけだし、S $\nabla$ のパネル上にノードアドレスの表示を行なう。(図2.5参照)

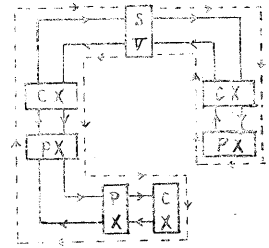


図2.6 ループバック

③ 両系(ライン0, ライン1)共に異常の場合

ライン0, ライン1共に障害が生じた場合、S $\nabla$ は各ノードをウエイト状態にした後に、両方のラインから折り返しを行なって可能な限り大きなループとなるようにループの再構成を行なう。(ループバック機能) ループバックが完了するとウエイト状態を解除して、データ通信を続行する。(図2.6参照)

2.4 伝送路<sup>(4), (5)</sup>

伝送路のビット速度は6.3 Mbpsで、低域の誘導雑音に強い微分バイポーラを使用している。レピータはS $\nabla$ , CX, PX内にライン0用とライン1用の2台が設置される。各ノードの接続間隔は使用するケーブルの種類によって異なり表2.1のようになる。

接続ケーブル	接続距離
3C2 $\nabla$	1.0 km
5C2 $\nabla$	1.6 km
5CFLAP	2.3 km
7CFLAP	3.1 km
10CFLAP	4.2 km
12CFLAP	5.0 km

表2.1 接続間隔

リングシステムでは、レピータの電源が切断された場合、システムダウンとなるために何らかの対策が必要となる。一つの方法として分散給電方式がある。これは各ノードに給電用の電源を設置して、電源断のレピータに近くのノードから給電を行うものである。図2.7に分散給電方式を、表2.2に給電方式仕様の一例を示す。

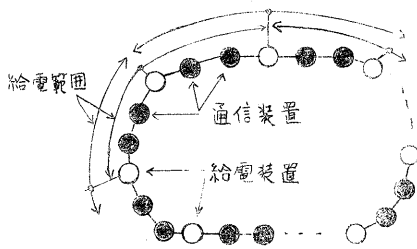


図2.7 分散給電方式

給電電圧	+40 V
中継器使用電圧	+12 V
中継器消費電流	200 mA
中継距離	最大1km (3C-27)
許容障害装置数	連続2装置(距離最長)
	連続3装置(500m程度)
	連続5装置(200m程度)

表2.2 給電方式仕様

3. 回線交換、パケット交換混合收容方式

3.1 サブフレーム単位の分割

一つのデータハイウェイが回線交換機能とパケット交換機能と、異なった二つの交換機能をもって、性格の違った二種類のインターフェイスをサポートすることはシステム構成上の柔軟性を増大させて、適用範囲を拡大させる。

回線交換機能とパケット交換機能の両方を収容するためには、ハイウェイ上のタイムスロットを回線交換用(CX用)とパケット交換用(PX用)とに何らかの形で分割することが必要である。ハード実現上、最も容易な方法は、設計時に固定的に分割する方式であるが、<sup>(7),(8)</sup>タイムスロットを有効に利用するためには、システム構成に応じて分割比を変更できることが望ましい。ここで述べる分割法は、SVでのハード設定(半固定)により、サブフレーム単位にCX用とPX用とを割り付ける方法であり、使用形態に応じて任意の割り付けが可能である。また、システムの拡張に伴ってCX用とPX用のサブフレームの割り付け比を変更することも容易にできる。1フレームをいくつかのサブフレームに分割するかは、パケット交換での通信容量に関連するので5章で述べる。以下、図3.1のようなフレーム構成にもとづいて説明する。

図3.1では1フレームを8サブフレームに分割し、各サブフレームの先頭2ビット(CPIDビット)を使用して、そのサブフレームがCX用かPX用かを各CX, PXが識別できるようにしている。このCPIDビットへの書き込みは、常時SVが、ハード設定されたとおりサブフレーム毎に行なっている。PXは各サブフレームがPX用かどうかの判定をCPIDビットを見て行ない、11であれば、PX用と判定して所要の動作を行なう。00であればそのサブフレームはCX用でありPXは無視する。01, 10であれば、それは伝送路エラーで11か00が誤ったものであるから、PXはCXへの通信を妨げないために00と同様に考えて無視する。CXはタイムスロットを割り付けて使用するために、CX用のサブフレーム内のタイムスロットを使うように各CXで設定していれば、CPIDビットを見る必要はない。以上のように、サブフレーム単位でCX用かPX用かを、SVでの設定で分割する方法は、ハード的に容易に実現でき、伝送路の使用効率も実用上十分な程度に上げることが可能である。

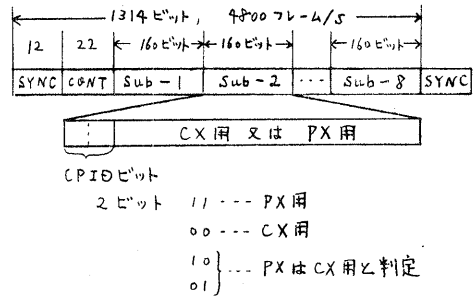


図3.1 フレーム構成

### 3.2 二重化した伝送路の有効利用

リング状のデータハイウェイでは、システムの信頼性を増大させるために現用回線(ライン0)と予備回線(ライン1)と、伝送路を二重化する方法が一般的である。この場合、ライン0に障害が生じた時にのみ、ライン1を使用し、ライン0が正常の場合には、ライン1を使用しない方法が通常、採用されている。回線交換とパケット交換の両機能を収容するデータハイウェイでは、ライン0とライン1の両方を有効に使うことにより、伝送路としての二重性を保持したままライン0とライン1を常時、利用することが可能である。

図3.2は両系正常時に、ライン0とライン1を

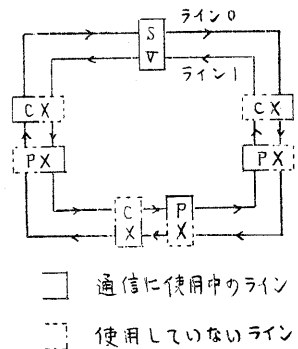
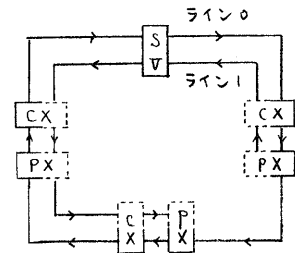


図3.2 両系正常時

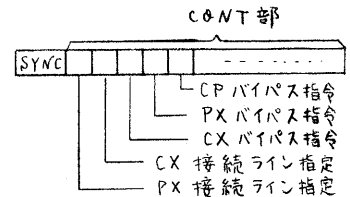
利用しているデータハイウェイの構成例を示す。この例では、CXはライン0を、PXはライン1を使用している。このようにすれば、CXの収容のために生じるPXの転送速度の低下を防ぐことができる。

図3.3はライン1に障害が生じた場合で（片系障害時）、SVより各CX、PXが正常のラインに接続されるように指令をだす。また、各CX、PXでも、接続されているラインに障害を検出すると反対側のラインに接続を変える。この場合、ライン0上のタイムスロットを3.1項で述べた方法で、CX用とPX用とに分割して通信を行なう。但しCXがハイウェイ上の全てのサブフレームを独占するほど、数多くの装置を収容している場合には、片系障害時、CXのみかPXのみ、またはCX、PXの一部に通信を続行させる。

以上のような動作を各CX、PXに実行させるために、SVは、ハイウェイ上のCONT部のタイムスロットを使って、適当な指令（接続ライン指定、バイパス指令）を送出する。図3.4にCONT部のフォーマットを示す。



□ 通信に使用中のライン  
 □ 使用していないライン  
 図3.3 片系異常時



- 接続ライン指定 (CX, PX)
  - 0 --- ライン0を指定
  - 1 --- ライン1を指定
- バイパス指令 (CX, PX)
  - 0 --- 接続ライン指定で指令されたラインに接続
  - 1 --- ラインからバイパス
- CP バイパス指令
  - CX, PXのうち特定のワードに対するバイパス指令

図3.4 CONT部フォーマット

#### 4. 回線交換方式

CXに接続するCCUや端末等のデータのインターフェイスとしてモデムインターフェイス (CCITT V24, V28, V35), 交換接続を行なう場合に必要なアドレスのインターフェイスとしては、CA型NCUインターフェイス (CCITT V24, 200シリーズ) を考える。(X20, X21も同様)

モデムインターフェイスの端末をデータハイウェイに収容する場合、一般的な方法は、端末1台毎に、ハイウェイ上の特定のタイムスロットを割り付けて、制御情報（キャリア情報）とデータを送受信する方式である。この方法で、交換接続を行なうには、大きく分類して、①集中制御方式と②分散制御方式とがある。ここでは信頼性、及び多様なシステム構成に対する柔軟性において秀れている分散制御方式について二種類の方法を述べる。

##### 4.1 リンクビット制御方式<sup>(5), (10)</sup>

各端末に対して、ハイウェイ上でリンクビット2ビットと、回線速度に応じたデータビットとを割り付ける。図4.1は図3.1のフレーム構成で、4800 bps以下の端末を収容する場合の割り付け例を示す。

図4.2はTSMに割り付けられた端末#M（アドレス#MのCXに接続）が、TSNに割り付けられた端末#N（アドレス#NのCXに接続）と通信する場合であり、#MのCXはTSNのリンクビットをみて、アイドル(00)を検出する

と発呼情報(11)を送出する。同時に、TSMのリンクビットはビジー(11)にして他の端末から呼ばれることを防ぐ。#NのCXはTSNに発呼情報を検出すると端末に通知し、端末から応答が返った時点で#MのCXへ応答(10)を返して物理レベルのリンクが設定される。以後は#N、#Mの両方共に、TSNのリンクビットを使用してキャリヤ情報の、及びデータ部を使用してデータの送受信を行なう。通信が終了すれば、#Mは送信を停止して、TSMをアイドルにし、#NはTSNをアイドルにする。この方式では、リンクビットとして2ビットを使用するが、高速の交換動作が可能である。

#### 4.2 アドレス送受信方式

この方式では、各端末に対して制御ビット1ビットと、端末の回線速度に応じたデータビットとを割り付ける。(図4.3参照) また、各端末が交換接続時に共同で使用するアドレス送信用タイムスロット(ADTS)が必要となる。

ADTSは図4.4のような構成となり、パケット交換におけるパケットと同じ考え方で、各CXは先頭のBusy/Idleビットをみて、アイドルであれば、使用できる。通信したいCXはADTSがアイドルであることを確認するとビジーにして、通信したい相手端末が接続されているCXノードアドレスとノード内のCH番号、自己のCXノードアドレスとノード内のCH番号、及びREQ/RESPビットにリクエストを書き込む。受信側のCXはADTSの相手ノードアドレス部に自己のアドレスを検出すると、相手CH番号部で指定されたCHに接続されている端末へ通知する。端末から応答が返ってくるとアイドルのADTSをみつけて発呼側のCXノードアドレスとノード内のCH番号、自己(被呼側)のCXノードアドレスとノード内のCH番号、及びREQ/RESPビットにレスポンスを書き込んで発呼側に応答を返す。以後、発呼側、被呼側共に自己のタイムスロットの制御ビットを使用してキャリヤ情報を、データビットを使用してデータの送信を行ない、相手のタイ

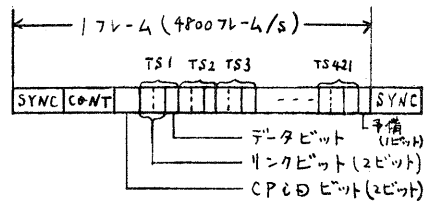


図4.1 各端末のタイムスロット

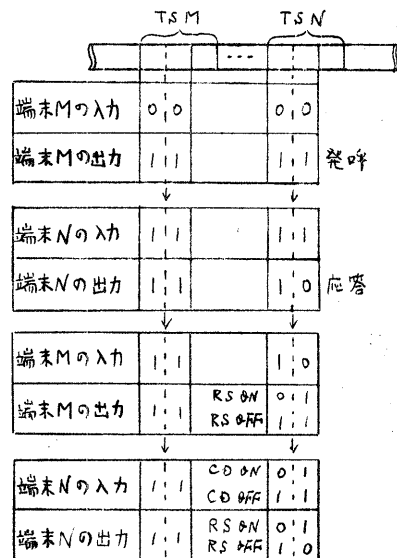


図4.2 リンクビットの使用例

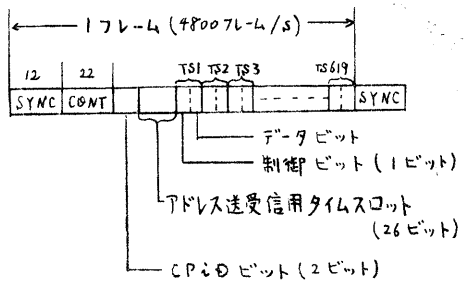


図4.3 フレーム構成

ムスロットからこれらの情報を受信する。切断はお互の端末からの指令により、キャリア情報、及びデータの送受信を停止することにより行なわれる。この方式ではCXに複数CHを収容する場合、交換接続部を共通部として各CHで共同利用できる。更に交換機能をオプションとして、必要とするCXにのみ実装するという構成が可能となる。現在、モデムインターフェイスは、専用線イメージで接続されるのが大半であり、交換機能を必要としない場合がしばしばあるために、本方式を採用すれば、システム形態に適した構成が可能となる。

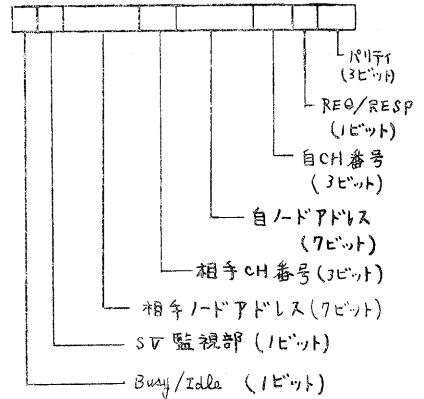


図4.4 アドレス送受信用タイムスロット部

### 5. パケット交換方式

#### 5.1 PXとADPとのインターフェイス

PXには、図2.1のようにアダプタ(ADP)を介してミニコンが接続される。PXとADPとのインターフェイスは図5.1、図5.2に示すように、1ワード(データ16ビット、パリティ2ビット)毎の確認応答をとりながら、データを並列転送する方法とする。データを送信したいADPは最初にPXへENQを送出する。その際、PXに通信したい相手のアドレスを通知し、応答(ACK)が返ってくると以後は、1ワード毎の確認応答をとりながらデータを転送する。データを送り終わるとEOTを送出して通信の終了を知らせる。受信側のPXはハイウェイよりENQを受信してADPに通知する際に送信側のアドレスを付けて送りADPからの応答を待つ。以後は、確認応答をとりながらハイウェイからのデータをADPに送信し、最後にEOTを送信して応答を受信することにより一連の通信が終了する。

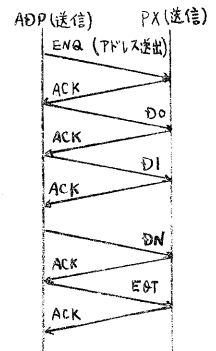


図5.1 ADP→PXの転送

#### 5.2 パケット交換の動作

パケット交換では、PXとPX間で確認応答をとりながら、パケットの転送を行ない、エラーが生じた場合には、再送によってエラー回復を行なっている。図5.3に正常動作の場合のパケット通信図を示す。図5.1、図5.2に示すようなインターフェイスをパケット交換でサポートする場合、ハード構成上、容易な方法は1ワードで1パケットを作って、1パケット毎に確認応答をとる方式であるが、<sup>(4),(10)</sup>ADPとADP間を直結した場合の転送速度(150Kワード/s)に比較して、速度が低下する。転送速度の低下を防ぐためにはPXとPX間の通信において、図5.4に示すように連続転送を行なって、確認応答をまとめて一回とるようになる必要がある。<sup>(1)</sup>この場合にはPXにMワード×2のバッファが必要となり、Mワードの

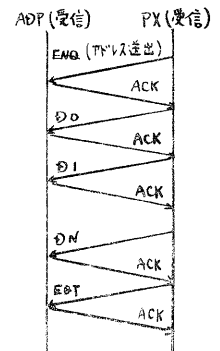


図5.2 PX→ADPの転送



バッファに記憶しているデータを複数パケットにしてハイウェイに連続送出した後、相手PX、及びADPからの応答(ACK)を受信するとADPに通知すると共に次のパケット送出に移る。その間に他の一方のバッファにmワードのデータをADPから受信していて、相手PXからの応答(ACK)を検出するとただちに次のパケットの送信ができるように準備しておく。受信側のPXも同様に、mワード×2のバッファを使用して、ハイウェイからのパケット受信とADPへのデータ送出との並行動作を行なわせる。このように、二重のバッファを使用して、並行動作させる場合、転送速度はバッファ量(連続転送のデータ数×2)、ハイウェイ上でパケット交換にて使用するデータ部の通信容量、及びループ一巡遅延時間により決定される。

図5.5はループ一巡遅延時間を208μs(等価線長40km, フレーム速度4800フレーム/S)に固定し、通信容量をパラメータとしてバッファ量と転送速度の関係を示したものである。この図から少量のバッファをPXにもたせることにより、転送速度が飛躍的に増大することがわかる。

図5.6はサブフレームを全て、PX用に割り付けた場合に、サブフレームを2~14に選んだ場合の通信容量と1サブフレーム当りのビット数を表わしたものである。サブフレーム数を少なく選べば、通信容量は向上するが、送信するデータ量が少ない場合に効率の低下を招く。また、CXを収容する場合にロスとなるビット数が増大する。図5.7に1フレームを8サブフレームに分割した場合の packets formatを示す。この packets format(データ部6ワード)では通信容量230Kワード/Sで8パケット連続送信後、1回の応答を受信する場合、48×2ワードのバッファを必要として、リングの等価線長(ノードが入ることによって生じる遅延を線長に換算して、実際の線長に加えた長さ)40km以内では、転送速度として115Kワード/Sが得られる。

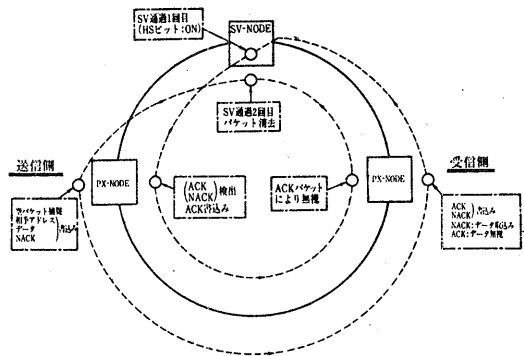


図5.3 パケット交換のしくみ

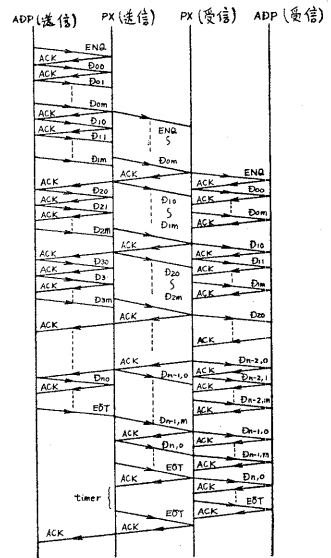


図5.4 ADPとPXに接続するときの動作例

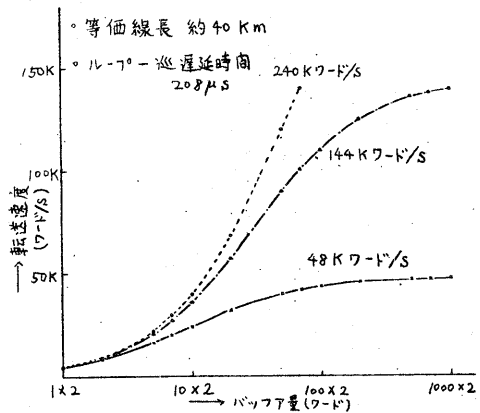


図5.5 バッファ量と転送速度

志すび

データハイウェイを構内における汎用的なデータ通信の手段としてとらえ、一つの実現案を示した。

今後、構内コンピュータネットワークシステムの対象が拡大するにつれ、コミュニケーションサブシステムとしてのデータハイウェイが具備すべき機能も拡大してくる。例えば分散形情報処理システムとしてのミニコンネットワークを実現する場合等、データハイウェイのインテリジェンスを高めることによりトータルシステムのコストパフォーマンスの大幅な改善が期待できよう。

今後、このようなインテリジェント化や、高速化によるパフォーマンスの向上、並びにデータ通信用LSIやマイクロコンピュータによる経済化の検討を進めてゆく。

謝辞

本研究を進めるに当たり、御討論、御指導頂いた、当社、方式部 井上部長、デジタル研究部 山下部長、津田部長代理に深謝致します。

参考文献

- (1). A.T. Kaefer, G. Moss, I.R. Young, "Data highway for process-controlled plant," PR&C. IEE, Vol 114, No.12, December, 1967
- (2). J.R. Pierce, "Network for block switching of data," B.S.T.J. July-August 1972
- (3). W.J. Knopfl, "An experimental data block switching system," B.S.T.J. July-August 1972
- (4). 白鳥, 八星, "構内用コンピュータネットワークの一構成," 昭49, 情報大全, No. 78
- (5). 萩原, 守尾, 八星, "高速伝送路を用いたデータハイウェイ," 昭49, 信学全大, No. 1681
- (6). 持田, 海上, "6.3 Mb/s 微分バイポーラ中継器の一検討," 昭49, 信学全大, No. 2206
- (7). 守尾, 進東, 中村, 八星, "デジタルループシステムにおける回線交換-パケット交換混合方式," 昭50, 信学全大, No. 1084
- (8). 福田, 水越, 八星, 芳林, "分散給電方式," 昭52, 信学全大, No. 1645
- (9). 中村, 北村, 八星, "データハイウェイにおけるパケット交換の一方式," 昭52, 信学全大, No. 1525
- (10). 井上, 野沢, 津田, 中村, 萩原, 沢田, "FACOM 1880 交換形データハイウェイシステム," FUJITSU, 1977, vol 28 No. 2

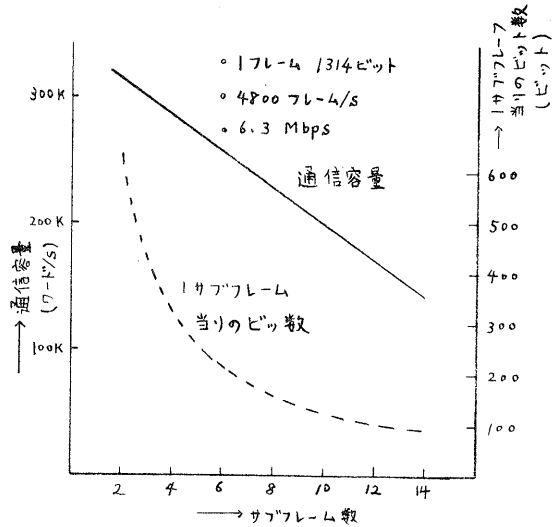


図 5.6 サブフレーム数と通信容量, 及び 1サブフレーム当りのビット数

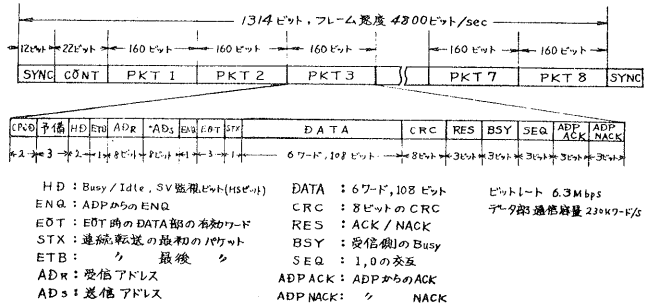


図 5.7 パケットフォーマット