

適応型光近接効果補正技術の領域分割による高速化手法の提案と検証

野 里 博 和[†] 松 縄 哲 明^{††} 坂 無 英 徳[†]
村 川 正 宏[†] 樋 口 哲 也^{†,††}

本論文では、半導体リソグラフィの光近接効果補正において、マスクレイアウトパターンを領域分割し、それぞれの領域を並列処理する高速化手法を提案した。我々は、既に、半導体リソグラフィのマスク製造コストの削減を目指し、最適化手法を用いた適応型光近接効果補正技術（適応型 OPC 技術）を提案している。この適応型 OPC 技術の特徴は、レイアウト後に OPC 調整する際、その調整で考慮する影響範囲を隣接するセルに限定しても、OPC 精度を落とさずに調整することができる点である。そこで、本論文では、適応型 OPC 技術の特徴を活かし、より効率的に OPC 計算を高速化するため、計算するレイアウトパターンを領域分割し、それぞれの領域を並列処理する高速化手法を提案する。提案手法を用いた実験の結果、並列処理の代表的なマスタースレーブモデルと比較して、約 2 倍の高速化を実現し、最先端プロセスで求められている要求精度 3% を満たす OPC 精度を得ることができた。

A Fast Method of Adaptive Optical Proximity Correction using Region Segmentation

HIROKAZU NOSATO,[†] TETSUAKI MATSUNAWA,^{††}
HIDENORI SAKANASHI,[†] MASAHIRO MURAKAWA[†]
and TETSUYA HIGUCHI ^{†,††}

This paper proposes a fast method of adaptive optical proximity correction (OPC) using region segmentation. We have demonstrated the adaptive OPC technique using genetic algorithm which is an efficient optimization technique based on population genetics. When this method is applied to full-chip OPC, it is difficult to optimize OPC features efficiently. This is because the adaptive OPC method can only correct the OPE which is dependent on neighboring patterns. In order to overcome this problem, we propose a fast method of adaptive OPC using region segmentation. This proposed method partitions mask layout by region segmentation for adaptive OPC methods. Moreover, this region segmentation can use parallel processing for OPC optimization. In a conducted experiment, we successfully corrected OPC features by the proposed OPC method with six processors, which was two times faster than the Master-Slave model with six processors.

1. はじめに

現在、半導体産業では、半導体集積回路の集積密度の増加に伴い、シリコンウェハ上に転写する LSI パターンの忠実性が低下する光近接効果 (OPE:Optical Proximity Effect) を補正する、光近接効果補正 (OPC:Optical Proximity Correct) が必要不可欠となっている¹⁾。従来の OPC では、最小単位の回路パ

ターンであるセルをレイアウトしてマスクパターンを構成した後に、マスク全面に対して OPE 補正图形生成の計算 (チップ全面 OPC) を行っていた。しかし、LSI パターンの微細化に伴う OPC 計算の複雑化のために、OPC に要する計算負荷 (計算時間、マスクデータ量) が増加している。これが、マスクコストを引き上げる深刻な要因の 1 つとなっている。

そこで、これらの問題を解決するために、我々は、既に、OPC 計算領域を削減する新たな OPC 手法として適応型光近接効果補正技術（適応型 OPC 技術）を提案した²⁾。この適応型 OPC 技術の特徴は、レイアウト後に OPC を調整する際、その調整で考慮する影響範囲を隣接するセルに限定しても、精度を落とさずに調整することができる点である。そこで、本論文で

† 半導体 MIRAI プロジェクト、産業技術総合研究所 次世代半導体研究センター

MIRAI, National Institute of Advanced Industrial Science and Technology (AIST)

†† 筑波大学大学院システム情報工学研究科
University of Tsukuba

は、この特徴を活かした更なる OPC 高速化手法として、計算するレイアウトパターンを領域分割し、それぞれの領域を並列処理する高速化手法を提案する。提案手法では、分割したパターンを別々の CPU で並列処理させることで、1CPUあたりの計算面積、最適化調整する OPC 図形数を少なくし、最適化調整に必要な時間を削減することが可能となる。

実験の結果、並列処理の代表的なマスタースレーブモデルと比較して、約 2 倍の高速化を実現し、最先端プロセスで求められている要求精度 3 % を満たす OPC 精度を得ることができた。この結果、我々の提案した適応型 OPC 技術は、OPC の計算領域を削減できるだけでなく、領域分割による並列処理を行うことで、従来よりも高精度に高速化できる特徴を持つことを示した。

2. 光近接効果補正とその問題点

現在、主として用いられているモデルベース OPC³⁾では、OPE によって変動する露光パターンの形状や寸法を光学シミュレーションにより予測して、これを打ち消すための補正図形を作製する。この方法により、複雑な OPE に対応した緻密な補正を行うことができる。しかしながら、モデルベース OPC では、マスクパターンを構成する全てのパターンに対して補正計算を行う（チップ全面 OPC）ために、膨大な計算負荷（時間、マスクデータ量）がかかるという問題点がある。これら計算負荷は、半導体集積回路の微細化とともに増加しており、マスクコストを引き上げる深刻な要因の 1 つとなっている。

3. 提案手法

3.1 領域分割による高速化手法

提案手法では、レイアウトパターンを領域分割し、それを並列処理することにより、レイアウトパターンの規模に関係なく、適応型光近接補正技術の特徴を効果的に活かす高速化手法を提案する。本提案手法を LSI チップなど大きなレイアウトパターンに適用した場合、レイアウトされた各セルの調整を、それらのセルに隣接した小さな領域に限定した最適化調整により行うことで、調整精度を落とさずに、更なる OPC 処理時間の短縮が期待できる。この手法が持つ具体的な利点は、以下の 3 点に集約される。

(1) 光学シミュレーション時間の短縮

領域を分割することで、シミュレーションするレイアウトパターンの面積を分割し、投影像の計算時間を短縮することが可能になる。

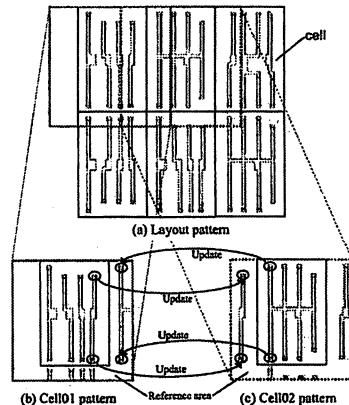


図 1 領域分割データの構成例
Fig. 1 Configure of area partition.

(2) 最適化調整の高速化

領域分割することで、1つの領域あたりの調整変数を減らし、最適解への収束性を高め、並列処理により、分割した領域を同時に最適化し、全体の調整時間を短縮することが可能になる。

(3) 高精度な調整

分割したパターンの周辺部に、隣接するセルの OPC 図形を含む参照領域（3.2 にて詳細に述べる）を持つ。これにより、隣接したセルからの OPE を正確に考慮することが可能になり、高精度の調整をすることが可能になる。

3.2 領域分割パターンの構成

図 1 に、レイアウトパターンを領域分割したパターンの構成例を示す。図の (a) は、分割前のレイアウトパターン例で、6 つのセルで構成されている。(b) と (c) は、それぞれレイアウトの左上、上中央を領域分割したパターンである。各領域の中心には、適応型 OPC 技術で定義されたセルがあり、その周辺には、隣接するセルからの OPE の影響を考慮するための参照領域が含まれている。この参照領域内の OPC 図形は、隣の領域の中心部分の OPC 図形とオーバーラップしており、調整される図形の変化に合わせて更新することによって、隣接するセルからの OPE を正確に計算することができる。

3.3 並列最適化調整アルゴリズム

本論文では、領域分割したパターンの OPC 図形の調整に、確率的探索手法の 1 つで、複数の解候補を並列的に探索することができる遺伝的アルゴリズム (Genetic Algorithm; GA)⁵⁾ を用いた。GA の世代交代モデルには、局所解を回避するための多様性の維持と、解の収束性においてバランスのよい MGG(Minimal

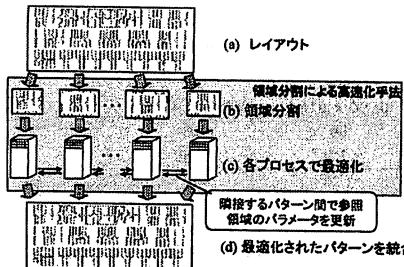


図 2 提案手法を用いた光近接効果補正
Fig. 2 Flowchart of proposed method.

Generation Gap) モデル⁶⁾を用いた。また、GA の遺伝的操作には正規乱数型突然変異⁷⁾を用いた。

本論文では、図 2 に示すように、分割されたパターンを並列処理のプロセス (CPU) に割り当て、それぞれ GA により最適化を実行する。各プロセスの最適化では、100 世代毎に、隣接するプロセスのその時点での最良個体のパラメータを元に、参照領域の数値を更新し、それ以降の適応度評価の光学シミュレーションの際に反映させる。この最適化調整は、世代交代数が 500 回を超えた時点で終了し、各プロセスにおける最良個体のパラメータによる OPC 図形をレイアウトパターンに統合する。

4. 検証実験

本章では、提案手法の有効性を検証するために行ったシミュレーション実験について報告する。実験では、6 つのセルを配置したテストパターンを用いて、提案手法を用いて領域分割した並列処理による最適化調整を行った。有効性を検証するための比較手法として、GA 調整の代表的な並列処理であるマスタースレーブモデル⁸⁾を用いて同じテストパターンでの最適化調整を行った。以下では、まず、シミュレーション実験条件、およびレイアウトパターン作製などの実験準備について述べる。次にシミュレーション実験結果を示す。

4.1 実験条件

光学シミュレーションには、部分コヒーレント理論⁴⁾をもとに作製した光学シミュレータを用いた。シミュレーション実験に用いた並列計算機の性能は、CPU:Xeon プロセッサ 3.4GHz, Memory:4GB, OS:SUSE LINUX Enterprise Sever 9, Compiler:gcc3.3, 通信ライブラリ:mpich-1.2.6 build by gcc3.3, 並列プロセッサ数:6 である。光学シミュレーションでは、現在主流となっている 90nm ライブリの回路の光学条件として波長 = 193nm, NA = 0.7 ($k_1 = 0.32$) を想定した。実験では、130nm ライブ

ラリの回路パターンを用いたので、 k_1 値を等しくするために、波長 = 193nm, NA = 0.48 としてシミュレーションを行った。また、他の光学条件は、輪体照明 (σ (外形/内径) = 0.85/0.55), 位相シフトマスク(透過率 6%)と設定した。

本論文では、提案手法の有効性を検証するため、以下の 3 つの手法を用いて実験を行った。

- (1) 1 CPU による従来の適応型 OPC 技術
- (2) 6 CPU(マスターは除く)によるマスタースレーブモデル
- (3) 6 CPU による提案手法

表 1 に各実験手法の比較条件を示す。これらの条件を比較することで、提案手法の利点について検証することが可能である。

4.2 実験準備

実験の準備として、(株)半導体理工学研究センター(STARC)が開発した 130nm ライブリを用いて、テストパターンを作製した(図 1(a))。それぞれのセルでは、予めセル単独の状態で OPC 処理されており、その補正精度は ITRS(International Technology Roadmap for Semiconductors) で定められている、最先端プロセスの要求精度である 3%とした⁹⁾。しかし、セルをレイアウトしたことで、隣接セルからの OPE により、テストパターンの最大誤差値は、5.51%に悪化した。本実験では、最大誤差値 5.51%のテストパターンの状態を初期状態として、提案手法の有効性を検証する実験を行った。

4.3 提案手法を用いた検証実験

表 2 に、各手法の調整結果を示す。同じ 6CPU による並列処理のマスタースレーブと提案手法では、提案手法の方が調整時間も早く、調整後の誤差も少ないことがわかる。従来手法の調整時間を基準とした場合、提案手法では、約 11.4 倍の高速化を実現した。この実験結果と表 1 の実験条件を比べると、1CPU あたりの評価回数を減らすことよりも、レイアウトパターンの計算面積を減らすほうが効果的な高速化が図れることがわかる。また、提案手法による調整結果は、他の 2 手法よりも誤差が少なく、ITRS で定められている要求精度 3%を満たす正確な OPC パターンを生成できていることがわかる。提案手法では、高速化に加え、さらに高精度の OPC 補正を可能とした。

図 3 に提案手法とマスタースレーブによる調整実験の収束の様子を示す。グラフの横軸は世代数、縦軸は最大誤差を示している。提案手法は、効率良く収束しているのに対し、マスタースレーブは、最適化途中で収束てしまっている。マスタースレーブでは、1CPU

表 1 各実験手法の実験条件
Table 1 Experiment conditions of experiment methods.

実験条件	従来手法	マスタースレーブ	提案手法
並列 CPU 数	1	6	6
1CPUあたりの計算面積 (nm^2)	9186 x 9186	9186 x 9186	4096 x 4096
1CPUあたりの調整図形数	96	96	16
1CPUあたりの評価回数	1050	約 175*	1050

* 各スレーブの処理速度により異なる

表 2 各手法の調整結果 (500 世代)
Table 2 Alignment Results for the Experiments.

	調整時間	調整後誤差値
提案手法	11h38m21s	2.45%
マスタースレーブ	22h14m06s	4.42%
従来手法	5d13h09m06s	4.84%

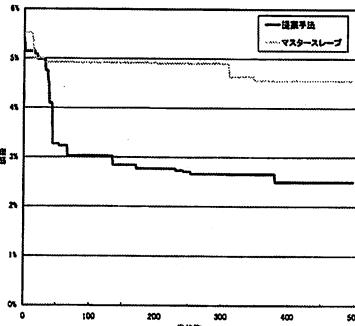


図 3 調整実験の収束の様子
Fig. 3 Fitness versus iterations for the experiments.

に対する調整図形数が多いため、局所解に留まる確率が高く、最適解に短時間で到達することができなかつたものと思われる。これに対し提案手法は、1CPUあたりの調整図形数の少ないとにより、最適解への収束性を高めることで、最適化調整の高速化を実現した。

5. おわりに

本論文では、適応型 OPC 技術の特徴を活かすため、レイアウトパターンを領域分割し、それぞれの領域を並列処理する高速化手法を提案した。実験の結果、並列処理の代表的なマスタースレーブモデルと比較して、約 2 倍の高速化を実現し、最先端プロセスで求められている要求精度 3% を満たす OPC 精度を得ることができた。この結果、我々の提案した適応型 OPC 技術は、OPC 計算領域を削減できるだけでなく、領域分割による並列処理を行うことで、従来よりも高精度に高速化できる特徴を持つことを示した。

今後の課題としては、実用化に向けた研究として、テストパターンの規模を拡大し、提案手法による有効

性および OPC 処理時間の削減効果を検証していきたい。また、本論文では最適化手法として遺伝的アルゴリズムを採用したが、より探索効率の良い最適化手法を用いた高速化の可能性について検討していきたい。

今後、この先の半導体集積回路の微細化に伴い、さらに複雑化する OPC に対し、現在の OPC 技術では対応できないことが ITRS などで予測されている。我々の提案する OPC 手法が、この OPC 技術の問題を解決する手段になることを期待する。

参考文献

- 1) R. Weeks, Jr.: RESOLUTION ENHANCEMENT TECHNIQUES IN OPTICAL LITHOGRAPHY, SPIE PRESS (2001)
- 2) T. Matsunawa, H. Nosato, H. Sakanashi, M. Murakawa, N. Murata, T. Terasawa, T. Tanaka, N. Yoshioka, O. Suga and T. Higuchi: "The novel approach for optical proximity correction using genetic algorithms," Proc. SPIE, Vol.5992, pp.541-549 (2005)
- 3) S. Miyama, L. Yamamoto and K. Koyama: "Large-area optical proximity correction with a combination of rule-based and simulation-based methods," Jpn.J.Appl.Phys., Vol.35, pp.6370-6373 (1996)
- 4) 久保田 広: 波動光学, 岩波書店 (1979)
- 5) D. E Goldberg: Genetic Algorithms in Search, Optimization, and Machine Learning, Addison Wesley Publishing Company Inc.(1989)
- 6) H. Satoh, M. Yamamura and S. Kobayashi: "Minimal Generation Gap Model for GAs Considering Both Exploration and Exploitation," Proc. 4th International Conference on Soft Computing, pp.494-497 (1997)
- 7) H.P.Schwefel: Evolution and Optimum Seeking, John Wiley & Sons(1995)
- 8) E.Cantú-Paz: "A Summary of Research on Parallel Genetic Algorithms," IlliGAL Report 97003, University of Illinois (1997)
- 9) Semiconductor Industry Association: International Technology Roadmap for Semiconductors, Sematech Inc.(2005)