

論 理 回 路 図 入 出 力 シ ス テ ム

来 山 康 治 ， 小 野 恒 雄 ， 佐 藤 敬 ， 上 村 裕 明
植 村 昌 俊 （ 沖 電 気 工 業 株 式 会 社 ）

1. はじめに

近年、電子装置が大規模化、高度化しており、CADシステムの効果的利用をはかる上で、マンマシンインタフェースがますます重要となってきた。

マンマシンインタフェースとして、文字、図形、音声があるが、回路データについては、図形方式が最適である。図形の入力方式として、グラフィックによる会話型方式および、自動読み取り方式を検討したが、第一段階としては回路図の初期入力および、編集作業がともに可能なグラフィックによるシステムを開発したので紹介する。

本文では、システムの特徴、構成、主な機能、運用結果、および今後の課題についてのべる。

2. システム開発の狙い

2.1 システム開発への要求および特徴

マンマシンインタフェースの改善のために必要と考えられる項目と、それに対する対策を以下にのべる。

- (1) 大規模化、高度化した装置の論理データが容易に入力できる様に、階層化設計向きの回路図、および省略記法をサポートする。
- (2) 設計変更にもなう回路図の修正作業および設計データ更新が迅速に可能なこと。そのために、修正機能を充実させ、データベースを一元化する。
- (3) 回路設計工程での生産性を向上させるため、既設計回路図の流用が円滑にできること。そのために、図面、シンボルデータの一元管理を行ない、検索機能を充実させる。
- (4) 設計進度のバラツキに対応するため、設計進度に応じた必要な実装情報を回路図イメージで入出力できるようにする。
- (5) 初期データの輸入は、主として専任者が行なうが、設計変更のための修正は設計者が行なう場合があるので、両者が使い易いこと。又、比較的安価な端末を提供する必要がある。
- (6) 従来の慣習等により、回路図記法の詳細な部分（シンボルの形、テキストの配置、図面座標系等）は自由度をもたせた。

必要項目	対策内容
大規模装置向き回路図	階層化回路図・省略記法
設計変更の迅速化	修正機能の充実
回路設計の生産性	データベース一元化
設計進捗のバラツキ	ラフスケッチ入力・正規化機能
専任者と設計者が使う	検索機能
記法の多様性	流用・編集設計
	チェック機能
	実装情報の回路図入出力
	レポート機能
	容易な操作性
	安価な端末
	記法に対する柔軟性

表1. 必要項目と対策内容

2.2 システムの位置付け

本システムは、回路図入力サブシステムおよび、回路図出力サブシステムで構成される。

回路図入力サブシステムで入力されたデータは、プリント基板設計および、LSI設計システムの入力データとなる。又、プリント基板設計システムで、自動割付、配置されたデータは、回路図出力サブシステムにより回路図に付加されて出力される。又、階層化図面および、省略記法で記述された論理データは、展開プログラムによりゲートレベルに展開され、回路図出力サブシステムにより出力される。

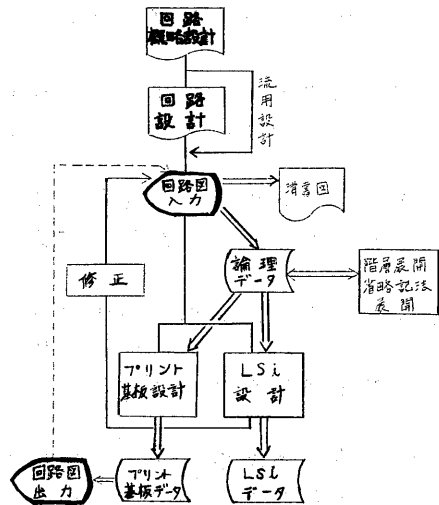


図1. システムの位置付け

3. 回路図

3.1 対象回路図

論理設計者が使用する各種論理回路図（たとえば、基板回路図、LSI回路図）を適用対象とし、回路の大規模化に伴い、構造化設計が必要不可欠となっているため、階層化図面をサポートする。（図2）

3.2 記法

本記法の特徴は次の通りである。

- (1) 回路シンボル形状の任意記述
各設計部門で使用されている回路シンボル形状で従来通り記述できる。(図3)
- (2) 省略記法の記述
論理を追い易くし、単位図面当りの論理記述密度を高めるために、省略記法を記述できる。(図5)
- (3) ワイヤードロジックの記述
ワイヤードロジックおよび双方向バスについては、3通りで記述できる。(図4)
- (4) 実装情報の記述
部品割付情報、部品搭載位置情報および配線情報を記述できる。
 - ・品名、ピン、…………
 - ・部品搭載位置、方向、…………
 - ・バス配線指定、…………

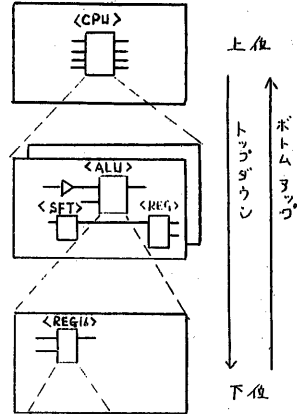


図2. 階層化図面

オワンタイプ	MILタイプ	BOXタイプ
オワン+BOX	MIL+BOX	BOXのみ

図3. 回路シンボル形状

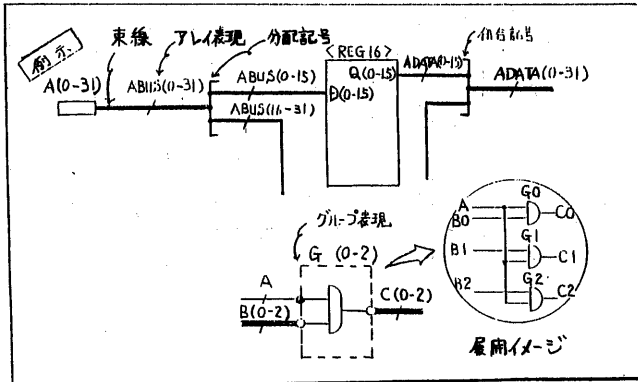


図5. 省略記法

	a	b	c
ワイヤードロジック			
双方向バス			

図4. ワイヤードロジック・双方向バス表現

4. システム構成

4.1 ハードウェア構成

図6に、本システムのハードウェア構成を示す。

ホストコンピュータは、大型汎用マシンであり、ワークステーションと接続されている。データベースは、大型マシン上にあるため、データの一元管理が可能となっている。

ワークステーションは、CD, KB, GD, HC, TB, およびPLの1セットで構成され、設計変更、流用設計としてのみ使う場合は、TB, PLを使用しなくても良い。CDは、TSS機能およびGD, TB, PLの制御機能を持ち、本システムの各

プログラムは、本端末から起動される。

4.2 ソフトウェア構成

図7に、本システムのソフトウェア構成を示す。

図形入力部は、汎用として開発し、回路図入出力として特有な機能を専用コマンド化し、操作性を良くしている。

ユーザは、DAモニタを介して、回路図入出力およびアプリケーション群をスムーズに利用することができる。

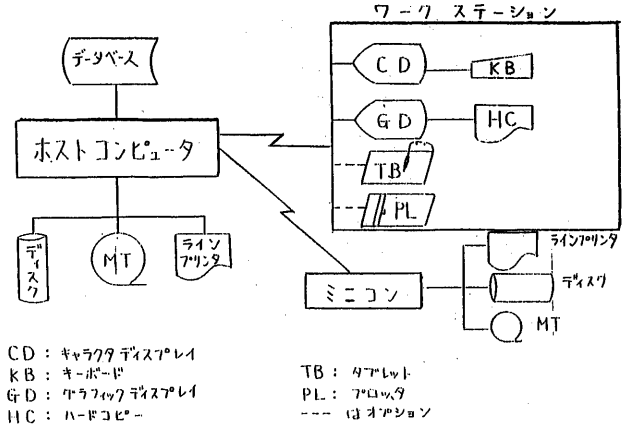


図6. ハードウェア構成

4.3 データベース

データベースは、図形情報と論理・実装情報のファイルで構成される。すべての論理情報の集合(たとえば、回路図、シンボル)は、同一のブロック構造で表現され、階層構造を表現できる。[1], [2]

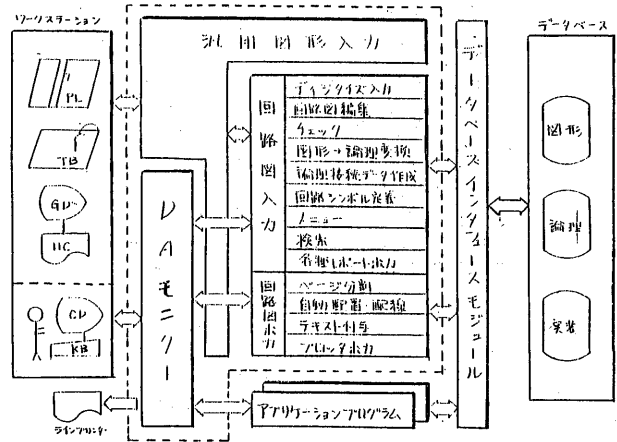


図7. ソフトウェア構成

5. 機能, 特徴

5.1 回路図入力

回路図入力サブシステムの主な機能を以下に示す。

(1) ラフスケッチ入力・正規化機能

一般に論理ゲート、外部端子等の定形シンボルはテンプレートを使用して回路図を描くが、階層化回路図等で使用される複雑な機能をもつブロックや、入力数で大きさが変化するブロックは、あらかじめ定形化しておくことは難しい。その為に入力されたラフスケッチ図を正規化する機能を設けた。

回路図の正規化機能は、回路図を見やすくする為に、素子の再配置、再配線を行う機能である。この機能により、信号線は接続点のみ指示するだけでよい。又、シンボルについては、定形シンボルは、1点のディジタル入力でもよいが、不定形シンボルは、そのすべての端子をディジタル入力する必要がある。

正規化によって、回路図のイメージが正規化前と後で大巾に異ならないように、初期位置の近傍に再配置する様に考慮されている。

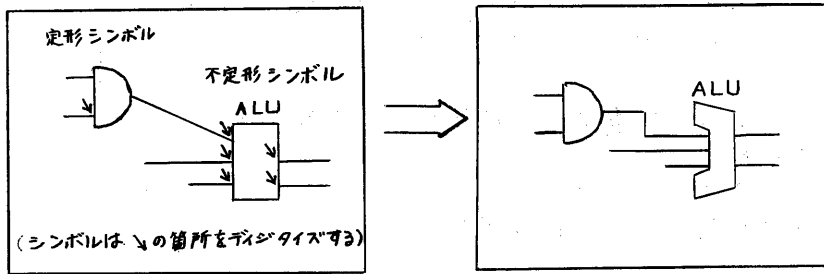


図 8 ラフスケッチ入力

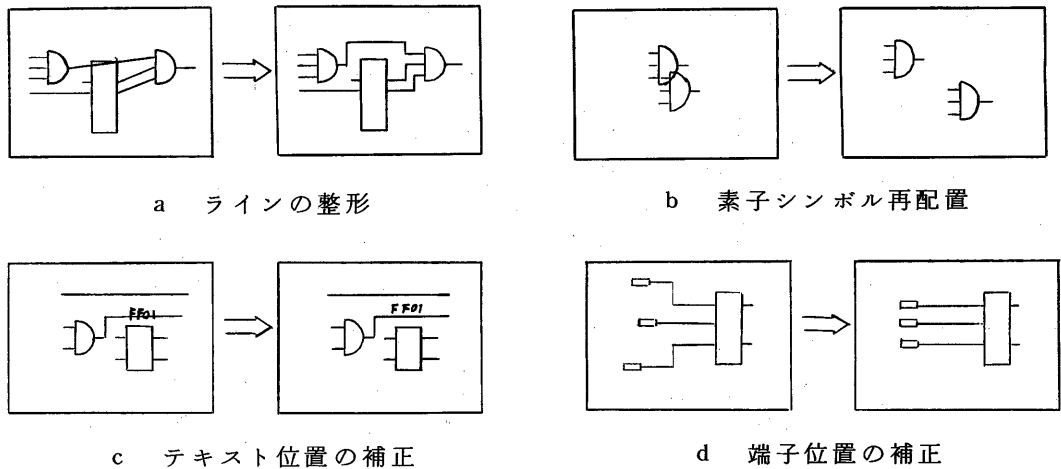


図 9 正規化機能

(2) 検索機能

回路設計に必要な情報を即時に得るために、データベース検索機能をもつ。設計者は、常に最新の情報を参照しながら、端末を使って、設計を進める事が可能である。又、回路図を読むための機能の1つとして、図形上のテキスト検索機能がある。1例として、部品コードを入力すると、その部品に割付けられている素子がすべて、グラフィック画面上で、高輝度表示される。

(3) 流用・編集設計機能

既設計の図面を流用する事は、回路図作成、入力工数の削減だけでなく、設計品質向上に有効な手法である。流用設計には次のようなパターンの組合せがある。

1. 回路図全体を転写し、一部を修正する。
2. 複数の回路図の部分回路を合成する。

3. 論理データのみ流用し、実装設計は再度行なう。
4. 実装設計情報も流用する。

以上の手法を実現する為に次のような機能を設けた。

1. 回路図データのコピー。
2. 回路図の一部を切り出しマクロシンボルとする。
3. 実装テキスト情報の削除。

(4) 修正機能

回路図の修正は一般に、シンボルの追加、削除、移動、および画面の拡大縮小の基本機能で行なうことができる。しかし、回路図の設計変更は、いくつかの基本機能の組み合わせで実現されるケースが多いことに着目し、専用コマンドを設けた。

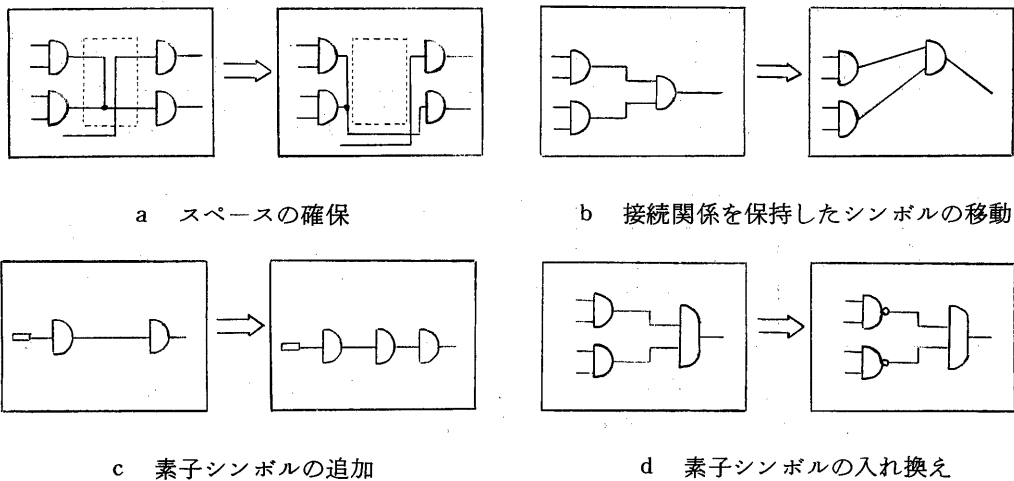


図10 修正コマンド

(5) チェック機能

① 記法チェック

入力時のミス进行を少なくする為、入力データを記法ライブラリと照合しミスを検出する。このレベルで検出されるミスは、回路図の記述ミスよりも、入力ミスに起因するものが大部分である。主な項目は(i)シンボル、ラインの重なり (ii)ラインおよび端子の未接続 (iii)テキストの不足 (iv)テキスト文字長、属性ミス等である。

② 論理チェック

ネットの入出力関係のチェック、ワイアドロジックの単純なミスの検出を行なう。

③ 実装チェック

基板回路図の場合には、部品割付情報、配置情報の厳密なチェックは、割付、配置プログラムで行なうが、入力データの早期チェックのため、ライブラリーとの照合チェック等の簡単なチェックを行なう。

5.2 回路図編集出力

(1) ページ分割

階層化図面（省略記法）で入力された論理情報は、展開プログラムにより展開されるが、その展開された論理情報を回路図として自動出力する。その際、設計者の持つ回路図イメージを、ページ分割時に反映出来る様にするため、回路図ページ分割およびページ内でのシンボル配置位置を、強制指定できる。強制指定されなかったシンボルは、シンボルの占有面積および展開前の回路図（省略記法）を考慮し、自動分割を行う。

(2) 自動配置・配線

ページ分割時に強制配置されたシンボルや、回路図入力の編集機能により作成されたシンボル配置および配線データを、強制指定データとして入力し、未配置シンボルの自動配置と、シンボル間の未配線の自動配線処理を行う。

自動処理の結果、未配置となったシンボルは、図面領域外へ表示し、また未配線は、端子間をダイレクトに接続表示する。設計者は、グラフィックディスプレイでそれらを見ながら、回路図入力の編集機能で、未配置、未配線処理を容易に行うことが出来る。

自動配置は、論理接続関係によるレベルソート、自動配線は、チャンネル割付により行っている。

(3) テキスト付与

基板設計に適用する場合において、実装設計結果（たとえば、部品ピン割付・配置情報）の確認および試験・製造用回路図作成のために、実装情報を回路図上に表示する。

6. 結果

図 1 1 に示めす作業フローに従がい、本システムをプリント基板設計に適用した結果を示めす。対象回路図は、A 2 サイズで素子シンボル数約 70、ネット数約 130 である（図 1 2）。初期入力時間は平均 1.2 H、チェック、修正時間は平均 0.5 H であった。

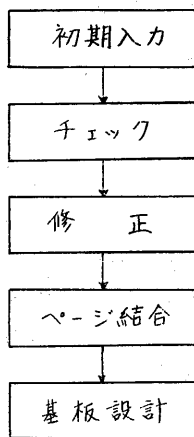


図 11 作業フロー

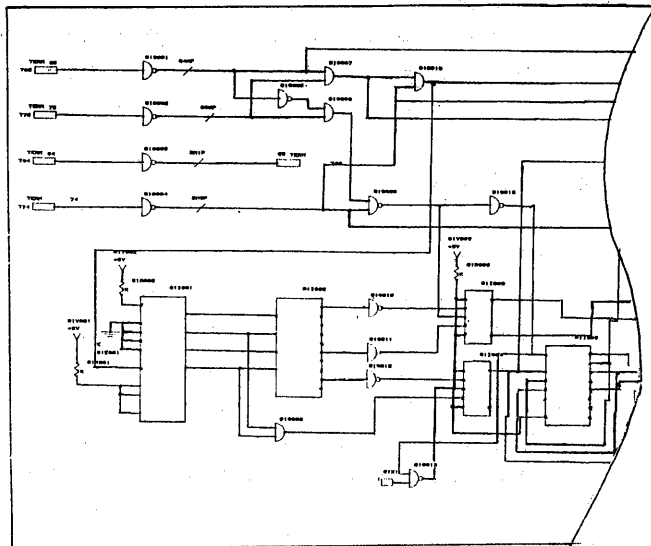


図 12 回路図例

7. 今後の課題

(1) 初期入力の作業性改善

従来の文字方式と比べると、作業性には著しい効果はないが、入力データを即時に視覚的に確認できる為に、ミスの発見が容易であり設計期間の短縮の上で十分効果がある。今後の方向として自動読み取り機能が必要と考えている。

(2) 流用編集設計の充実

現在は、部分回路の検索機能が不十分である為、十分効果を発揮していないが今後機能の充実と、データの蓄積を行えば、効果が期待できる。

(3) 修正およびチェック機能の充実

現在、実用レベルにあるが、更に専用コマンドの追加、およびチェック機能を充実させたいと考えている。

(4) 応答性の確保

TSSのもとで運用する方式の為、応答時間のバラツキがあった。通常は、実用システムとして特に問題はないが、しかし、計算機の負過状態によっては、大量の修正作業に問題があり改善が必要である。

8. おわりに

現在，運用中であるが，今後，幅広いユーザの意見をもとに，機能の見直しおよび性能の改善を行っていく。

最後に，本システムの開発および運用にたずさわった関係各位に深く謝意を表します。

9. 参考文献

- (1) 浜崎，他：VLSICADシステム（IDEAS）用データベースのデータ構造について，第24回情報処理学会全国大会（4J-11）（1982）
- (2) 末永，他：VLSICADシステム（IDEAS）用データベースアクセス手法について，同上（4J-12）（1982）