

第22回 Design Automation Conference 報告

A Report on the 22nd Design Automation Conference

小田原豪太郎

Gotaro ODAWARA

東京大学 工学部

Faculty of Engineering, University of Tokyo

[1] はじめに

本年度の Design Automation Conference は、アメリカネバダ州の Las Vegas で、6月23日(日)から6月26日(水)の4日間の日程で、IEEE の Computer Society 及び ACM の共催で開催された。参加件数は、発表された論文が124件(うちショートペーパー24件)、展示件数が75件、参加者数は、最終的に約3,800名と発表された。オープニングで発表された、本年度の Best Paper は、次の3件である。

1. Circuits, Systems & Software 部門

CMU-CAM System,

A. J. Strojwas (カーネギーメロン大学)
カーネギーメロン大学における、VLSI 製造用 CAM システムについて、ソフトウェアの構成を述べている。

2. Design, Simulation & Test 部門

WEAVER: A Knowledge-based Routing Expert,

R. Joobani and D. P. Siewiorek
(カーネギーメロン大学)

知識ベースを用いて、LSI の配線問題を解く新手法について、述べている。

3. Layouts, Verification & Silicon Compilation 部門

An Analytical Algorithm for Placement of Arbitrarily Sized Rectangular Blocks,

S. Lu and R. W. Dutton (スタンフォード大学)
任意形状のブロックの配置を求める問題に対し、新しいアルゴリズムを提案している。

今年の Conference では、論文発表が4会場に分けて行われ、それぞれ、数百名の聴衆を集めていた。また、論文発表の他に展示(Exhibition)が、数年前より行われており、各CADメーカーにとっては格好の発表の場となっている。特に本年は、展示が単なる商業的なものに終らずに、高い技術的レベルを保つための試みとして、exhibits/technical program chairman のポジションが設けられた。

以下に、論文発表と展示のそれぞれについて、筆者の見聞させた内容の概略を述べる。

[2] テクニカル・セッションについて

分野別の内訳を表1に示す。

項番		論文数
1.	シミュレーション及びテスト	25
2.	ハードウェア記述言語・論理合成 論理最小化・シコンコンパイラ	24
3.	自動配置・配線	18
4.	モジュールジェネレータ・ シンボリックレイアウト等	16
5.	デザインルールチェック・ 回路抽出等	8
6.	DAシステム・データベース・ 一般論	33

表1. 発表論文分野別内訳

この中で、項番1及び2は論理設計支援に関する論文であり、項番3～5は実装設計システム

に関するものである。この分け方に従えば、前者に属するものが49本、後者に属するものが42本、DAシステム全体に関する論文が33本であるから、比較的バランスが保たれていると云って良い。

また執筆者の所属別に分類した結果を表2に示す。

国名	全論文数	学校関係	企業
アメリカ	93	46	47
日本	11	2	9
西ドイツ	4	4	0
フランス	4	3	1
カナダ	3	3	0
イギリス	2	1	1
イタリア	2	2	0
インド	2	2	0
オランダ	1	0	1
中国	1	1	0
台湾	1	1	0

表2 執筆者別内訳

アメリカを除く各国からの発表が31件であるから、ちょうど4件に1件の割合でアメリカ以外の国からの発表が行なわれた事になる。この比率は、昨年(第21回)とほぼ同等である。また、日本からの発表も、ほぼ同数であった。本年度の大きな特徴としては、学校関係からの発表が増えている点が挙げられる。昨年度110件中48件であり、(44%)のに対し、本年は124件中65件(52%)となった。このうち大半がアメリカ国内の大学からのものであるが、特にカーネギーメロン大学や、カリフォルニア大学バークレイ校等、大学内で大きなプロジェクトを組んで、組織的に研究を進めているのが目立っていた。

また各国別に見れば、アメリカでは学校関係と企業がほぼ同数であり、日本では圧倒的に企業が多い。逆にヨーロッパ諸国では学校関係からの発表が多くになっている。この数字は、アメリカ国内でDAの必要性が、企業サイド及び学校サイドからバランス良く認識されている事を示している。

次に分野別、本年発表された論文の特徴を見よう。

2.1 論理設計支援に関するDA

この分野には、従来、設計入力、論理検証が含まれていたが、ここ数年数多くのハードウェア記述言語が発表され、これを入力とするシミュレータや論理合成システムが提案されている。特に、シリコンコンパイラとして発表された論文では、どれも機能レベル言語での入力に対し、レイアウト結果を出力として得ることを可能としており、意欲的な内容となっている。^{[1][2][3]}

これらは、論理の自動生成と、レイアウトの自動発生との2つの問題を含んでいる。ただし、後に述べる展示(Exhibition)で発表されていたシリコンコンパイラは、レイアウトの自動発生のみを対象としているものが多く、論文発表の分野と多少ずれが認められる。従って、シリコンコンパイラという名前自体も、どのレベルの入力を必要とするかによつて、未だ定義が曖昧であることは否めない。しかし、問題を明確化しようという着実な動きも認められる。1983年に、D. D. Gajskiらによつて提案された"Yチャート"^[4]は、論理装置設計の工程における3個の記述要素:動作記述、構造記述、レイアウト記述のレベルを図的に示したものであるが、今年の発表の中では、これが構築に用いられ、自分の研究の位置付けを明確化しているものが多かった。特にカーネギーメロン大学からは、Yチャートの各軸の定義を細分化し、一つの標準として用いることを提案する論文も出された。^[5]

シミュレーションに関する発表は、今年も数多く見られた。その内容としては、論理シミュレーション、スイッチレベルシミュレーション、回路シミュレーション、タイミング解析、等が数多くある。この分野では、専用ハードウェアを用いたシステムが多いのが、ここ数年の特徴である。今年も4件ほど発表された。また回路シミュレーションやアナログシミュレーションに関する発表が多かったのも、特徴である。

2.2 実装設計に関するDA

実装設計の分野には、従来、プリント基板、或はLSIを対象とした配置・配線問題、レイアウト結果の検証、等が含まれていた。ここ数年の傾向としては、表1に示した通り、カスタムICやマスクスライスICの一部を分割設計する、モジュールジェネレータ、或はセルコ

ンパイラと呼ばれるツールが揃っている事が挙げられる。これらは、回路の一部をモジュール化して、できるだけコンパクトに設計する事を目的としており、CMOSやTTLなど、使用するテクノロジーの特性を生かす方式が考案されている。^{[61][71][81][91]}

設計の終了した各モジュールを組み合わせて配置・配線設計を行なう場合は、逆に、使用するテクノロジーやプロセスに依存しない方向でシステムを作ることが目的とされており、今年発表された論文でも、多くは汎用性のあるアルゴリズムを提案している。特に注目されるのは、スイッチボックス配線、その他で、いわゆる知識ベースを用いたアプローチを採ったものである。^{[10][11]} いずれも、従来のプログラムでは解く事ができなかった配線問題の解決に成功した、としている。今後この傾向は続くものと思われる。また、益々面積の増加するチップ上の、配線長による遅延を考慮に入れた、自動配置・配線手法が提案された。^[12]

2.3 DAシステム

DAシステムとしての発表は、毎回いくつかのプロジェクトが、セッションを独占して行われている。本年は、Microelectronics Center of North Carolina から、4件の論文の形で発表された。このシステムは、MOSによるVLSIを対象とした、シンボリックレイアウト設計システムである。ユーザは、設計規則等に煩わされずにレイアウトを入力し、後にコンパクションを行なう。2. マスクデータを作成する、階層的なコンパクションを行ない、無駄な時間を省いている点が特徴である。

また、単独で発表された論文の中にも、いくつか注目すべきものがある。その一つは、Control Data社のMIDASと呼ばれるシステム^[17]で、実際に、CYBER 990の設計に用いられたものである。論理検証の際に、ゲートレベルの論理のチェックと、タイミングのチェックを、完全に分離した点と、LSIの中に、セルフテスト用回路を本格的に組み入れた点が特徴である。

もう一つの論文は、NECから発表されたもので、^[18]スーパーコンピュータSX-1/SX-2の設計に用いられたシステムである。このシステムでは、パーソナルコンピュータをワークステー

ションとして用いた点、及び階層的論理設計において、論理検証に様々な工夫をした点の特徴である。

以上、いくつかの発表論文を紹介したが、これ以外にも重要な論文は多く、発表の場でも活発な討論が行われていた。

全体を通して、多くの人々の関心を集めたのは、知識ベース・エキスパートシステムと、専用ハードウェアによる処理の高速化であった。前者については11件、後者については6件の論文が発表された。応用分野は、論理設計・実装設計の両面に渡っていた。

[3] 展示

展示の規模は、年を追うごとに拡大している。今年は75社が出展していた。いずれも、アメリカ又はヨーロッパ国籍の企業である。IBMやAT&Tのような超巨大企業から、発足して間もないベンチャーに至るまで、実に多彩な顔ぶれである。Mentor社、Daisy社、Valid Logic社などのワークステーションメーカーも、既に老舗の部類に入ってしまう程、新しいシステムメーカーが軒を連ねていた。

展示の内容は、ワークステーションに関するものが殆どである。だが、対象別に分類すれば次のようになる。

- 1) 論理入力
- 2) シミュレーション
- 3) プリント基板レイアウト
- 4) LSIレイアウト
- 5) シリコンコンパイラ
- 6) その他

これらの中で、1)の論理入力については特に出展数が多かった。いずれのシステムもCRT画面とポインティングデバイスの組み合わせを用いている。ハードウェアとしてはDEC社のMicro VAXや、IBM-PCを用いているシステムが多かった。どれも、応答性やインターフェースにはかなり注意を払っており、かなり実用的レベルに近づいている。

2)のシミュレーションについては、既に教社から専用ハードウェアが発表されている。今回の展示の中でも、Zycad社はゲートレイ設計

からシステム設計に至る、様々なレベルを対象としたラインナップを出展していた。またプリント基板単位でのシミュレーションに対しては、HHB Softron 社より、やはり専用ハードウェアを用いたシステムが展示されていた。デモンストレーションでは、IBM-PCの基板のシミュレーションを行っており、回路中のマイクロプロセッサの部分には、ハードウェアモデルを用いてシミュレーションを行っていた。また Shiva Multisystem 社からは、回路シミュレータを、ハードウェアによって高速化したシステムが発表されていた。パネルディスカッションでも取りあげられていた通り、今後、アナログ回路のDAシステムの開発にも力が注がれることになるであろう。

3)のプリント基板レイアウト設計に関しては、実用性の高いシステムが目立った。Intergraph社のブースでデモンストレーションに用いられた基板も、IC数500個程度と大規模であり、サーフェスマウント部品等も扱える。ただし、どのシステムでも自動設計できるのは配線だけであり、配置設計は設計者が人手で行なうのが現状である。また、AT&TやPersonal CAD社のブースでは、Calay社製の配線設計アクセラレータ(専用ハードウェア)を組み込んだシステムのデモを行っていた。

4)のLSIレイアウト設計についても、各ワークステーションメーカーより、対話性の良いシステムが、発表されていた。

5)のシリコンコンパイラの分野では、

Silicon Compilers 社
VLSI Technology 社
Seattle Silicon 社

の3社が展示を行っていた。内容としては、テクニカルセッションで問題にされたのと異なり、レイアウトの自動発生だけを対象としている。設計の手順は、どれも、MPU、RAM、ランダム論理等の回路ブロック毎に、モジュールジェネレータを用いて部分設計を行ない、人手でフロアプランを決定して自動配線する方式である。会場では、各社間でチップ設計を競う、コンテスト等も開かれていた。ただし、デモンストレーションのレイアウト結果を見た限りでは、面積効率の点で、まだ実用化は遠い。

その他、プリント基板設計における、熱解析

用のツールがTelesis社から発表されるなど、CAD/CAMの広い範囲に渡り、新製品が紹介された。

[4] おわりに

以上、本年行われたDA Conferenceに参加し、筆者の見聞を、テクニカルセッションと展示の両面から述べた。これらを通して考えることは、専用ハードウェアによるシミュレーションを始めとして、DAシステムを益々効率化、高速化しようという努力がなされている点である。これと同時に、今までの設計者の経験や勘に頼ってきた部分を、知識ベースシステムによってよりきめ細かくプログラム化しようとする動きも出ている。

論文発表と展示の間には、若干の隔りがあるものの、今までの例を見れば、論文で話題にならぬ概念は、数年後には必ず商用システムとして登場している(シリコンコンパイラ等が良い例である)。この意味でDA Conferenceは、過去、研究者と、産業界の接点という役割を担ってきた。今年のコンファレンスも、将来のDAシステムを考える上で、意義深いものであった。

参考文献

- [1] S.T.Healey and D.D.Gajski, "Decomposition of Logic Networks into Silicon" 22nd DAC pp.162-168
- [2] C.Rowen and J.L.Hennessey, "SWAMI: A Flexible Logic Implementation System" 22nd DAC pp.176-182
- [3] D.E.Krekelberg, G.E.Sobelman, et al., "Yet Another Silicon Compiler" 22nd DAC pp.176-182
- [4] D.D.Gajski and R.H.Kuhn, "New VLSI Tools" IEEE Computer vol.16, No.12, pp.11-14, 1983
- [5] R.A.Walker and D.E.Thomas, "A Model of Design Representation and Synthesis" 22nd DAC pp.453-459
- [6] E.J.Yoffa and P.S.Hauge, "ACORN: A Local Customization Approach to DCVS Physical Design" 22nd DAC pp.32-38
- [7] T.-K.Ng and S.L.Johnsson, "Generation of Layouts from MOS Circuit Schematics: A Graph Theoretic Approach" 22nd DAC pp.39-45
- [8] S.Noda, H.Yoshizawa, et al., "Automatic Layout Algorithms for Functional Blocks of CMOS GATE Arrays" 22nd DAC pp.46-52
- [9] G.Saucier and G.Thuau, "Systematic and Optimized Layout of MOS Cells" 22nd DAC pp.53-61
- [10] J.M.Marek-Sadowski, "Two-Dimensional Router for Double Layer Layout" 22nd DAC pp.117-123

- [11]R.Joobbani and D.P.Siewiorek, "WEAVER: A Knowledge-Based Routing Expert" 22nd DAC pp.266-272
- [12]M.Burstein and M.N.Youssef, "Timing Influenced Layout Design" 22nd DAC pp.124-130
- [13]C.D.Rogers, J.B.Rosenberg, et al., "MCNC's Vertically Integrated Symbolic Design System" 22nd DAC pp.62-68
- [14]G.Entenman and S.W.Daniel,"A Fully Automatic Hierarchical Compactor" 22nd DAC pp.69-75
- [15]P.Smith and S.Daniel,"The VIVID System Approach to Technology Independence: The Master Technology File System" 22nd DAC pp.76-81
- [16]J.B.Rosenberg,"Auto-interactive Schematics to Layout Translation" 22nd DAC pp.82-87
- [17]W.M.Budney and S.K.Holewa,"MIDAS: Integrated CAD for Total System Design" 22nd DAC pp.529-535
- [18]S.Suzuki, K.Takahashi, et al., "Integrated Design System for Supercomputer SX-1/SX-2" 22nd DAC pp.536-542