

1986年度 ICCAD概要報告

井上 隆秀

ソニー㈱ 半導体事業本部 設計技術部

1986年度のICCAD(International Conference on Computer-Aided Design)は、米国サンタクララに於いて11月10日~13日の4日間開催された。

今年度の会議では、116件の論文発表の外に、チュートリアル4件、ワークショップ1件、パネルディスカッション2件が行われた。

今年度の参加者は1129名となり、毎年着実に増加しており、この分野の重要な会議として定着しつつある。

本報告では、論文集に収録されていないチュートリアルを中心に、会議の概要を報告する。

ICCAD-86 Review

Takahide Inoue

SONY Semiconductor Group

4-14-1 Asahi-cho Atugi-shi kanagawa 243 Japan

1986年ICCAD(International Conference on Computer-Aided Design)は、米国California州 Santa Clara Convention Centerに於いて11月10日~13日の4日間開催された。

ICCAD 86 AT A GLANCE

	Monday, November 10					Tuesday, November 11		
	Ballrm B	Ballrm D	Ballrm F	Ballrm H	Theater	Ballrm B&D	Ballrm F&H	Theater
AM 7:00								
7:30								
8:00	Continental Breakfast (Grand Ballroom ACEG)					Continental Breakfast (Grand Ballroom ACEG)		
8:30	Tutorial and Workshop Registration (Doubletree Hotel - Second Floor)							
9:00	VLSI Layout	Silicon Complation	Design For Testability	Information Mgmt For Engr. Design	EDIF Workshop	1A Detailed Routing	1B VLSI Test In Practice	1C Tool Integration
9:30	COFFEE BREAK					COFFEE BREAK		
10:00	COFFEE BREAK					2A Hardware Speed-up of Placement	2B Built In Self Test	2C Module Generation & Layout Synthesis
10:30	Cont.	Cont.	Cont.	Cont.	Cont.			
11:00	LUNCH (Exhibit Hall A)					LUNCH (Exhibit Hall A)		
11:30	Lunch for Tutorials/Workshop (Grand Ballroom ACEG)					LUNCH (Exhibit Hall A)		
12:00								
Noon 12:30	LUNCH (Exhibit Hall A)					LUNCH (Exhibit Hall A)		
1:00								
1:30	Cont.	Cont.	Cont.	Cont.	Cont.	3A Electrical Simulation	3B Design For Testability Tools	3C Behavior Synthesis
2:00	COFFEE BREAK					COFFEE BREAK		
2:30	Cont.	Cont.	Cont.	Cont.	Cont.	4A Timing Analysis	4B Automatic Test Pattern Generation	4C Rule Based Synthesis
3:00	COFFEE BREAK					COFFEE BREAK		
3:30	Cont.	Cont.	Cont.	Cont.	Cont.			
4:00	COFFEE BREAK					COFFEE BREAK		
4:30	COFFEE BREAK					COFFEE BREAK		
5:00	COFFEE BREAK					COFFEE BREAK		
5:30	COFFEE BREAK					COFFEE BREAK		
6:00	COFFEE BREAK					COFFEE BREAK		
6:30	COFFEE BREAK					COFFEE BREAK		
7:00	COFFEE BREAK					COFFEE BREAK		
7:30	Welcoming Cocktail Party (Grand Ballroom ACEG)					Panel 1: Parallel Processing For CAD	Panel 2: Oper. System For CAE/CAD	
8:00	COFFEE BREAK					COFFEE BREAK		
8:30	COFFEE BREAK					COFFEE BREAK		
9:00	COFFEE BREAK					COFFEE BREAK		
9:30	COFFEE BREAK					COFFEE BREAK		
10:00	COFFEE BREAK					COFFEE BREAK		
10:30	COFFEE BREAK					COFFEE BREAK		
11:00	COFFEE BREAK					COFFEE BREAK		
PM	COFFEE BREAK					COFFEE BREAK		

	Wednesday, November 12			Thursday, November 13		
	Ballrm B&D	Ballrm F&H	Theater	Ballrm B&D	Ballrm F&H	Theater
AM 7:00						
7:30						
8:00	Continental Breakfast (Grand Ballroom ACEG)			Continental Breakfast (Grand Ballroom ACEG)		
8:30	5A Simulation on Multi-Processors	5B Gridless Routing	5C Data Path & State Machine Synthesis	9A System Concepts	9B Cell Placement Techniques	9C Hardware Accelerators
9:00	COFFEE BREAK			COFFEE BREAK		
9:30	COFFEE BREAK			COFFEE BREAK		
10:00	COFFEE BREAK			COFFEE BREAK		
10:30	6A Statistical Design	6B Global Routing	6C Control Path Synthesis	10A Circuit Extraction & DRC	10B New Theory For Place & Route	10C IC Design Systems
11:00	COFFEE BREAK			COFFEE BREAK		
11:30	COFFEE BREAK			COFFEE BREAK		
12:00	COFFEE BREAK			COFFEE BREAK		
Noon 12:30	LUNCH (Exhibit Hall A)			LUNCH (Exhibit Hall A)		
1:00	LUNCH (Exhibit Hall A)			LUNCH (Exhibit Hall A)		
1:30	7A Inter-Connect Modeling	7B Array Testing	7C Verification	11A Module Generators	11B System Aspects of VLSI Placement	11C Process & Device Simulation
2:00	COFFEE BREAK			COFFEE BREAK		
2:30	COFFEE BREAK			COFFEE BREAK		
3:00	COFFEE BREAK			COFFEE BREAK		
3:30	8A Gate Matrix Layout	8B Fault Simulation	8C Minimization Techniques	12A Symbolic Layout	12B Generation & Evaluation	12C CAD For Process Design
4:00	COFFEE BREAK			COFFEE BREAK		
4:30	COFFEE BREAK			COFFEE BREAK		
5:00	COFFEE BREAK			COFFEE BREAK		
5:30	COFFEE BREAK			COFFEE BREAK		
6:00	COFFEE BREAK			COFFEE BREAK		
6:30	COFFEE BREAK			COFFEE BREAK		
7:00	COFFEE BREAK			COFFEE BREAK		
7:30	COFFEE BREAK			COFFEE BREAK		
8:00	Banquet (Grand Ballroom ACEG)			Banquet (Grand Ballroom ACEG)		
8:30	COFFEE BREAK			COFFEE BREAK		
9:00	COFFEE BREAK			COFFEE BREAK		
9:30	COFFEE BREAK			COFFEE BREAK		
10:00	COFFEE BREAK			COFFEE BREAK		
10:30	COFFEE BREAK			COFFEE BREAK		
11:00	COFFEE BREAK			COFFEE BREAK		
PM	COFFEE BREAK			COFFEE BREAK		

ICCADでは毎年通常論文の発表に先行し、丸1日掛けてCAD専門家向けのTutorial/Work shopが行われるが、今年も下記Tutorial 4件とWork shop 1件が準備された。

Tutorials

- | | |
|---|-------------------|
| i) VLSI Layout | B.N.Tien, C.P.Hsu |
| ii) Silicon Compilation | D.D.Gajski |
| iii) Design for testability | T.W.Williams |
| iv) Information Management for Engineering Design | R.H.Katz |

Workshop

- | | |
|--|------------------------|
| i) EDIF: A Standard for Design Interchange | H.W.Alward, P.Stanford |
|--|------------------------|

また論文発表は11月11日~13日の3日間計116件が行われたが、他にパネルセッションとして下記2件が開催された。

Panel Sessions

- i) Is there a future in parallel processing for CAD applications?
- ii) Which operating system will win for CAE/CAD?

本報告ではproceedingに表れていないtutorial, panelを中心に、トピックスを紹介する。

1. Tutorial

毎年行われるTutorialは人気が高く、あらかじめICCAD出席申込時にTutorialの参加希望を書き込む様になっているが、トピックス的テーマに参加したい場合は、かなり前に申し込んでおく必要がある。今年もシリコンコンパイラ等は定員をオーバーし、予約しても第2希望へ廻されるケースがあった。ここでは4件の中から、シリコンコンパイラに関するTutorialの概要を紹介する。

今年のシリコンコンパイラに関するTutorialはイリノイ大学のGajski教授が担当した。Gajski教授は自身で提唱したYチャート(図1)を用いて、IC設計手法を分類しシリコンコンパイラのdiagramを説明した。

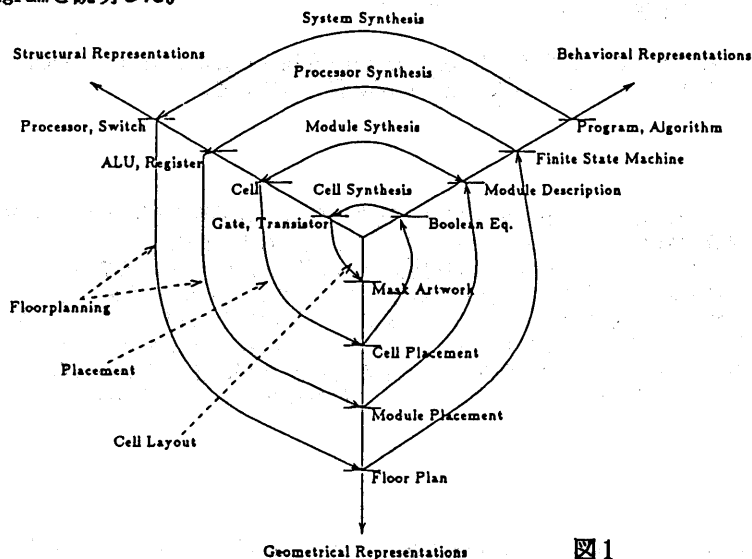


図1

彼の主張によれば、シリコンコンパイラはGate ArrayやStandard Cell等の設計手法に比し、より広い設計領域をカバーするもので、かつ①設計期間、②シリコン利用率の積がより高いものである。この点で今後の設計手法として期待されるものであるが、現状では未だ未成熟であり、逆に過大評価を受けている面もあるという。例えば誰でも使え、どんなICでも最高の効率で設計出来る様なシリコンコンパイラは、現状では存在しない。Gajski教授はシリコンコンパイラを4つに大別し、それぞれの現状を説明した。

i) Structural Silicon Compiler

RTL記述を入力してレイアウトパターンを発生する。現在この手のコンパイラが唯一ソフトとして市販されている。インターフェースが各社各様で、従来のDA toolとの結合が良くない。

ii) Behavioral Silicon Compiler

Behavior記述を入力してRTLを出力する。未だ研究レベルのものが多くない。どのコンパイラも扱うターゲットアーキテクチャを限定している。現在行われているのは、

- ① Data path (DP)
- ② FSM Controller (CU)
- ③ DP + CU
- ④ DP + CU + Memory

で①～④の順に複雑になる。

Behavior記述からコンパイラは必要なリソース (ALU, Counter, ...) を選定し、そのリソース間の結線情報を作成する必要がある。この時、最適化が各レベルで必要であり、全体的に見た最適解を見出すアルゴリズムは得られておらず、知識ベース、エキスパートシステムの適用が研究されている。

iii) Module Generator

Net記述やModule記述を入れて、レイアウトを出力する。パラメトリックセルの様にアーキテクチャが固定化されているものの外に、フレキシブルなアーキテクチャに対応できる方法が考えられつつある。例えば、CMUのTalibが有名で知識ベースシステムになっている。

iv) Intelligent Silicon Compiler

Intelligent Silicon Compilerに必要な課題は、

- (イ) 制約伝達；上層での制約事項をコンポーネント毎に分割し、その情報を各コンポーネントに伝達する。
- (ロ) コンパイル結果の評価；面積、スピード、電力等。
- (ハ) コンパイル結果が(ロ)に対し不満である場合に、どこをどの様なストラテジーで改善するか。

Gajski教授は、以上の3点を有するSilicon CompilerをIntelligent Silicon Compilerと呼び、この実現にはAIとアルゴリズム的な手法の組合せが必要としている。

2 パネル討論

Parallel processing についてのパネルでは、現在迄に最も有効性が認められる分野はシミュレーションであり、研究段階からコスト/パフォーマンスの点でも実用的な製品レベルに入りつつあるとの認識が一致して示された。一方それ以外の用途、例えばDRC engineを実現する事は、図形処理、Flag処理、Sorting等難しく現状では簡単にはできそうにないとの見方が多かった。

一方、Operating system比較のsessionでは、望ましいCAD向けOSとしてパネラー全員がUnixをあげたが、一方Unixに統一されるかとの問いには、全員がNoと答えた。また、200人程の出席者に対し使用OSについてのアンケートが行われたが、2/3がDEC/VMS、1割がUnix、VM/CMS系が数人であった。また、VMS使用者の2割程がUnix系との併用と答えていた。

3 舞台裏

86年ICCADでは、116件の論文発表があった。これに対する投稿論文数は、326件であ

った(表2)。

投稿された論文は、i) Layout ii) Simulation iii) System iv) Testの4分野に区分された。各分野別の論文件数ならびに国別、企業大学別内訳を表2、3に示す。各論文は、それぞれ10名で構成される査読委員により審査採択された。1985年は投稿248件、採択102件、採択率41%に対し、86年はそれぞれ326件、116件、36%であったから、投稿で31%、採択で14%増加しており、量的発展と共に質的向上もうかがえる。

一方、日本勢は、投稿26件、採択13件でそれぞれ全体の8%、11%を占める。また、会議の出席者は1129名であり、うち日本からの参加者は約40名と数えられた。

	Layout	Sim.	System	Test	Total
U.S.A.	76	49	71	45	241
Japan	9	6	5	6	26
Canada	5	3	7	2	17
Others	10	7	18	7	42
Total	100	65	101	60	326
(%Non-USA)	24	25	30	25	26

表2 a 国別論文投稿件数

	件数	%
企業	131	40
大学	179	55
組合せ	16	5
Total	326	100

表2 b 分野別論文投稿件数

	件数	採択	%
ICCAD-85	248	102	41
ICCAD-86	326	116	36
増加率	31	14	

表3 論文採択率

ISSCC等に比較すると、出席、投稿共日本からの参加は年毎に増加してはいるものの未だ低い状況にあり、より活発な参加が望まれる。

ちなみに1987年度は同じ場所で11月9～12日に掛けて行われる。論文投稿締め切りは、5月1日である。