

目標計画法に基づくゲート数き詰め型ゲートアレイ用配置最適化アルゴリズム

村方 正美、高良 香、五十嵐 睦典、三橋 隆

(株)東芝 ULSI研究所

配置問題を多目的最適化問題として扱い、目標計画法に基づく手法により効率的に最適化する方法を提案する。提案する手法では、4つの評価関数とそれらを最適化するための改良処理を導入し、さらに、各評価関数毎に目標値と最低限確保したい値である満足水準を定める。満足水準は段階的に厳しくして行くとともに確率的な揺らぎを取り込むことにより、局所最適解にとらわれ難くしている。最適化処理は、満足水準を満たしつつ、目標値に対する達成度が最も低い評価関数を順次最適化していく。さらに、本手法をいくつかの回路に適用しその有効性を確かめた。

A Placement Algorithm for Sea-of-gate Gate Array by the Goal Programming Method

Masami Murakata, Kaori Kora, Mutsunori Igarashi and Takashi Mitsuhashi

ULSI Research Center, Toshiba Corporation

1, Komukai Toshiba-cho, Saiwai-ku, Kawasaki 210, Japan

In this paper, the placement problem is considered as a multi-objective optimization problem. A novel optimization algorithm based on the goal programming method is proposed. In the proposed method, four indices and corresponding cell movement methods are introduced. Target value and satisfaction level which is the minimum level that must be guaranteed are also introduced for each cost function. The satisfaction level is gradually tightened and probabilistic perturbation has been introduced to avoid local optimum solutions. The proposed method successively optimizes the worst cost function of the goal attainment value under the constraint of satisfaction level. The proposed algorithm has been applied to real design and its effectiveness has been demonstrated.

## 1. はじめに

SOGでは、使用する母体と搭載する回路が決まると配線に使用可能な領域の大きさは決まり、チップ上の一部の領域に配線が集中すると未結線なく配線するのは難しくなる。従って、SOGレイアウトの中の配置処理の目的は、配線をチップ全面に渡り均一に分布させ、100%配線可能な配置状態を提供することとなる。

これまでに、ゲートアレイ用の配置手法として数多く提案されている。その中で、配線混雑度の均一化を目的としたものとしては[1-3]があり、その方法としては、いずれも配線の径路を予測し、局所的な配線の混雑度を許容値以下に抑えるよう配置処理を実行するものである。[1],[2]では、配線径路の予測に時間の掛かるSteiner-treeモデルを用いている。さらに、[1],[2]では配線混雑度の均一化に加え配線長の最小化も考慮したものとなっているが、配線長の最小化だけでは必ずしも配線容易な配置結果を得ることが出来ないと述べている。また、[4]では、配線容易な配置結果を得るためにチップ全面に渡り、接続ピンを均一に分布させるという方法を提案している。

以上の様に、配線容易な配置を得るためにいくつかの評価指標が提案されているが、どの評価指標も単独では実用的な時間内で高密度な配置結果を得るには十分とは言えなかった。従って、大局的および局所的な配線混雑状況を評価するためのそれぞれの評価指標と、これら複数の評価指標を効率的に最適化する新しい手法が必要となる。これまでに、配置問題をこの様な多目的最適化問題として扱い、これを効率よく解くための手法はほとんど提案されていない。

本論文では、配置問題を多目的最適化問題として扱い、4つの評価指標と各評価指標を最適化するための配置改良処理を導入し、多目的最適化の分野で一般に用いられている目標計画法[6]に基づく手法を用い、各評価指標間のトレードオフを考慮して最適化を計って行く方法を提案している。

## 2. 準備

### 2.1 レイアウトモデル

本論文で想定しているのは、SOGタイプのゲートアレイである(図2-1)。チップ周辺にはI/Oブロックが配置されている。チップコア領域には、全面にトランジスタが敷き詰められており、セルおよびRAM/ROM等は当領域内の予め定義された場所に配置される。各セルタイプにはそれが割り当て可能なチップ上の場所の集合が定義されており、この集合のことをそのセルタイプに対するリーガルロケーションポイントと呼ぶ。

また、母体上の縦・横各方向に仮想的なカットラインを設定する。各カットラインで囲まれる領域を格子と呼び、以降の配置処理における配置の良さを評価する場合の単位となる。また、各セルには他のセルと電気的な接続をするための端子があり、これをピンと呼ぶ。さらに、セル上には配線に対する禁止領域が定義されており、ピンと禁止領域を併せて配線に対する障害物と呼ぶことにする。

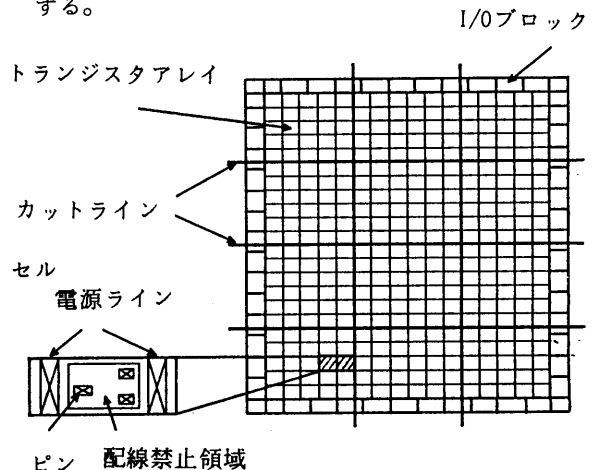


図2-1 レイアウトモデル

### 2.2 多目的最適化問題としての配置問題の定式化

配置問題では、前述したように数十k~数百kゲート規模の回路を扱うため、大規模回路になればなる程、満足いく配置結果を得るのは難しくな

る。我々の経験では、単一の目的関数を最適化するだけでは配線容易な配置結果を得るのは難しく、例えば、母体上に仮想的に設定したカットラインを横切る配線本数を最小化するだけでは小さいセルがある領域に集中し局所的な配線の混雑をもたらす場合がある。このことは、複数の評価指標を設定し、これらを制御することにより配置状態を最適化する必要があることを示している。

そこで、ここでは配置問題を多目的の最適化問題として捉え、配線の混雑状況を評価するために4つの評価関数を導入した。この様な多目的最適化問題は、以下の様に定式化出来る。

$$\min_x (f_1(x), f_2(x), f_3(x), f_4(x)) \quad (2-1)$$

$$\text{subj. to } x \in X$$

ここで、 $x$ は許容解の集合 $X$ の中の一つの配置状態を表わす。評価関数 $f_1(x), f_2(x), f_3(x)$ および $f_4(x)$ はそれぞれ仮想的なカットラインを横切る配線の分布、配線の総数、接続ピンと配線禁止領域の分布およびセル同士の重なり率を表わす。また、各配置状態において、セルはリーガルロケーションポイントに配置される。

この時、すべての評価関数の最小値を同時に満たす解を求めたいが、一般にはそのような解は存在しない。従って、いずれの評価関数の減少も、他の評価関数を増加させることなしに達成出来ない様な解（非劣解）を(2-1)の解として採用することにする。しかしながら非劣解は多数存在し解集合を形成する。そこで、これら解集合の中から1つの解を選択するために評価基準を導入して、その解を求める方法を考える。

まず、各評価関数 $f_i(x), i=1, \dots, 4$ に対し、各評価関数間の相対的な重要度を表わす重み $w_i, i=1, \dots, 4$ を設定する。この様な重みを導入することにより設計者の選好度を反映させることが出来る。一般にこの様な重みを導入した方法として、荷重和最小化手法があるが、この方法では各評価関数の達成水準を直接制御することが出来ない。従って、ここでは各評価関数の達成水準を直接制御す

るために目標状態に対して、最も達成水準の低い評価関数の値を出来る限り引き上げる方法を考える。

そこで、まず各評価関数に対して目標値 $f_{ti}$ を設定する。次に各評価関数毎に最低限確保したい水準である満足水準を導入する。ここで、第 $i$ 番目の評価関数に対する満足水準を $f_{si}$ で表わす。この時、各評価関数に対する満足水準を守り、目標達成度の最も低い指標  $\max(w_i(f_i(x) - f_{ti}))$  を最小化する問題は、以下の式で定式化出来る。

$$\min_{x \in X} \max_{i \in I} \{ w_i(f_i(x) - f_{ti}) \} \quad (2-2)$$

$$\text{subj. to } f_i(x) \leq f_{si}, i=1, \dots, 4$$

$$w_j > 0, I = \{1, \dots, 4\}, \sum_{i=1}^4 w_i = 1.$$

本論文では、(2-1)式の多目的最適化問題に対する選好解を求めるために、重み $w_i$ と各評価関数の目標値 $f_{ti}$ 、および各評価関数に対する満足水準 $f_{si}$ を与えたもとの、(2-2)で定義した重み付きの目標達成度が最も低い評価関数を最小化する方法を提案する。

## 2.3 評価関数と目標値

提案する配置手法では、4つの評価関数を導入した。以下では、導入した各評価関数と各評価関数の目標値について説明する。

### 2.3.1 カット数に関する評価関数

カットラインを横切る配線の本数（カット数）に関する評価関数 $f_{cn}(x)$ を以下の様に定義する。

$$f_{cn}(x) = \left\{ \frac{\sum \text{Chi}}{\#\text{CLh}} + \frac{\sum \text{Cvi}}{\#\text{CLv}} \right\} / \#\text{net} \quad (2-3)$$

ここで、 $\text{Chi}, \text{Cvi}$ は水平・垂直方向の各カットラ

インを横切る配線の本数を表わし、CLh, CLvはそれぞれ水平・垂直各方向のカットラインの本数を表わす。また、#netはネット数を表わす。

総カット数に対する目標値は以下の様に定める。

$$ftcn=0.08\sim 0.1 \quad (2-4)$$

この目標値は、良い配置結果を評価する事により設定した。

### 2.3.2 配線分布に関する評価関数

配線の混雑状況を大局的に評価するためにカットラインを横切る配線の分布に関する評価関数を設定する。

まず、母体上に仮想的に設定した水平・垂直方向のカットラインに対し、配線容量を定める。そして、この値を越えたものを配線のオーバーフローとして扱い次式で定める方法にて配線混雑度に関する評価値 $fwc(x)$ を計算する。

$$fwc(x) = \left\{ \frac{\sum Oh(Rh, Chi)}{\#CLh} + \frac{\sum Ov(Rv, Cvi)}{\#CLv} \right\} / \#net \quad (2-5)$$

$$Rh = \#net * hp, Rv = \#net * vp \quad (2-6)$$

ここで、Rh, Rvはそれぞれ水平・垂直各方向の配線容量を表し、Chi, Cviはそれぞれ水平・垂直方向のカットラインを横切る配線の本数を表す。#netはネット数を表し、hp, vpは、それぞれパラメータであり、母体と回路に依存する値である。現在は、hp=0.06, vp=0.05に設定している。#CLh, #CLvはそれぞれ水平・垂直各方向のカットライン数を表す。Oh(Rh, Chi)は、以下の条件に従い求める。

$$Rh - Chi < 0 \rightarrow (Rh - Chi)^2 \quad (2-7)$$

$$Rh - Chi \geq 0 \rightarrow 0$$

Ov(Rv, Cvi)についても、同様である。

通過配線数

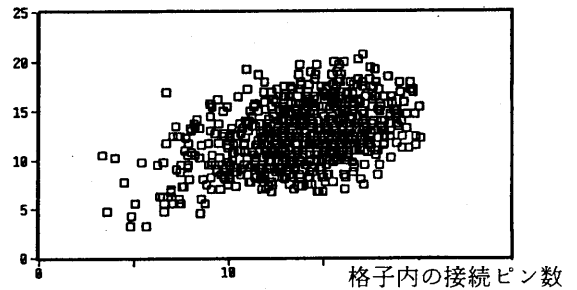


図3-1 ピン分布と配線分布の関係

配線の混雑に関する評価関数の目標値は次のように設定する。

$$ftwc=0 \quad (2-8)$$

### 2.3.3 配線に対する障害物に関する評価関数

前述したカットラインレベルの評価では局所的な配線混雑状況を十分に評価することは出来ない。そこで、局所的な配線の混雑状況を評価するために以下で定義する配線に対する障害物に関する評価関数を導入する。

図3-1に、格子内の接続ピン数と格子境界を横切る配線本数との関係を示す。図で明かな様に、接続ピンと配線の分布の間には相関関係があり、接続ピンの分布を均一化すれば配線混雑度を減少させることが出来る。さらに、配線に対する禁止領域も局所的な配線混雑に影響を与える。そこで、局所的な配線の混雑状況を評価するために接続ピンと配線に対する禁止領域の両方を考慮した新しい評価指標を導入する。

母体上に設定した格子(i, j)内のセルの配置可能な場所をPAijとし、当格子内の配線に対する禁止領域面積をOBSijとし、当格子内の接続ピン数をPINijとすると、当格子内の配線に対する障害物PCijは次式で定義する。

$$PCij = \frac{\alpha \cdot PINij + \beta \cdot OBSij}{PAij} \quad (2-9)$$

ここで、PCaveをチップ上の全ての格子に関するPCijの平均とし、配線に対する障害物に関する評

価関数をPCijの格子間での分散として次式で定義する。

$$fod(x) = \sum_{ij} (PCij - PCave)^2 / \# \text{格子} \quad (2-10)$$

上式の目標値として以下の値を定める。

$$ftod=0 \quad (2-11)$$

### 2.3.4 セル同士の重なり率に関する評価関数

セル同士の重なり率は、母体上のセル面積総和に対するセルの重なり面積の比率を言い、次式で定義する。

$$fov(x) = \sum (\text{セル重なり面積}) / \sum (\text{セル面積}) \quad (2-12)$$

セル重なり率に対する目標値は以下の値に定める。

$$ftov=0 \quad (2-13)$$

## 3. 配置アルゴリズム

提案する配置手法は、初期配置、配置改良および詳細配置の3つの部分から構成されている。初期配置は、MIN-CUT配置手法[5]により行なう。配置改良は、目標計画法に基づく手法により、配線混雑度の均一化を計る。最後に、詳細配置では、最終的なセルの配置位置を決定する。

### 3.1 初期配置

初期配置はクラスタ単位のMIN-CUT手法により行い、大局的にカット数の少ない配置結果を得る。まず、接続関係の強いセル同士を一つのクラスタとしてまとめ、MIN-CUT処理では、これらクラスタを単位として水平あるいは垂直方向のカットラインを横切るカット数を最小化するように2分割処理を繰り返し実行する。

### 3.2 目標計画法に基づく配置最適化手法

MIN-CUT処理による初期配置に引続き、配線混雑度の均一化を目的とした改良処理を実行する。改良処理では、前述した4つの評価関数を最適化するそれぞれの改良処理を目標計画法に基づく方法により選択・実行する。本手法においては、各評価関数に対して目標値が設定されており、この目標値に対する達成度の最も低い評価関数を最適化する処理を選択・実行する。改良処理は、カットラインを横切るカット数を最小化する処理、カットの分布を均一化する処理、配線に対する障害物の分布を均一化する処理およびセルの重なりを除去する処理の4つである。

提案する手法では、目標値と達成値との差により4つの改良処理の一つを選択・実行することにより、予め定めた選好度に応じた非劣解が得られる。また、局所最適解を避けるために、前述した各評価関数に対し、最低限確保したい水準である満足水準を処理の進行に従い小さくし、さらに、より大局的な最適解を得易くするために満足水準に確率的な揺らぎを取り込む。図3-2に、確率的な揺らぎを持つ満足水準の変化の例を示す。

以下で、本アルゴリズムの詳細について説明する。

#### 1) 配置状態を評価する。

- 各評価関数毎に目標値と達成値との差をDiを計算し、状態評価テーブルを作成する。

$$Di = wi * ( fi(x) - fti ), i=1, \dots, 4. \quad (3-1)$$

fi(x) : 評価関数

fti : 目標値

wi : 重みパラメータ

#### 2) 最大のDiに対応する改良処理を選択する。

- どの処理を実行しても改良が得られなかったら、処理を終了する。

#### 3) 選択した改良処理を実行する。

4) 配置状態を評価し、状態評価テーブルを更新する。

if(実行した処理に対する評価関数値が減少した)  
if(すべての評価関数に対する満足水準を満たしている)

- ・改良結果を受け入れ、(3-1)式に従い状態評価テーブルを更新する。

else

- ・改良結果を捨て、実行した改良処理を次回の選択候補から外す。
- ・処理を2に戻す。

3.3 評価関数最適化処理

配置改良処理では、4つの評価関数を最適化するためにカット数を最小化する処理[7], カット分布を均一化する処理, 配線に対する障害物分布を均一化する処理[8]およびセル同士の重なりを除去する処理[9]を備えている。

3.4 詳細配置

最後に各格子内で、詳細なセルの位置を決定する。配置改良処理では格子単位での評価のもとにセルの移動処理を行なうため、各格子内での位置は決定されていない。また、配線に対する障害物は格子単位では均一化されているが格子内では部分的に障害物が集中している場合がある。セル同士の重なりに関しても、改良処理で完全に除去されることが保証されているわけではない。従って、

満足水準値

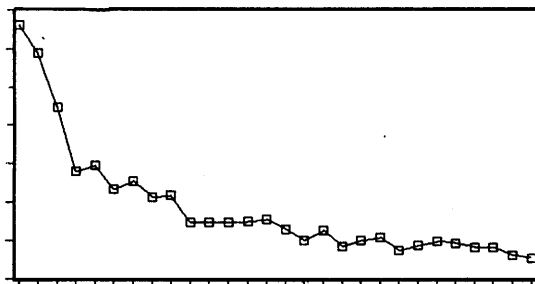


図3-2 満足水準制約の変化の様子

本処理では、セル同士の重なりを完全に取り除き、格子内での障害物の分布を均一化するようにセルの位置関係を決定する。

4. 実験結果

提案した配置手法の有効性を確認するために表1に示したデータに適用した。以下で適用結果について説明する。

表1 使用データ

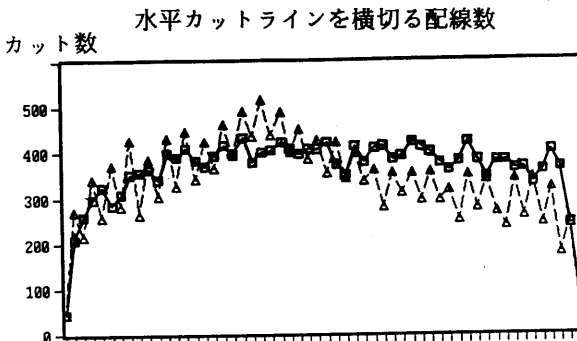
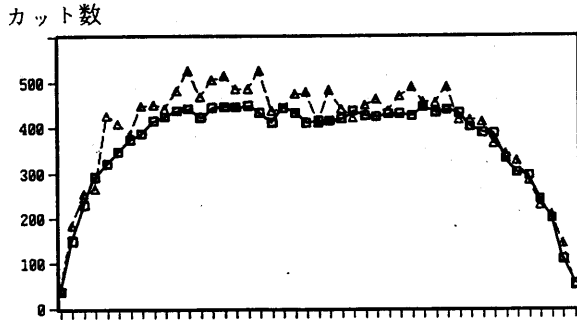
	データ A	データ B
母体サイズ (k ゲート)	5	38
セル数	855	5699
ネット数	784	5742
ピン/ネット	3.54	3.33
ゲート使用率 (%)	52.4	41.3

表2-a データAに対する結果

データ A	初期配置後	改良後
水平カット最大値	128	116
垂直カット最大値	134	123
カット数指標	4.31	4.47
カット分布指標	4.78	3.84
オーバーラップ指標	15.75	2.29
障害物指標	4.85	4.90

表2-b データBに対する結果

データ B	初期配置後	改良後
水平カット最大値	528	449
垂直カット最大値	516	435
カット数指標	6.38	6.34
カット分布指標	7.72	5.56
オーバーラップ指標	12.90	0
障害物指標	8.03	6.44



□ ... 配置改良後,    △ ... 初期配置後

図4-1 データBに対するカット分布グラフ

4.1 多目的最適化手法の有効性

表2にデータA,Bに対するMIN-CUT手法に基づく初期配置後と、その結果に対して4つの評価指標のバランスを考慮して最適化を計った配置改良後のそれぞれに対する各評価関数値の比較を示す。

カット分布に関してより視覚的に表わしたのが図4-1と図4-2である。図4-1はカットライン毎のカ

ット数の分布を表わしたものであり、図4-2は配線混雑度マップを表わしたものである。この様に、配置改良により改良前と比べ配線分布が均一化されるのがわかる。

図4-4は、本手法による配置結果に対し配線処理[10]を施した結果を示す。

4.2 確率的な揺らぎを持つ満足水準導入の効果

図4-3に確率的な揺らぎを持つ満足水準を取り込んだ場合と、満足水準を設定しなかった場合の各評価関数値の変化の様子を示す。

図の様に、最終的に得られる配置状態はほぼ同等であるが、満足水準を設定しない場合には、処理の後半部では各評価関数値の変化に振動が起これり収束しにくくなり、処理時間が問題となる。一方、確率的な揺らぎを持つ満足水準を取り込んだ場合には、評価関数値の変化は満足水準を満たす範囲内であり、比較的短時間で各評価関数値が最適な状態に収束する。

5. まとめ

ゲート敷き詰め型ゲートアレイ用の新しい配置最適化アルゴリズムを提案した。提案した手法では、4つの評価関数とそれらを最適化する改良手法を用い、目標値に対する達成度の最も低い評価関数を満足水準を満たしながら順次最適化していく。これにより、各評価関数をバランス良く最適化出来ることを示した。また、確率的な揺らぎを

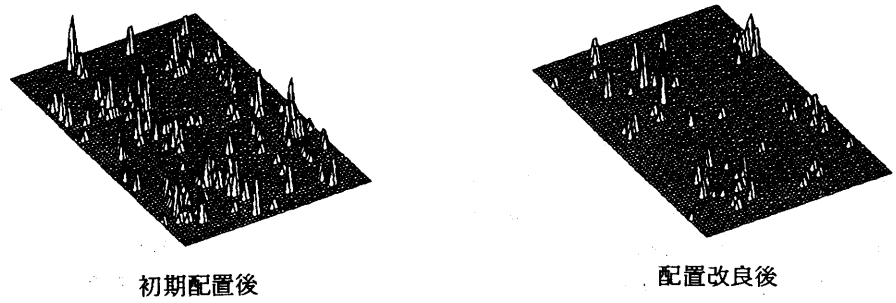
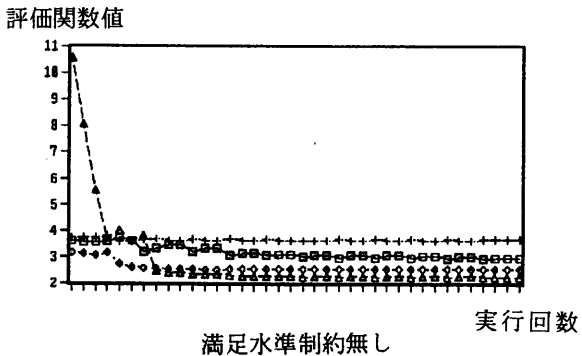
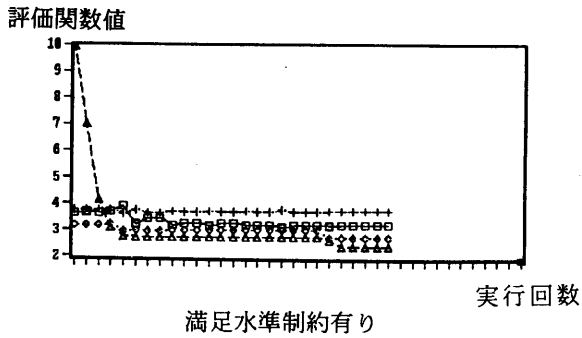


図4-2 データBに対する配線混雑度マップ



◇ … カット分布指標    □ … カット数指標  
 + … 障害物指標        △ … オーバーラップ指標

図4-3 データAに対する満足水準値の変化の様子

考慮した満足水準を導入することにより局所最適解に陥り難く、かつ短時間で所望の配置状態が得られることを示した。

#### 参考文献

[1] K.H. Khokhani and A.M. Patel, "The Chip Layout Problem - A Placement Procedure", Proc. 14th Design Automation Conference, 1977, pp. 291-297.  
 [2] A.M. Patel, "A Wirability Placement Algorithm for Hierarchical VLSI Layout", Proc. ICCD'84, 1984, pp. 344-350.  
 [3] H. Shiraishi and F. Hirose, "Efficient Placement and Routing Technique for Master Slice LSI", Proc. 17th Design Automation Conference, 1980, pp. 458-464.  
 [4] K. Klein, et al., "A Study on Bipolar VLSI Gate-Arrays Assuming Four Layers of Met-

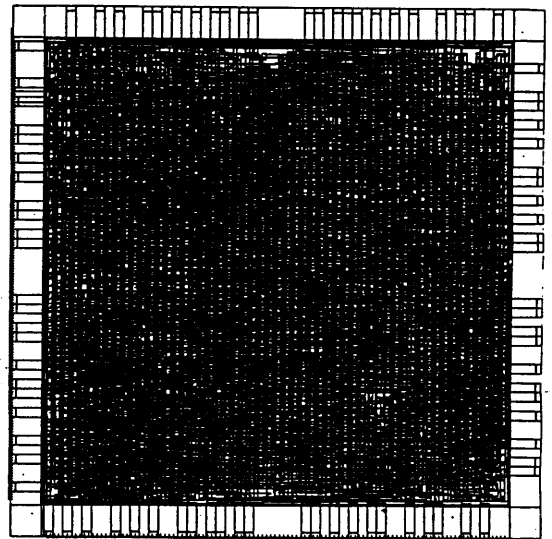


図4-4 データBに対する配線結果

al", IEEE. J. of Solid State Circuits, vol. sc-17, no.3, June, 1982, pp. 472-480  
 [5] M.A. Breuer, "MIN-CUT Placement", J. Design Automation & Fault-Tolerant Computing, vol.1, no.4, Oct. 1977, pp. 343-362.  
 [6] 市川編, "多目的決定の理論と方法", 社団法人計測自動制御学会, 1980.  
 [7] 高良、村方, "ゲートアレイレイアウトにおけるカット数最小化のための一配置改良手法", 電子情報通信学会春期全国大会, 1989, 1-268.  
 [8] 五十嵐、村方, "ゲートアレイレイアウトにおける配線混雑度緩和のための一配置改良手法", 電子情報通信学会春期全国大会, 1989, 1-269  
 [9] 五十嵐、村方, "ゲートアレイ自動配置におけるセルの重なり除去手法", 情報処理学会第39回(平成元年後期)全国大会, 1989, PP. 1617-1618.  
 [10] 山田他, "ゲート敷き詰め型ゲートアレイの自動配線-手法と実現", 情報処理学会, 第46回設計自動化研究会, 46-5, 1989