

## 矩形双対グラフに基づく配置手法

田宮 豊  
富士通研究所  
川崎市中原区上小田中1015

本論文では新しいマクロセル配置手法について述べる。セル同士のオーバーラップの排除とnon-slicingな配置を表現するために、矩形双対グラフを用いる。矩形双対グラフを用いると、常にセル同士のオーバーラップを排除できるだけでなく、slicingな配置手法よりも広い解空間の探索が可能となる。我々は矩形双対グラフ上に「完全な変換」を定義した。本論文では、この「完全な変換」のことを、「有限回の適用により、ノード数が等しい任意の矩形双対グラフが互いに変換可能な変換集合」と定義する。上記の変換を用いたシミュレーテッドアニーリングを用いて、与えられた初期解を改善する。

我々は本手法をマクロセル配置用ベンチマーク回路に対して実験を行なった。その結果、本手法の有効性を確かめた。

## Placement based on Rectangular Dual

Yutaka Tamiya  
FUJITSU LABORATORIES LTD.  
1015 Kamikodanaka Nakahara-ku Kawasaki 211, JAPAN  
E-mail: tamy@flab.fujitsu.co.jp

In this paper we describe a new macro cell placement algorithm. In order to handle both non-overlapping and non-slicing placement of macro cells, we represent a layout plane by its rectangular dual. Rectangular dual representation always enable us to avoid overlapping of cells and search wider space than slicing methods. We define transformations on the rectangular dual, which are proven to be complete, i.e., any two rectangular duals with the same number of nodes can be converted with each other by finite number of application of the defined transformations. Our algorithm employs simulated annealing to improve an initial placement by iterating these transformations. We show experimental results using benchmark circuits for macro cell placement. The results show our placement algorithm work comparable or better than other proposed methods.

## 0. はじめに

カスタムLSI、Sea-Of-Gate等のレイアウト設計では、任意形状マクロセルの配置問題を解くことが必要となる。このマクロセル配置問題に対する従来手法として、Sechenら[1]の手法と、Uptonら[2]の手法が報告されている。両者は共にシミュレーテッドアニーリングを用いた繰り返し改善手法である。

Sechenら[1]は、マクロセル同士のオーバーラップを認めながら配置変換を行なう。この際、マクロセルのオーバーラップをコスト関数に組み込み、オーバーラップを解消するように最適プロセスを方向づける。しかし、オーバーラップを持った配置は、面積・ネット長の評価が正確ではない。さらに、オーバーラップを導入することにより解空間が拡がるため、オーバーラップを認めない手法に比べ、最適解を探索するための手数が大きくなる。

Uptonら[2]はマクロセルの相対配置をslicing木で表現する。しかし、slicing木で表現できない(non-slicing)配置が多数存在する。

本手法は、矩形双対グラフを用いて、マクロセルの相対配置を表現する。これによって、オーバーラップが無く、non-slicingな配置を簡潔に表現することが可能となった。さらに、矩形双対グラフの変換を定義した。本手法では、この変換を基に、シミュレーテッドアニーリングによる繰り返し配置改善を行なう。

### 1. 矩形双対グラフ

本手法で定義する矩形双対グラフは、Kozminskiの定義[3][4]の拡張である。Kozminskiの定義との違いは、エッジを有向エッジとして扱っている点と、エッジを水平方向と垂直方向の2タイプに分類したことにある（以下の項目のb)、c)、d)に相当）。以下に本手法で用いる矩形双対グラフの定義を示す。

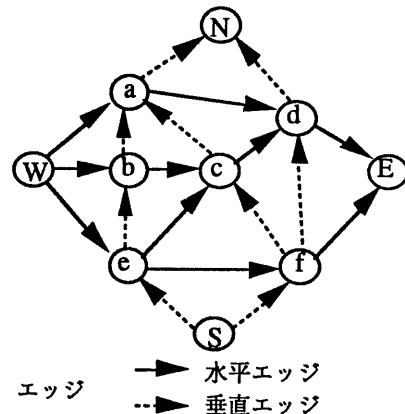
#### 定義: 矩形双対グラフ

矩形双対グラフは以下のような性質を満たす有向グラフGである。

- a) ある三角化無向平面グラフHの外ノードに接続するエッジを取り除いたサブグラフH' と同型（図1-aおよび図1-c）。Hの最外エッジは、閉ループを構成し、その長さは4である。この閉ループ上の4ノードを極とよび、東極、北極、西極、南極と名付ける（図では、E,N,W,Sと書き出す）。
- b) Gのエッジは2タイプ（水平・垂直方向）に区分される。あるノードに対して入って来る（出で行く）水平エッジを西（東）のエッジと呼ぶ。同様に、入って来る（出で行く）垂直エッジ

を、南（北）エッジと呼ぶ（図2）。

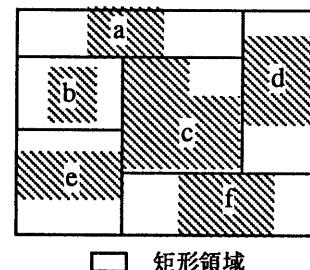
- c) 極には1種類のエッジのみ接続する。つまり、東極には西エッジのみ、北極には南エッジのみ、西極には北エッジのみ、南極には東エッジのみ、



→ 水平エッジ  
→ 垂直エッジ

ノードa~f: それぞれマクロセルに対応  
E,N,W,S: 極（東極、北極、西極、南極）

図1-a) 矩形双対グラフ



□ 矩形領域

マクロセル

図1-a)の矩形双対グラフ  
に対応するマクロセル配置

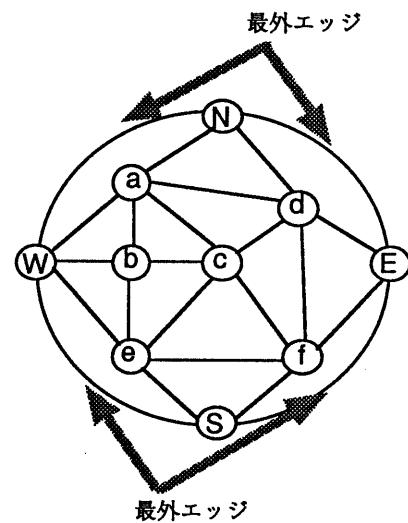


図1-a)の矩形双対グラフに  
対応するグラフH

南極には北エッジのみが接続する。

- d) 極以外のノードには東西南北エッジが各々 1 本以上接続し、その順序は、反時計周りに東エッジ、北エッジ、西エッジ、そして南エッジである（図 2）。□

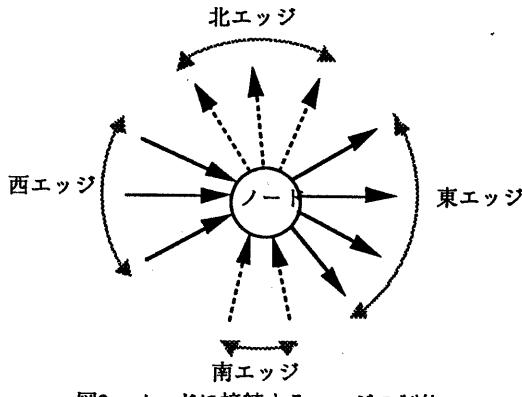


図2 ノードに接続するエッジの制約

矩形双対グラフには次の重要な性質が知られている[3][4]。

### 定理1 矩形配置の存在 [3][4]

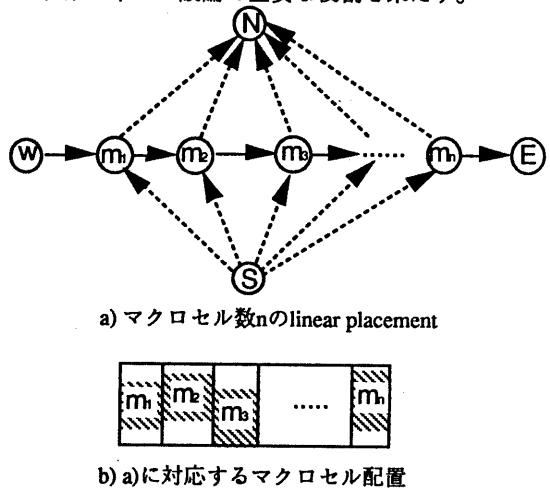
任意の矩形双対グラフに対して、次のような性質を持つ矩形配置が存在する（図1-aおよび図1-b）。

- a) 矩形配置の矩形領域は互いに重ならず、かつ隙間なく隣接し合う。矩形双対グラフの極以外のノードは矩形配置の矩形領域に対応する：図1-aのノードa, b, ..., fは、図1-bの矩形領域a, b, ..., fにそれぞれ対応する。
- b) 矩形配置の外形は長方形である。
- c) 矩形双対グラフでエッジで結ばれているノードのペアは、矩形配置において隣接する矩形領域ペアに対応する。エッジが水平方向（垂直方向）ならば、矩形領域ペアは水平（垂直）に隣接する：図1-aにおいてノードbは4本のエッジ（Wから来る水平エッジ、cへ行く水平エッジ、eから来る垂直エッジ、およびaへ行く垂直エッジ）を持っている。このことは、図1-bにおいて次のように反映される：bの西側には全く矩形領域は隣接しておらず、東側にはc、南側にはe、そして北側にはaがそれぞれ隣接している。□

この定理1から矩形双対グラフの各ノードにマクロセルを割り付けることで、重なりの無い相対配置を表現できる（図1-b）。つまり、各ノードに対応する矩形領域内部にマクロセルを配置する限り、マクロセル同士は重ならないことが保証される。

以上のように定義した任意のノード数 n（4つの極を除くノード数）に対して、矩形双対グラフが存

在する。その理由は、図3に示すようなlinear placementが存在するからである。linear placementは最も簡単な矩形双対グラフである。すなわち、全てのマクロセルを一直線上に並べたものである。この配置は、第2章での議論で重要な役割を果たす。



b) a)に対応するマクロセル配置

### 図3 linear placement

なお、4つの矩形領域の頂点が1点に集中している場合は、4通りのエッジの付け方のうち1つを任意に選択する。このような決め方をしても、第2章で述べる配置変換手法によってこの4通りのエッジの付け方は相互に変換可能なので、問題は生じない。

次に各マクロセルを対応する矩形領域内部に配置するためのパラメータを導入する（図4）。そのパラメータとは以下の3種類である。

- (1) rotation: マクロセルの0度・90度・180度・270度の回転。
- (2) flip: マクロセルの裏返し。
- (3) ratioX, ratioY: 原点座標の相対位置。ratioX (ratioY) が0のとき、マクロセルは矩形領域内部に最も左（下）寄りに、1のとき最も右（上）寄りに配置される。

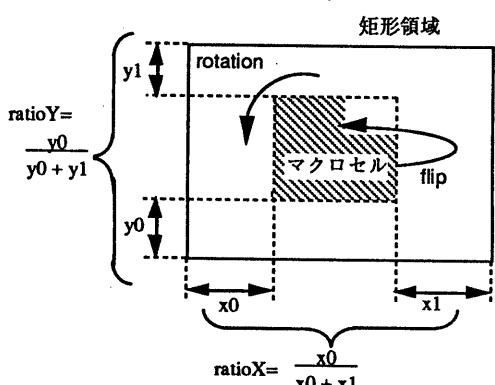


図4 矩形領域内部にマクロセルを配置するパラメータ

## 2. 矩形双対グラフに基づく配置変更

シミュレーテッドアニーリングによってマクロセルの配置改善を行なうためには、矩形双対グラフ上の配置変更法を定義しなくてはならない。そこで、我々は次の3種類を用意した：

- (1) 任意の1つの矩形領域のマクロセル配置パラメータ (rotation, flip, ratioX, ratioY) を任意に変更する。
- (2) 任意の2つの矩形領域に割り付けられているマクロセルの交換
- (3) 矩形双対グラフのトポロジ変換

このうち(1)と(2)については自明なため、以後、(3)についてのみ論ずる。

### 2.1 矩形双対グラフのトポロジ変換

この節では、矩形双対グラフのトポロジ変換を説明する。ここで意味する「トポロジ」とは、ノードとエッジの接続関係のみに注目し、個々のノードを区別しないこととする。その理由は、矩形双対グラフの任意の変換は、トポロジ変換とノード交換の組み合わせによって表されるからである。

ここで、矩形双対グラフ内で、隣り合う2つの三角面を「quartet」と名付ける。図1-aの矩形双対グラフは11個のquartetを持つ：(a, W, b, c), (a, b, e, c), (b, e, f, c)等。quartetは4つのノードと5本のエッジを有する矩形双対グラフのサブグラフである。

quartetは、回転や裏返しにより同型になるものと同じグループに属するとすると、図5に示す4タイプに分類される。これらの3タイプのうち、

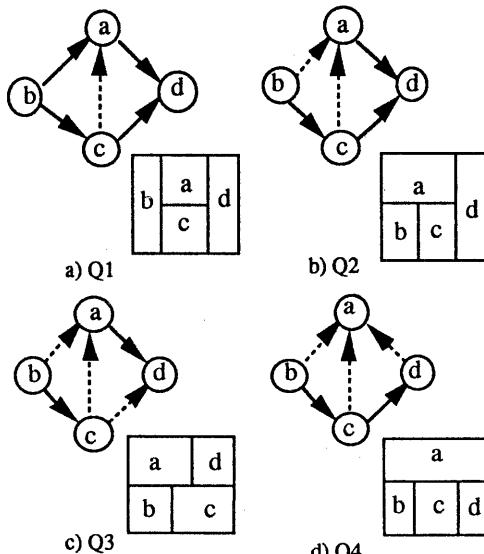


図5 矩形双対グラフに含まれるquartet(4ノードと5本のエッジから成るサブグラフ)の分類

Q1, Q2そしてQ3に変換を定義し、Q4には定義しない。2.2節で述べる変換の完全性の観点から、Q3とQ4に対する変換は必ずしも必要ではない。しかし、矩形双対グラフの変換効率を高めるために、Q3についても変換を定義する。以下に個々の変換について説明する。

#### (1) 変換1 (タイプQ1用)

変換1はタイプQ1用である。図6-aを例として説明する。垂直に隣接していた矩形領域aとcを水平に隣接するように、aとcを結ぶエッジの種類を変更する。それには2通りの結果がある：aからcに向かう水平エッジとする場合とcからaに向かう水平エッジとする場合。シミュレーテッドアニーリング過程において、2つの可能性のうちどちらを選択するかはランダムに決定される。

次に、a（またはc）に隣接していた矩形領域いくつかをc（またはa）に隣接するように変更する。それには、まず、ノードeとfを決める。aに接続する北エッジの中から任意に選び、その前方に接続しているノードをeとする。同様にfはcに接続する南エッジから任意に選んだエッジの後方に接続するノードとする。そして、aとcに接続するエッジを付け替える。このエッジの付け替えの詳細を、変換後が図6-aの左側（aからcに向かう水平エッジを生じる場合）になるものとして以下に説明する。

まず、エッジ(a, d)を取り除く。この取り除了いたエッジとエッジ(a, e)とに挟まれていたaの北エッジおよび東エッジをcに付け替える。この際、付け替えられるエッジの反時計周り順序は変更しない。そして、垂直エッジ(c, e)を新たに作る。

同様に、エッジ(b, c)を取り除く。この取り除了いたエッジとエッジ(f, c)とに挟まれていたcの南エッジおよび西エッジを、反時計周り順序を保ちながら、aに付け替える。そして、垂直エッジ(f, a)を新たに作る。

#### (2) 変換2 (タイプQ2用)

変換2はタイプ2用であり、これは変換1と類似している（図11-b）。この図においてcからaに向かう垂直エッジは、変換後、aからcに向かう水平エッジになる。

#### (3) 変換3 (タイプQ3用)

変換3はタイプQ3用である。これは4つの矩形領域の隣接関係を変化させる（図11-c）。最初、aはcの北側に隣接し、bとdには隣接関係は存在していない。変換は、まずこの関係をキャンセルし、次の3つの隣接関係の内の1つをランダムに

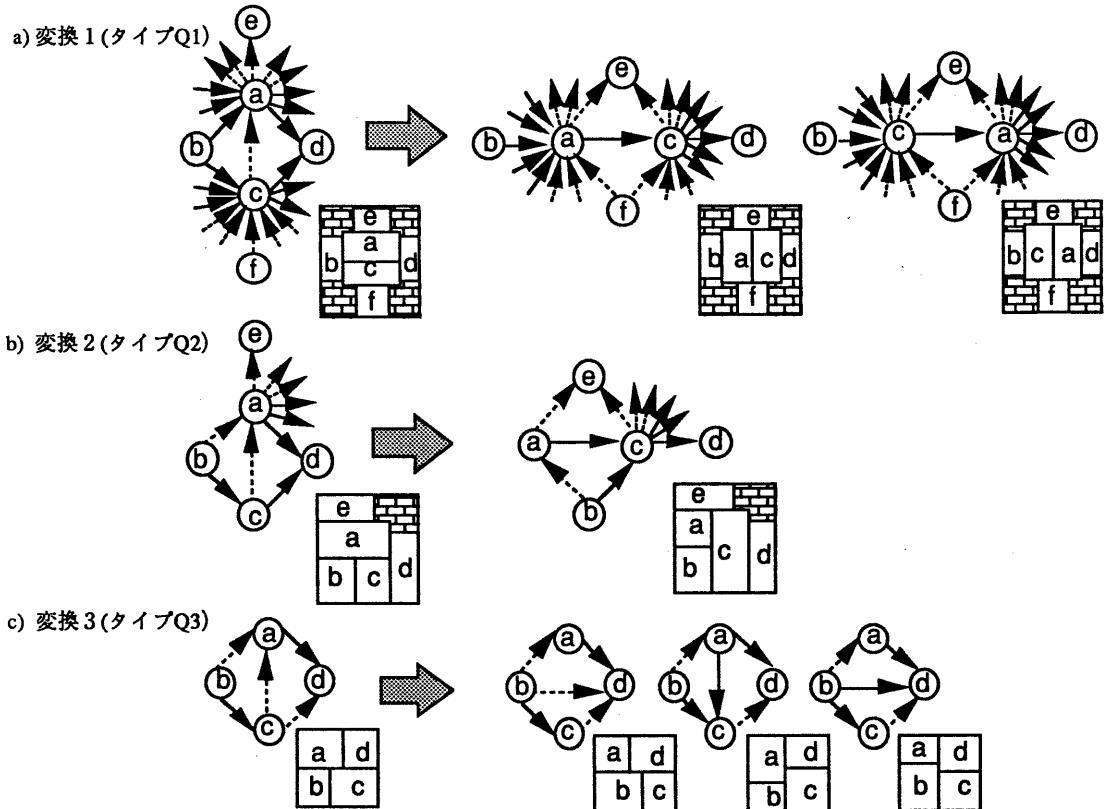


図6 矩形双対グラフのトポロジ変換

矩形双対グラフにおいて、接続先のノードを省略しているエッジは、0個以上の同種類のエッジが存在してもよいことを意味している。そして、これらのエッジの省略した方のノードとの接続は変換後も変わらない。同じ事を、矩形配置においては、メッシュ模様で表している。

生成する: (a) dがbの北側に隣接、(b) cがaの東側に隣接、(c) dがbの東側に隣接。

## 2.2 矩形双対グラフのトポロジ変換の完全性

本節では、2.1節で定義した「変換1」と「変換2」によって、ノード数が等しい任意の矩形双対グラフが相互変換可能なことを示す。

## 定理2 linear placementとの相互変換可能性

ノード数(極ノードを除く) $n > 0$ の矩形双対グラフは、変換1と変換2の有限回の繰り返しによりlinear placement(図3)に変換可能である。□

変換1と変換2は、自身が逆変換であるため、これらの変換の組み合わせも可逆変換である。従って、この定理2が真ならば次の結論が導かれる。

## 系 変換の完全性

ノード数が等しい任意の2つの矩形双対グラフ

は、変換1と変換2の有限回の繰り返しにより相互変換可能である。□  
証明

定理2より、変換前の状態Aおよび、変換後の状態Bからlinear placementに変換する有限回の手続き $\alpha$ と $\beta$ がそれぞれ存在する。手続き $\beta$ は可逆なので $\beta^{-1}$ が存在する。よって、状態Aに手続き $\beta^{-1}\alpha$ を施すことにより状態Bに変換可能である。□

定理2の証明は付録において詳しく述べる。

## 3. 実験結果

本手法のプロトタイプを制作し、MCNCベンチマーク回路[5]に対して評価を行なった。但し、プロトタイプであるため、配線領域を全く考慮していない。

初期配置は、図3のlinear placementとする。初期温度は、ランダムに生成される配置変更が全て認められる温度とする。改善の終了条件は配置が良くなる

変更も悪くなる変更も行なわれない状態とする。配置コストは次式に従う。

$$\text{コスト} = C1 * \text{面積} + C2 * \text{総見積もりネット長} + C3 * \text{ネット制約違反}$$

上式で、係数はそれぞれ、 $C1 = 0.01$ ,  $C2 = 1$ ,  $C3 = 10$ である。見積もりネット長は、half perimeter (ネットを構成する端子を包含する最小矩形の幅と高さの和) とする。第3項のネット制約違反は、特定ネットに関して予め定義されている許容最大ネット長に対して、見積もりネット長が越えた分をペナルティとして与える。ペナルティの値は、その越えた分の

2乗として算出する。

ベンチマーク[5]の結果を表1に、配置結果を図7示す。比較のため、従来のマクロセル配置手法の結果を、[1]は表2に、[2]は表3に示す。本手法は、配線処理を行なっていないという点を加味しても、他の2手法と比べて配置の質においても、実行時間においてもそれほど遜色がないことが分かる。

#### 4. 今後の課題

今後、以下に挙げた課題を解決していく。

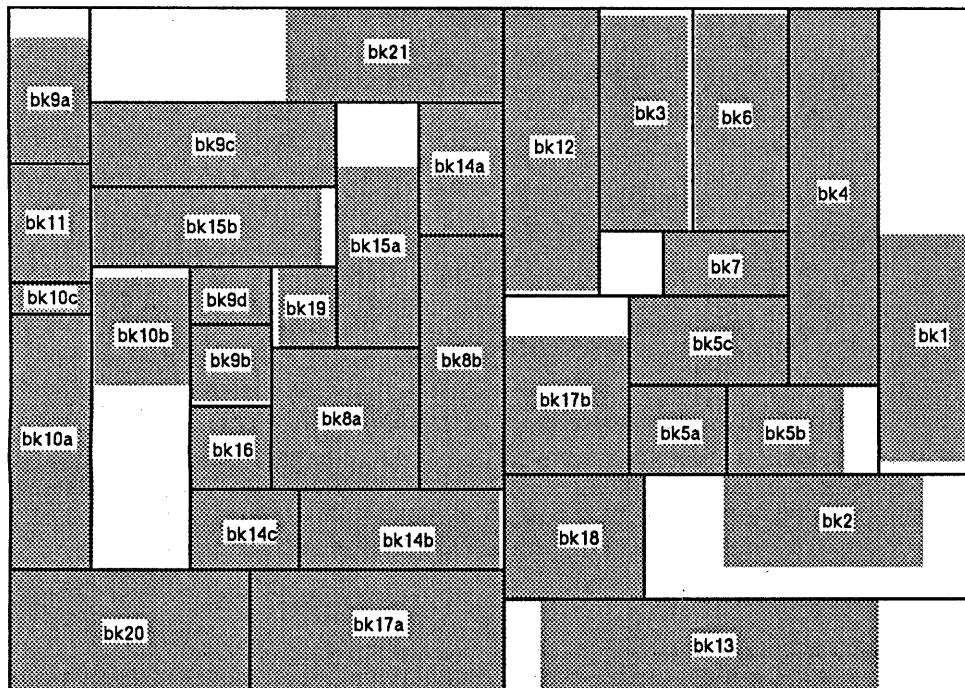


図7 配置結果 (ami33)

表1 配置結果

circuit	#block	area* [mm <sup>2</sup> ]	net length** [mm]	aspect ratio	CPU time*** [sec]
ami33	33	1.42	53.0	1.38	442
ami49	49	43.44	772.4	1.19	1276
apte	9	52.24	351.2	1.11	264
hp	11	10.93	139.9	1.29	305
xerox	10	24.38	473.7	1.08	689

\* 配線領域無し \*\* 見積もりネット長 \*\*\* Sun 4/370

表2 TimberWolf MC 2.0[3]

circuit	area* [mm <sup>2</sup> ]	net length** [mm]
ami33	2.57	105

\* 配線領域を含む

\*\* 実配線長

表3 Seattle Silicon Corp.[2]

circuit	area* [mm <sup>2</sup> ]	net length** [mm]
ami33	2.42	91.1
ami49	48.79	903.7
apte	54.77	350.0
hp	11.85	199.5
xerox	25.79	601.3

\* 配線領域を含む

\*\* 実配線長

#### 4.1 概略配線

以上の議論では、マクロセル配置において、矩形双対グラフのノードがマクロセルに対応することを述べてきたが、エッジが対応するものについては述べなかった。矩形双対グラフのエッジは、2つのマクロセルの隣接関係を表している。従って、エッジは2つのマクロセルに挟まれた領域、すなわち配線チャネルに対応する。このことは、矩形双対グラフを用いて概略配線が可能なことを示唆している。また、シミュレーテッドアニーリングでの配置改善の際、コスト計算において、現行の見積もりネット長の代わりに、概略配線結果のネット長を用いることにより、より正確な配置評価が可能となる。

#### 4.2 再設計への対応

実際の設計において、レイアウトが終わった後で、設計エラー等によって回路が局所的に変更される場合がある。矩形双対グラフを用いれば、回路の大部分のレイアウト情報を保持したまま局所的にレイアウトを変更する、インクリメンタルな再設計が可能となる。つまり、既存レイアウトにセルを挿入/削除することは、矩形双対グラフへのノードの挿入/削除に対応する。そして、この配置を初期配置と見なして、低温シミュレーテッドアニーリングで局所的な配置改善を行なうことにより、最適ではなくても質の高い配置を得ることが容易に可能である。

#### 付録. 定理2の証明

定理2を証明するために次の3つの補題を証明する。第2章と同様に、以下の議論では、矩形双対グラフのトポロジのみに注目し、個々のノードを区別しない。

#### 補題1

矩形双対グラフに含まれる連結なサブグラフのうち、面を1つ、エッジを3本、ノードを3個有するものは、図8に挙げる4つのグラフのいずれかと同型である。□

#### 証明

水平エッジまたは垂直エッジを任意に組み合わせ

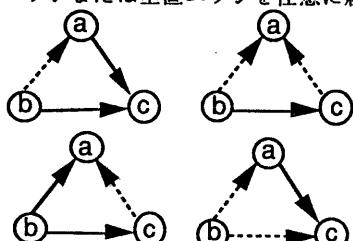


図8 面を1つ持つ矩形双対グラフのサブグラフ

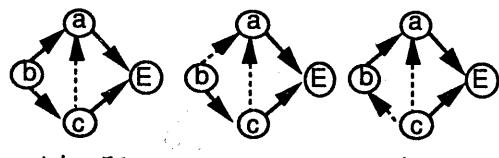
た3本のエッジと、3つのノードとを用いて、面を1つ持つ連結なグラフを作ったとする。もしも、このグラフが図8に含まれていなければ、3つのノードのうち最低限1つは、第1章の矩形双対グラフの定義c)またはd)に矛盾する。□

#### 補題2

任意の矩形双対グラフにおいて、変換1と2の有限回の繰り返しにより、同じノード数で、かつ指定の極の次数が1であるような矩形双対グラフに変換可能である。

#### 証明

極を東極としても一般性を失わない。東極の次数が1ならば問題ない。よって、次数が2以上の場合を考える。このとき、東極に接続するエッジを2本持つquartetを考える。このquartetは、矩形双対グラフの定義d)と補題1より、図9のような3通りのいずれかである。図9のケース1については、変換1を、ケース2とケース3については変換2を施せば、東極の次数は1減少する。これを繰り返せば、東極の次数はついに1になる。□



a) ケース1      b) ケース2      c) ケース3  
図9 東極に接続するエッジを2本持つquartet  
の全種類

#### 補題3

極と隣接するノードは、そのエッジと同じ方向のエッジをこれ以外に持たない: 例えば、東極に接続しているノードの東エッジの本数は1である。q

#### 証明

対象とする極を東極としても一般性を失わない。また、もしもあるノードaが東極以外のノードと接続する東エッジを1本以上持っていると仮定する。仮定および三角化グラフの条件より、東極とノードa双方に隣接し、ノードaの東エッジと接続しているノードbが存在する。東極に接続するエッジは全て水平エッジであるから、3ノードa, b, cが構成する面の全てのエッジが水平エッジとなる。しかし、これは補題1と矛盾する。よって、最初の仮定が誤りである。□

以上の準備を踏まえて、定理2を証明する。

## 定理2の証明

帰納法により定理2を証明する。極を含まないノード数をnとする。n=1のときは自明である。よって、ノード数k-1のとき定理2が成立するときkでも成立することを証明すればよい。

ノード数がkの矩形双対グラフRを任意に選ぶ(図10-a)。これに変換1および2を有限回適用して、東極の次数が1である矩形双対グラフR'に変換する(補題2)(図10-b)。このとき、東エッジに接続しているノードをxとする。ノードxは北極と南極とに接続している。補題3より、ノードxの北エッジと南エッジの本数はともに1である。残りのエッジは、1本の東極に接続している東エッジと、1本以上の西エッジである。

ここで、新しいサブグラフR''を創り出す(図10-c): R'よりエッジ(x,E),(x,N)および(x,S)の3本と東極を取り除き、ノードxを新たな東極とする。R''は、矩形双対グラフであり、そのノード数はk-1である。帰納法の仮定から、変換1と2を有限回適用してR'をlinear placementに変換可能である。このR''を変換して作ったlinear placementの東極をノードxに置き換え、元の東極と取り去っていた3本のエッジを戻す

と、ノード数kのlinear placementが得られる(図10-d)。よって、変換1および2を有限回適用してノードkの矩形双対グラフRをlinear placementに変換可能なことが示された。□

## 参考文献

- [1] W. Swartz and C. Sechen, "New Algorithm for the Placement and Routing of Macro Cells", Proc. IC-CAD-90, 1990, pp. 336-339.
- [2] M. Upton, K. Samii and S. Sugiyama, "Simulated Annealing Placement for Mixed Macro Cell and Standard Cell Layouts", Proc. International Workshop on Layout Synthesis, 1990, session 2.1.
- [3] K. Kozminski and E. Kinnen, "Rectangular Duals of Planar Graphs", Networks, Vol. 15, 1985, pp. 145-157.
- [4] K. Kozminski and E. Kinnen, "Rectangular Dualization and Rectangular Dissections", IEEE Trans. Circuit and Systems, Vol. 35, 1988, No. 11, pp. 1401-1416.
- [5] K. Kozminski, "New Layout Synthesis Benchmarks", Proc. International Workshop on Layout Synthesis, 1990, session 3.1.

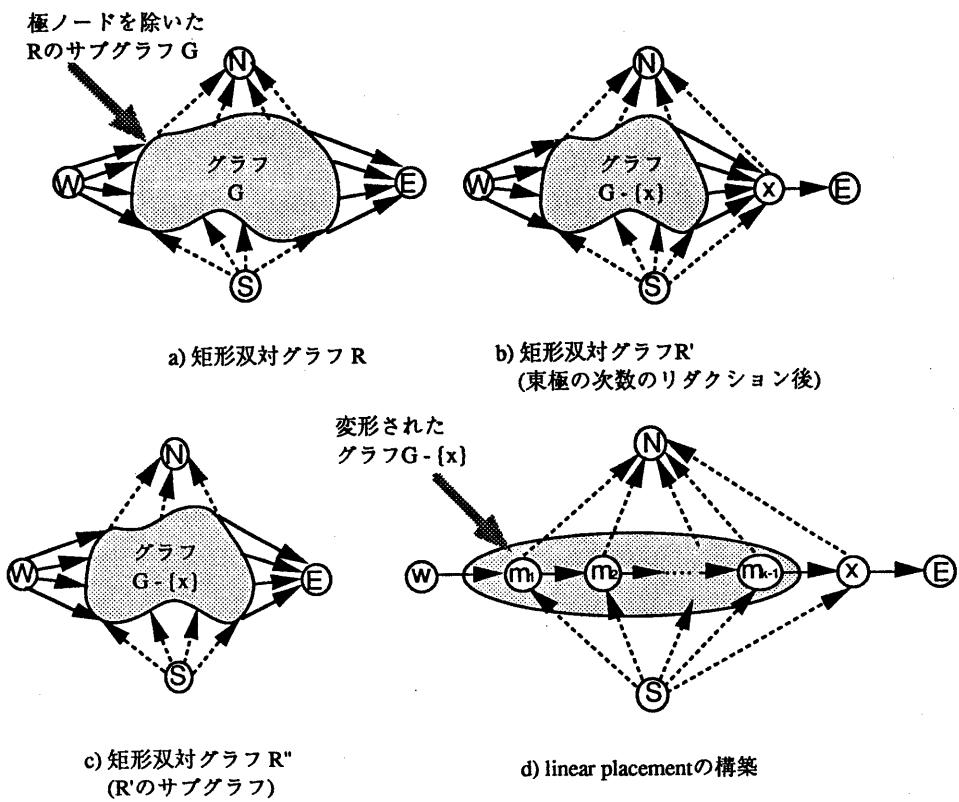


図10 linear placementへの変換