

## 正常時・故障時電源電流波形差による故障検出法

福井 孝司 橋爪 正樹 為貞 建臣

徳島大学工学部電気電子工学科

本稿では正常時電源電流波形と故障時電源電流波形の差による故障検出法として3種類の方法を提案する。そしてその故障検出法を用いてTTLおよびECL組合せ論理回路の故障検出実験を行った結果について述べている。

## Fault Detection by Difference between Supply Current of Unfaulty Logical Circuits

Takashi FUKUI, Masaki HASHIZUME and Takeomi TAMESADA  
Department of Electrical and Electronic Engineering  
Faculty of Engineering, The University of Tokushima  
2-1 Minami-kyousanjima-cho, Tokushima 770, Japan

This paper presents 3 kinds of fault detection methods based on supply current. In these methods, a fault can be detected by the difference between the supply current of the unfaulty circuit. The effectiveness is evaluated by some experiments for TTL and ECL combinational circuits.

## 1. まえがき

論理回路の高信頼化を実現するため、さまざまな故障検出法が提案されてきた<sup>(1,2)</sup>。従来からよく行われてきた故障検出法は回路の論理値測定による方法である。その故障検出法の有用性は明らかにされているが、さらに高信頼化を実現するために、電源電流測定による故障検出法が提案されている<sup>(3,4,5)</sup>。CMOS論理回路は正常時に静的電源電流がほとんど流れない回路構成であり、回路内に故障が発生すると電源電流が流れる。そのCMOS論理回路の性質を利用したI<sub>DDQ</sub>テスト法が提案され、論理故障として現れない故障まで検出できることが明らかにされている<sup>(6)</sup>。

しかしCMOS論理回路以外の論理回路では電源電流が流れ、また回路動作時に変動する。そのためCMOS以外の論理回路にはI<sub>DDQ</sub>テストで用いられる故障検出法が適用できない。そこで、我々は過去に電源電流が回路動作時に流れる論理回路の電源電流測定による故障検出法を提案した<sup>(7)</sup>。その方法は電源電流波形を自己回帰モデルでモデル化した時に得られる線形予測係数とその予測誤差の分散、および電源電流波形の最大値、最小値、平均値を特徴パラメータとしたパターン認識手法を用いた方法である。その方法は、正常回路の電源電流波形を検査装置内に記憶しておき、測定した被検査回路の電源電流波形との差で故障検出する方法より、少ないメモリ量でますますことができる。また自己回帰モデルでモデル化することで、周波数領域の特徴量により故障検出するため、電源電流測定期に混入するノイズの影響や周囲温度や使用する電源などの測定環境による電源電流変動の影響を軽減することができる。しかしその一方で、自己回帰モデルを導出するため多くの計算量が必要となる上に、故障の影響がどの程度電源電流に現れれば特徴パラメータに影響が現れるか調べる必要があるため故障検出能力評価が困難である。

ところが電源電流による故障検出のための検査入力を導出してみると、検査入力数を大幅に減少できることができた<sup>(8)</sup>。それにより、正常回路の電源電流波形を記憶しても外部入力信号線数に対し必ずしも指數関数的にメモリ量が増大するとは限らず、実用的に実現可能なメモリ量でますことが可能と考えられる。そこで我々は、正常時の電源電流波形を検査装置内に記憶しておき、故障検出時に被検査回路の電源電流との差を求めて、故障検出を行う方法を検討してみた。

本稿では正常時電源電流波形と故障時電源電流波形の差による故障検出法として3種類の方法を提案する。そしてその故障検出法による故障検出実験を行った結果について述べる。なお、順序回路の故障検出問題は組合せ論理回路の故障検出問題に帰着可能であるため、本稿では組合せ論理回路の故障検出問題について議論する。

第2章では正常時電源電流波形差による故障検出法を提案し、第3章で故障検出実験結果を示す。

## 2. 正常時・故障時電源電流波形差による故障検出法

### 2.1 正常時・故障時電源電流波形による故障検出原理

CMOS論理ゲートと異なり、TTL, ECL, BiCMOS論理ゲートでは電源電流が流れ、回路動作時に変化する。たとえば図1の回路をTTL-LSタイプの基本論理ゲートを用いて構成した回路の電源電流波形を図2に示す。図2に示すように電源電流波形は時間的に変化する。その電源電流変動をできるだけなくするようにバイパスコンデンサを挿入するなどの対策が試みられるが、完全にはその変動をなくすことができない。電源電流測定による故障検出法ではこの電源電流変動を故障検出に利用する。

N個の論理ゲートから構成される論理回路に流れる電源電流は式(1)に示すように各論理ゲートに流れる電源電流I<sub>i</sub>(t)

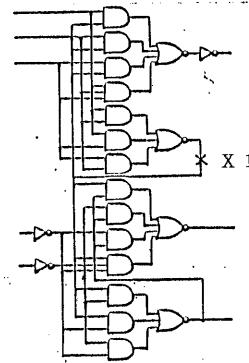


図1 被検査回路（2ビット全加算器7482）

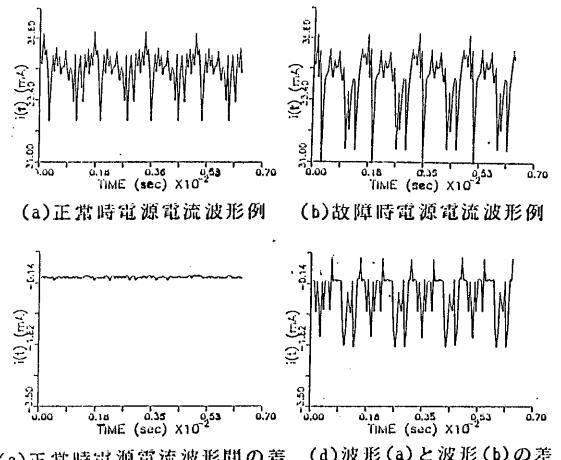


図2 正常時・故障時電源電流波形例

の和で定義できる。

$$I(t) = \sum_{i=1}^N I_i(t) \quad (1)$$

電源電流波形をサンプリング周期 $T_s$ でサンプルしたものを $\{I_j\}$  ( $j=1, \dots, N_s$ ) とすると、 $I_j$  は式(2)で定義できる。

$$I_j = \sum_{i=1}^N I_i(j) \quad (2)$$

論理回路に流れる電源電流の過渡特性は測定が困難である。また論理ゲートは同じでも配線長が異なると過渡特性が異なるため、故障検出に利用することは困難である。そこで本稿では電源電流の静的な特性を故障検出に利用する。

TTLおよびECL論理ゲートの静的な電源電流値は出力論理値により定まる<sup>(7,8)</sup>。そのため、論理回路に流れる電源電流は式(3)で表すことができる。

$$I_i(j) = \begin{cases} I_{i0} & i \text{番目の論理ゲートの出力が } 0 \text{ の時} \\ I_{i1} & i \text{番目の論理ゲートの出力が } 1 \text{ の時} \end{cases} \quad (3)$$

故障が論理回路内に発生し、その影響で論理ゲートの出力論理値が正常時と異なった出力を生じたり、故障箇所に電流が流れた場合、正常時と異なった電源電流値が現れる。例えば図2(b)は図1の信号線 $x_1$ が断線した時の電源電流波形である。図2(a)の正常時電源電流波形と図2(b)を比較すると明らかなように、故障発生により異なった電源電流波形が発生することがわかる。この電源電流波形の違いにより故障検出する方法が電源電流による故障検出法である。

電源電流測定時にはノイズが混入したり、測定環境により電源電流値が変化したりする。例えば図2(c)は図1の正常回路の電源電流波形である図2(a)と、別の正常時電源電流波形との差を求めた結果である。図2(c)に示すように同一回路でありながら、ノイズなどにより電源電流波形に差が現れることがある。

電源電流による故障検出するには電源電流測定時に混入するノイズや測定環境による電源電流値の変動が故障検出能力に影響を及ぼさないよう、信号処理を行う必要がある。その影響を軽減するため、文献7では周波数領域の特徴パラメータをパターン認識手法を用いて比較する方法を提案した。しかしその方法は平均値除去、自己共分散および線形予測係数を導出しなければならず、多くの計算量を必要とする。そこで本稿では正常時電源電流波形との差を求め、その差の波形の時間領域の特徴パラメータによる故障検出法を議論する。

図2(d)は図2(a)の波形と図2(b)の波形の差を求めた結果である。図2の(d)と(c)を比較すると明らかに正常時電源電流波形間の差より、故障発生時と正常時の電源電流波形差の方が、波形に著しい変化が現れる。本稿で検討する故障検出法ではこの正常時電源電流波形との差の波形の、時間

領域の特徴パラメータにより故障検出を行う。

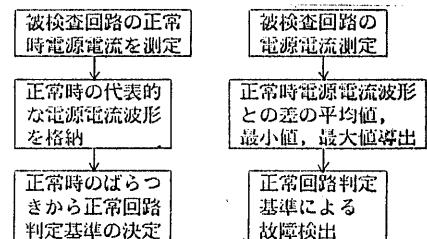
## 2.2 電源電流差による故障検出法

図2より、正常回路の電源電流波形のばらつきよりも、故障回路の電源電流波形と正常回路の電源電流波形との差の波形の方が最大値、最小値、平均値が大きく異なることがわかる。そのため、正常時電源電流波形との差の波形による故障検出が期待できる。そこで、本節では単純に正常時電源電流との差を求める、その差の最大値、最小値、平均値により故障検出を行う方法を提案する。

図3に正常時・故障時電源電流差による故障検出法の故障検出過程を示す。まず故障検出前に、正常回路の電源電流波形 $\{I_j\}$  ( $j=1, \dots, N_s$ )を測定し、「正常時電源電流波形」として検査装置内に記憶する。被検査回路内に故障が存在しなくても電源電流特性のばらつきやノイズにより正常回路の電源電流波形が異なる可能性がある。そこで、正常回路の電源電流波形を複数個測定する。測定した各正常時電源電流波形と検査装置内に格納した正常時電源電流波形との差の波形を導出し、その波形の平均値、最小値、最大値を導出する。そして測定した正常時電源電流波形からそれらの値のばらつきの範囲を求めて「正常回路判定基準」とし、検査装置内に記憶しておく。

故障検出時には被検査回路の電源電流波形 $\{I'_j\}$  ( $j=1, \dots, N_s$ )を実測し、検査装置内に記憶しておいた正常時電源電流波形 $\{I_j\}$ と式(4)に示す差 $\Delta I_j$ を導出する。そしてその差の波形の平均値、最小値、最大値を導出し、正常時電源電流波形のばらつきの範囲内であれば正常回路と、それ以外なら故障回路と判定する。

$$\Delta I_j = I'_j - I_j \quad (4)$$



(a)正常回路判定基準導出過程 (b)故障検出過程

図3 正常時・故障時電源電流波形差による故障検出過程

## 2.3 平均波形差による故障検出法

2.2の故障検出法は測定時にランダムノイズが混入するとその影響を軽減することができない。例えば図4(a)に示す電源電流測定時に図4(b)のランダムノイズが混入すると、図4

(c)の電源電流波形となる。正常時電源電流波形差を求めるとき、図4 (b)の波形が得られるため、正常時電源電流波形との差の平均値、最大値、最小値にノイズの影響が現れる。

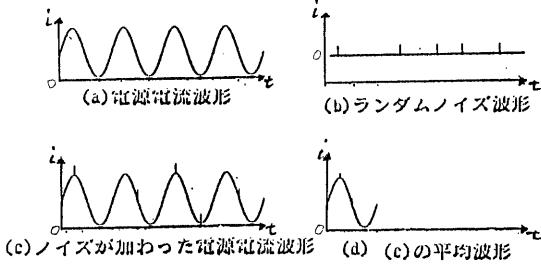


図4 ランダムノイズ発生時の電源電流波形差

電源電流測定時にサンプル点の1点にだけノイズ $I_N$ が混入したとすると、平均値には $1/N$ 倍の影響しか現れないが、最大値はそのノイズの影響をそのまま受ける。そのため、正常回路の電源電流波形にランダムノイズが混入し $I_N$ が大きくなると故障回路でありながら正常回路と判定されることが生じる。また故障検出時に $I_N$ が混入すると、正常回路でありながら、故障回路と判定されることになる。そのため、測定時に混入するノイズの影響を軽減できる故障検出法が必要となる。

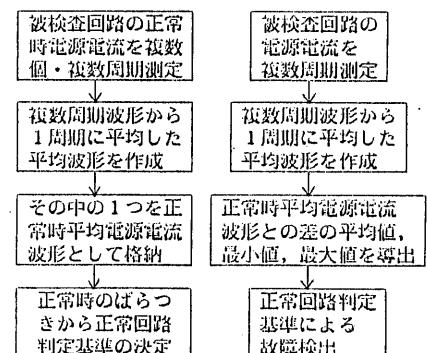
そこで、電源電流波形実測時に検査入力を繰り返し被検査回路に印加し、電源電流を $N_T$ 周期分測定し、測定した $N_T$ 周期波形から1周期分の平均波形( $\bar{I}_j$ ) (但し $j=1, \dots, N_1$ )を式(5)で導出する。

$$\bar{I}_j = \frac{1}{N_1} \sum_{k=1}^{N_1} \{ I_{j+(k-1) \cdot N_1} \} / N_T \quad (5)$$

ランダムノイズは各周期の $j$ 番目のサンプル値に複数回混入する確率は非常に少ないので、図4 (d)に示すように平均波形を故障検出に利用することでランダムノイズの影響が $1/N_T$ 倍に軽減されると考えられる。

図5に平均波形差法による故障検出過程を示す。まず故障検出前に、正常回路の電源電流波形を $N_T$ 周期測定し、式(5)により「正常時平均電源電流波形」を導出し、検査装置内に記憶する。そして、図3と同様に正常回路の電源電流波形を複数個測定する。測定した各正常時電源電流波形の平均波形と検査装置内に格納した正常時平均電源電流波形との差の波形( $\Delta \bar{I}_j$ )を導出し、その波形の平均値、最小値、最大値を導出する。そして測定した正常時電源電流波形の( $\Delta \bar{I}_j$ )からそれらの値のばらつきの範囲を求め、「正常回路判定基準」とし検査装置内に記憶しておく。

故障検出時には被検査回路の電源電流波形を $N_T$ 周期分実測し、式(5)により平均波形を導出する。その後、得られた平均



(a)正常回路判定基準導出過程 (b)故障検出過程

図5 平均電源電流波形差による故障検出過程

波形と検査装置内に記憶しておいた正常時平均電源電流波形との差( $\Delta \bar{I}_j$ )を導出し、その平均値、最小値、最大値を求める。それらが正常回路判定基準を満たすか否かを調べる。もし満たしていれば正常回路と判定し、それ以外なら故障回路と判定する。

#### 2.4 平均値除去平均波形差による故障検出法

2.3の平均電源電流波形差による故障検出法では測定時に混入するランダムノイズの影響は軽減できる。しかし、周囲温度等の測定環境の変化により発生し、電源電流の直流成分として現れるオフセット電流の影響を軽減することができない。たとえば、図6 (a)に示す波形に図6 (b)に示すオフセット電流が加わった場合、図6 (c)の波形が現れる。この波形の平均波形(図6 (e))と図6 (a)の平均波形(図6 (d))との差を求めた場合、図6 (b)の波形の平均値(図6 (f))が得られる。それが、正常回路判定基準を満たさなければ、正常回路でありながら故障回路と判定されてしまう。逆に故障回路でありながら、

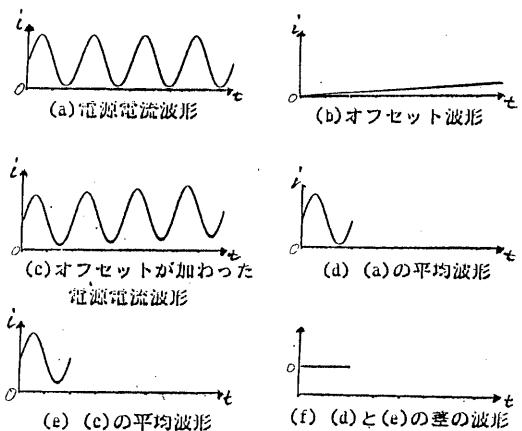


図6 平均値除去平均波形差法の電源電流波形例

正常回路と判定される場合も生じる可能性がある。確かに、非常に高信頼化が必要とされるシステムでは動作環境が一定となるように制御されているため、オフセット電流の影響を考慮する必要がないと考えられるが、故障検出法としてオフセットの影響を軽減できれば検査可能回路数が増加する。そこで、本節では平均値除去平均波形差による故障検出法を提案する。

図7に平均値除去平均波形差による故障検出過程を示す。まず故障検出前に、正常回路の電源電流波形をN<sub>T</sub>周期測定する。そして、各周期ごとの電源電流平均値を導出し、その平均値を各周期の電源電流波形から除去した後、各周期波形の平均波形である「平均値除去正常時平均電源電流波形」を導出し検査装置内に記憶する。そして、図5と同様に正常回路の電源電流波形を複数個測定する。測定した各正常時電源電流波形の平均波形と検査装置内に格納した正常時の平均値除去平均電源電流波形との差を求め、正常回路の電源電流特性のばらつきを求める、「正常回路判定基準」とし、検査装置内に記憶しておく。

故障検出時には被検査回路の電源電流波形を実測し、検査装置内に記憶しておいた正常回路の平均値除去平均電源電流波形との差を導出する。それが正常回路判定基準を満たすか否かを判定し、故障検出を行う。

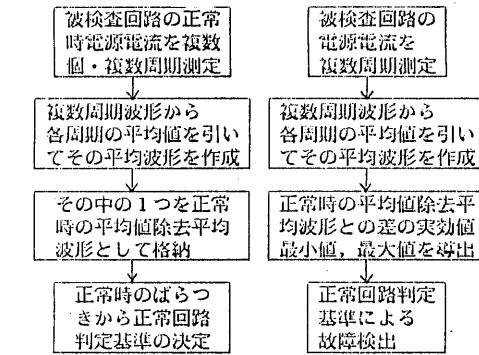


図7 平均値除去平均波形差による故障検出過程

しかし、図8(a)に示すように、平均値除去故障時平均電源電流波形が正常時の波形と位相だけ異なる場合、波形差は図8(b)のようになり、正常回路判定基準を満たしてしまう。2.3で述べた方法のように、差の波形の平均値を故障検出に利用しようにも図7の故障検出法では平均値除去波形間の差を求めるため、差の波形の平均値は常に0となり、平均値を故障検出に利用できない。そこで式(6)の正常波形との差の絶対値I<sub>RMS</sub>を導出し、その値の正常回路判定基準を設ける。

$$\bar{I}_{RMS} = \sum_{j=1}^{N_1} |I_j - I_j'| / N_1 \quad (6)$$

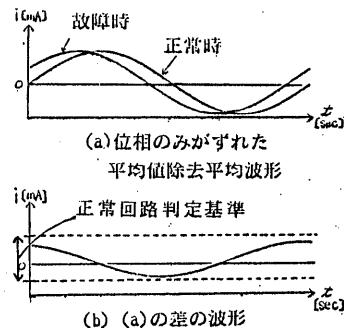


図8 平均値除去平均波形差による故障検出不可能な波形例

### 3. 故障検出実験による評価

#### 3.1 故障検出実験

本実験では被検査回路として、ECLおよびTTL-LSタイプの基本論理ゲートで構成した図1に示す2ビット全加算器(7482)と図9に示すデマルチプレクサ(74155)、データセレクタ(74157)を使用した。被検査回路に印加する検査入力として本実験では、被検査回路の入力として考えられる全ての入力をランダムに並べたものを使用した。また回路内には、信号線の断線故障、信号線と電源線(Vcc線とGND線)との短絡故障の各单一故障を挿入し、その電源電流を測定した。

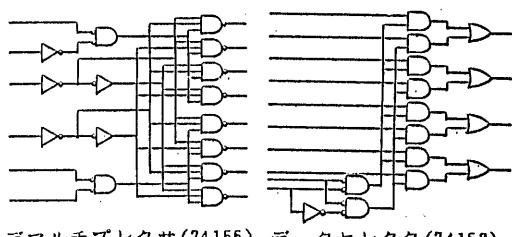


図9 被検査回路

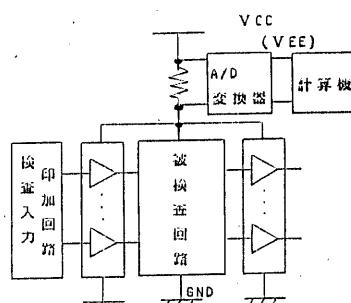


図10 電源電流測定回路

論理回路の電源電流波形は図10に示すシステムで測定した。被検査回路の電源電流と、被検査回路の外部入出力信号線に挿入したバッファゲートの電源電流を加えた電流を  $5\Omega$  の抵抗を用いて抵抗電位差法で測定し、A/D 変換を行って検査装置内に格納した。

ECL 論理ゲートには図11に示すように2種類の電源端子が用意されている。図11内の  $I_{EE1}$  と  $I_{EE2}$  は互いに相殺する<sup>(8)</sup>ため、本実験では  $I_{EE1}$ のみを測定した。また電源はシリーズレギュレータを使用した。

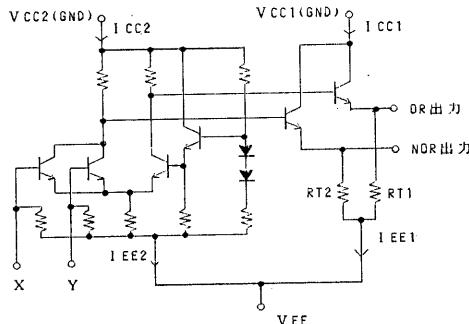


図11 ECL OR/NOR論理ゲートの内部構成図

表1 電源電流測定条件

回路名	検査入力印加周波数(kHz)	サンプリング周波数(kHz)	サンプリング点数	ランダム系列
7482	20	20	128	0~31
			256	0~63
			4096	0~1023

表1に本実験での測定パラメータを示す。表1における検査入力印加周波数は検査入力発生回路から被検査回路に入力する入力系列の周波数で、 $50\mu\text{sec}$ ごとに被検査回路に印加した。サンプリング周波数はA/D変換器で電源電流をサンプリングする周波数で $50\mu\text{sec}$ ごとにサンプリングを行った。本実験では、A/D変換器に検査入力印加周波数と同一の周波数のクロックを外部から与えたので、1検査入力に対して電源電流波形を1点サンプリングし、4周期分を測定した。

表2に正常時・故障時電源電流差による故障検出実験結果を示す。表1に示す測定条件で正常回路の電源電流を測定し、正常時電源電流波形のばらつきを求め、正常回路判定基準として表2(a)を決定した。表2(b)に示すように正常時・故障時電源電流波形差による故障検出法で、挿入したすべての故障を検出することができた。

2.3で述べた平均波形差による故障検出実験で使用した正常回路判定基準を表3に示す。表3の判定基準を用いて故障検出実験を行った結果、挿入したすべての故障を検出することができた。

さらに平均値除去平均波形差による故障検出法により、表4の正常回路判定基準を用いて故障検出実験を行った結果、挿入したすべての故障を検出することができた。

表2 正常時・故障時電源電流差による故障検出

(a) 正常回路判定基準

使用ゲート	回路名	平均値 [mA]	最小値 [mA]	最大値 [mA]
TTL-LS	7482	-0.15~0.15	-0.15~0.15	-0.15~0.15
	74155	-0.15~0.15	-0.15~0.15	-0.15~0.15
	74157	-0.3~0.3	-0.3~0.3	-0.3~0.3
ECL	7482	-0.2~0.2	-0.2~0.2	-0.2~0.2
	74155	-0.3~0.3	-0.3~0.3	-0.3~0.3
	74157	-0.3~0.3	-0.3~0.3	-0.3~0.3

表3 平均波形差による故障検出のための

正常回路判定基準

使用ゲート	回路名	平均値 [mA]	最小値 [mA]	最大値 [mA]
TTL-LS	7482	-0.015~0.019	-0.1~0.1	-0.1~0.1
	74155	-0.017~0.001	-0.1~0.1	-0.1~0.1
	74157	-0.025~0.040	-0.2~0.2	-0.2~0.2
ECL	7482	-0.066~0.064	-0.3~0.3	-0.3~0.3
	74155	-0.038~0.063	-0.3~0.3	-0.3~0.3
	74157	-0.039~0.049	-0.45~0.45	-0.45~0.45

(b) 故障検出実験結果

使用ゲート	回路名	挿入故障数	検出故障数	故障検出率(%)
TTL-LS	7482	199	199	100
	74155	147	147	100
	74157	111	111	100
ECL	7482	133	133	100
	74155	151	151	100
	74157	112	112	100

表4 平均値除去平均波形差による  
故障検出のための正常回路判定基準

使用ゲート	回路名	$I_{avg}$ [mA]	最小値 [mA]	最大値 [mA]
TTL-LS	7482	0~0.012	-0.1~0.1	-0.1~0.1
	74155	0~0.014	-0.1~0.1	-0.1~0.1
	74157	0~0.014	-0.2~0.2	-0.2~0.2
ECL	7482	0~0.017	-0.2~0.2	-0.2~0.2
	74155	0~0.015	-0.2~0.2	-0.2~0.2
	74157	0~0.023	-0.2~0.2	-0.2~0.2

### 3.2 考察

測定した電源電流波形の各周期波形と、式(5)で求めた平均波形との差を求める、その差が含まれる範囲を調べた結果を表5に示す。また表6に、各周期の電源電流波形の平均値が波形全体の平均値からどの程度ばらつくかを調べた結果を示す。表5および表6は、A/D変換器による電源電流測定分解能 $Idiv$ を用いて特性のばらつきを調べた結果である。なお表5および表6ではA/D変換分解能に対応する電源電流値 $Idiv$ を $0.05\text{mA}$ としている。

表5 各周期の電源電流波形と平均波形との差  
( )内は正常時電源電流波形数

使用 ゲート	回路名	各周期波形と平均波形差のばらつきに対する波形数					
		0 (div)	-1~1 (div)	-1~2 (div)	-2~1 (div)	-2~2 (div)	その他 (div)
TTL-LS	7482	0	208(10)	0	1	0	0
	74155	0	145(4)	1	7	1	1
	74157	0	31(6)	27(3)	34(2)	30	0
ECL	7482	1	96(14)	1	30(6)	7	13(1)
	74155	0	43(5)	1	41(6)	20	68(11)
	74157	0	2(2)	0	4(1)	6	117(14)

表6 各周期の電源電流波形の平均値のばらつき  
( )内は正常時電源電流波形数

使用 ゲート	回路名	各周期波形の平均値の 差に対する波形数		
		0(div)	1(div)	2(div)
TTL-LS	7482	1	208(10)	0
	74155	0	153(8)	2
	74157	0	122(11)	0
ECL	7482	2(1)	152(20)	0
	74155	0	173(22)	0
	74157	1	127(17)	1

表5では正常回路の電源電流波形に差が現れている。特に各周期波形と平均波形の差は検査入力数が多い74157が他の回路に比べばらつきが多い。それは波形測定時間が長く、その間にノイズが混入する可能性が高いためである。

また表6では平均値のばらつきが小さい。そのため図4に示すような各周期波形毎に異なったオフセット電流が流れていなことがわかる。さらに表5では電源電流値にばらつきが存在しているにも関わらず平均値が変化していない。もし平均値が変化しているのならばオフセットと考えられるが、変化していないので測定した電源電流波形にノイズが混入していることがわかる。

表2では挿入したすべての故障が検出できていることから、ノイズの影響は正常回路の電源電流波形と故障回路の電源電流波形間の差に比べ小さいことがわかる。そのため正常回路との電源電流波形差による故障検出法は有力な故障検出法であることがわかる。しかし、表5および表6からノイズが測定データに混入することが予想される。そのためどのような回路に対しても正常回路との電源電流波形差の方がノイズに比べ大きいとは断定できない。平均電源電流波形による故障検出法の方が電源電流差による故障検出法より誤った故障検出結果を出しにくいので、故障検出能力が高いと考えられる。

また本実験で測定した電源電流波形は、表6よりわかるようにオフセット電流が現れていないことから、平均値除去平均波形による故障検出法で、平均値を除去しない平均波形による故障検出法と同じ結果が得られたと考えられる。

本稿で提案した3種類の方法を比較すると次のようになる。

電源電流差による故障検出法は最も故障検出に要する計算量が少ないので、高速に検査することが可能である。しかし、測定時に混入するノイズの影響をもろに受けるので、測定環境がよい場合に利用できる。平均波形差による故障検出法は平均波形を求めるための計算量が増加するが、ノイズの影響が軽減されるので、故障検出能力が電源電流波形差による故障検出法に比べ高い。さらに平均値除去平均波形差による故障検出法はノイズだけでなくオフセットが除去できるので、より強力な故障検出法である。しかし、平均値は波形自身の変化によっても変化する。その平均値の変化はオフセット電流と区別できないため、波形自身の変化による平均値変化は平均値除去により取り除かれててしまう。その結果、逆に故障検出能力が低下する可能性がある。どの程度低下するかは今後の検討すべき課題である。

本稿で提案した3種類の故障検出法は文献7の従来の故障検出法に比べ、次の特徴を持つ。

(1) 従来の方法では故障検出時に測定波形から自己共分散と自己回帰モデルの導出およびパターン認識が必要である。それに対し本手法では故障検出時に必要な計算量を大幅に軽減でき、高速に検査することができる。

(2) 従来の方法では故障検出に先だって故障時電源電流波形の標準パターンを用意する必要がある。そのため、被検査回路に故障を挿入した時の電源電流波形を求める必要があり、標準パターン作成労力が大きい。それに比べ本手法では正常時電源電流波形のみを測定し、正常回路判定基準を設ければよく、故障検出前に必要な労力を大幅に軽減できる。

その一方で、正常時電源電流波形を記憶する必要があり、多くのメモリ量が必要となるし、本手法は波形自身の変化に関する情報を故障検出に利用していない、という欠点がある。文献7の方法では波形自身の変化を自己回帰モデルで表現しているため、故障検出能力が文献7の方法に比べ低下すると考えられる。しかし、正常時電源電流波形差による故障検出法の故障検出能力は文献9より高いので、実用的にはそれほど大きな問題とならないと考えられる。

#### 4. むすび

本稿では論理回路の正常時と故障時の電源電流波形差による3種類の故障検出法を提案した。また評価実験により故障検出が可能かどうか調べた。その結果、挿入した故障はすべて検出することができた。本稿では本故障検出法の故障検出能力はまだ十分検証されていない。今後は本手法による故障検出能力評価を行う予定である。

〔謝辞〕 本研究を進めるにあたり、京都大学工学部矢島脩三教授には貴重な助言を頂きました。ここに深謝します。また

積極的に御討論頂いた本学大学院生月本 功氏に感謝します。

[参考文献]

- (1)Breuer, M. A and Friedman, A. D.: "Diagnosis & Reliable Design of Digital Systems", Pitman(1977).
- (2)樹下行三："テストと信頼性", オーム社(昭57).
- (3)Charles, F. H. and Jerry, M. S.: "Electrical Characteristics and Testing Considerations for Gate Oxide Shorts in CMOS ICs", Proc. of ITC-85, pp. 544-555(1985).
- (4)Charles, F. H. and Jerry, M. S.: "Reliability and Electrical Properties of Gate Oxide Shores in CMOS ICs", Proc. of ITC-86, pp. 443-451(1986).
- (5)Nigh P. and Maly W.: "A self-Testing ALU Using Built-In Current Sensing", Proc. of CICC-89, pp. 22.1.1-22.1.4. (1989).
- (6)Nigh p. and Maly W.: "Test Generation for Current Testing", Proc. of ETC-89(1989).
- (7)橋爪他: "TTL組合せ論理回路の電源電流による故障検出法", 信学論誌D-II(1990年7月).
- (8)橋爪他: "ECL組合せ論理回路の静的電源電流による故障検出法", 1990年電子情報通信学会秋季全大, C-511(1990).
- (9)月本他: "TTL組合せ論理回路の電源電流による故障検出のための検査入力生成法", 電子情報通信学会FTS研資料(1991).