

アナログモジュールを対象とした力学的配置手法への 1次目的関数の導入と実験的評価

朝倉浩治 廣井敦之 Imbaby I.Mahmoud 栗島亨 大附辰夫

早稲田大学理工学部

我々は現在、アナログ回路を対象としたレイアウト設計システムの開発を行っている。本システムは素子生成、配置、配線、コンパクションの4工程でレイアウト設計を行う。このうち配置処理は、素子間ネットに加えて近接、離反制約を導入した仮想ネットや電源ネットの総ネット長を最小化する問題として定式化されている。本稿では、ネット長を配置素子間距離の1次式で評価する場合と2次式で評価する場合の配置問題の解の違いについて検討し、MCNCベンチマーク回路を例題とした計算機実験によって定式化方法差異が結果に及ぼす影響を評価した。

Introduction of Linear Objective Function to ForceDirected Method for Analog Module and its Experimental Estimation

Koji ASAKURA, Atsushi HIROI, Imbaby I.Mahmoud,
Toru AWASHIMA and Tatsuo OHTSUKI

School of Science and Engineering, Waseda University
3-4-1 Okubo, Shinjyuku-ku, Tokyo 169, Japan

Abstract

We have developed layout design system for analog modules. The system consists of four processes such as element generation, placement, routing and compaction. Here the objective function for placement is to minimize estimated total connection length considering analog oriented constraints such as attractive/repulsive constraints defined for pairs of elements. In this paper, we will discuss a comparison between linear objective function and quadratic objective function through both case study and experiments for a MCNC benchmark circuit.

1. はじめに

アナログ回路は信号波形そのものを扱うため電氣的制約が非常に厳しい。このためデジタル回路と比較して設計の自動化が遅れており、依然として熟練した設計者の人手による設計が主流となっている。しかし、A-Dコンバータなどアナログ混載LSIの普及によって、複雑で高機能なアナログ回路を短期間で設計しなくてはならなくなってきた。その要求に答えるためには、アナログ回路設計の分野でもデジタル同様CADによる設計支援が必要であると言える。

これまでに、我々はCMOSテクノロジーを対象としたアナログレイアウトシステムを開発してきた[3]。本システムはデジタル回路のレイアウト設計手法を基本とし、これにアナログ回路特有の制約を導入することで拡張を図ったものである。アナログ回路特有の制約は元来物理的要因によるものであるが、これらの制約をレイアウト上の幾何学的制約として定量化した。以上のような方針のもと、本システムは、レイアウト設計を素子生成、配置、配線、コンパクションの4工程によって行うものである。

本稿では上記工程の中でも配置処理で用いている力学的配置手法について述べる。配置処理は、レイアウト設計の初期段階で行なわれるので、その結果は特に重要である。配置問題は実際のブロック間ネットに加えアナログ特有の制約による仮想ネットを考慮した総ネット長最小化を目的関数として定式化されるが、この定式化の方法が配置結果に及ぼす影響は大きい。そこで、本稿ではネット長を配置素子位置の1次式で評価した場合と2次式で評価した場合の結果の差異について検討する。

まず2節では、配置において扱うモデルについて説明を行い、また配置処理において考慮しなければならない制約について述べる。続いて3節では文献[2,3]で用いている配置手法について述べる。4節では文献[4]を基に配置手法の目的関数の評価方法の違いによる影響について簡単な例を示し、5節ではそれを基にネット長を1次式で評価する方法を我々の配置手法に導入する。6節では、1次と2次の配線長の表現による配置アルゴリズムを実際に計算機上に実装した結果を示し比較、及びその評価を行う。

2. 配置モデルと制約

配置処理においては、各素子をその外包矩形(以下ブロックと呼ぶ)により管理している。このブロックは素子の定義名、向きの情報をもっており、端子位置は全てブ

ロックの中心で代表させている。配置領域は矩形であらかじめ設計者により与えられ、その上辺部、下辺部にはそれぞれVdd、Vssに相当する電源配線の主幹部分がおかれているものとする。(図1参照)これはアナログ混載LSIにおける、アナログモジュールを想定したモデルである。

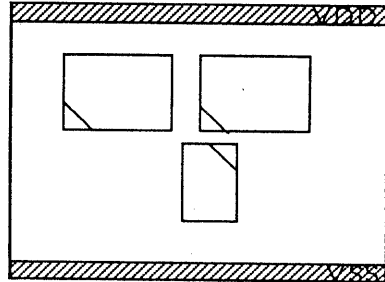


図1. レイアウトモデル

先にも述べたようにアナログ回路のレイアウト設計では、厳しい電氣的制約を満たさなければならない。しかし、レイアウト設計においては、電氣的な制約を直接扱うことは困難であるのでこれらの制約をレイアウト上の幾何学的な制約として定量化し扱うことにする。このようにして定義された幾何学的制約を以下では単にレイアウト制約と呼ぶことにする。特に配置処理において考慮するレイアウト制約を挙げると、

- ・近接配置制約
- ・方向一致配置制約
- ・密着配置制約
- ・離反配置制約
- ・対称配置制約
- ・外辺配置制約

がある。

近接、密着、対称、方向一致の各制約はペアとなる素子の相対精度を高めるための制約である。近接配置制約は、近接の要求度と共に指定される。対称配置制約のある素子対はy方向の軸に対して対称の位置におかれる。離反配置制約は近接配置制約の逆で、素子間の干渉を避けるため離反の要求度と共に指定される。外辺配置制約は当該要素を配置領域の境界上に配置したい場合に指定される。モジュールの入出力端子などがこれに当たる。

これらのレイアウト制約は設計者によって適切に指定されるものと仮定している。全てのレイアウト制約を満足するレイアウトを生成すれば、結果として回路特性に対する要求も満足されることになる。

3. 力学的配置手法

文献 [2,3] で用いられていた配置アルゴリズムは、文献 [1] で提案された力学的配置手法に先に述べたレイアウト制約を導入したものである。力学的配置手法(以下FD法と呼ぶ)はブロック間の結線数に応じた引力と斥力をはたらかせ、系全体の平衡状態を求めることによって配置結果を求めようというものである。従って、アナログ素子配置における近接、離反制約は対応するブロック間の引力、斥力として定義することでごく自然に扱うことができる。本節ではまず、我々のシステムで用いていたFD法について述べる。

ここで、配置問題を以下のように定義する。

最小化 E : 配置の評価値
 制約条件 ブロック間に重なりがない。またブロックは配置領域内に存在し指定されたレイアウト制約を満足している。

一般に配置問題では上記の配置の評価値として総配線長を用いることが多い。我々が用いる手法ではこれに各種レイアウト制約に対する考慮を加えて配置の評価を行う。

FD法ではこの問題を、前処理、初期配置、重なり除去、後処理の4つのPhaseで解いている。

Phase 1 : 前処理

密着配置制約のあるブロックは、この段階であらかじめ密着させて相対位置を固定しこれ全体を1つのブロックに置き換え、後のステップではこのグルーピング後のブロックを対象に処理を行う。また各ブロックに対して配線領域を見積もり、その分少し大きめにブロックの寸法を拡大しておく。

Phase 2 : 初期配置

ブロック間の引力のみを考慮して初期配置を求める。

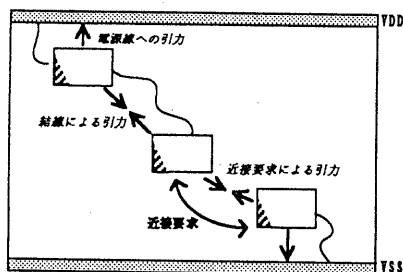


図2 初期配置における引力の種類

引力としては次に挙げるものを考慮している。

- ・ブロック間のネット数に応じた引力
- ・近接配置制約に応じた引力
- ・電源の主幹部分からの引力

初期配置では、これらの引力の平衡位置を解として求める。

アナログモジュールを対象とした本手法では前述の3つの引力を考慮するのであるが、まずブロック間にネット(電源ネットも含む)がある場合にはその本数に応じて引力を働かせる。さらにそのブロックに近接配置制約の要求のある場合、相手のブロックとの間のネット数をその要求度に応じて仮想的に増加させる。また、離反配置制約のあるブロック間に実際のネットによる引力が存在する場合は、その大きさを要求度に応じてブロック間のネット数を減じておく。こうすることにより初期配置で離反要求のあるブロック同士が接近し過ぎないように考慮している。つまり、我々のFD法では実際のネットに加えて仮想ネットを扱うことでブロック間の引力を調節しレイアウト制約の考慮を行っている。

力学的モデルにおいて平衡位置を求めるには厳密には連立微分方程式(運動方程式)を解かなければならない。しかし、ここでは配置問題を力学系にモデル化しているために厳密な解を必要としない。そこで、平衡位置を仮想ネットも含めた全てのネットの2乗和最小化から導かれる線形連立方程式を解くことで求める。

ブロック数を n 個とした場合の全ネットの2乗和は仮想ネットを含めたブロック i ブロック j 間のネット数を C_{ij} とすると以下の式で表される。

$$E = \frac{1}{2} \sum_{i=1}^n \sum_{j=1}^n C_{ij} |\vec{r}_j - \vec{r}_i|^2 \quad (1)$$

但し \vec{r}_i : ブロック i の位置ベクトル

これを最小化する \vec{r}_i は偏導関数

$$F_i = \sum_{j=1}^n C_{ij} (\vec{r}_j - \vec{r}_i) \quad (2)$$

を0として得られる方程式の解となる。これは力学系としてみた場合にはエネルギーを最小とする問題と等価である。さらに(2)式に電源へのネットによる引力を加え C_{ij} を各成分に分けた式は、ブロック i とブロック j 間の実際のネット数、近接要求度、離反要求度をそれぞれ W_{ij} , P_{ij} , Q_{ij} とすると y 方向に関する引力の式は(3)式のようになる。

$$F_{aiy} = \sum_{j=1}^n C_{ij}(y_j - y_i) + DZ(i) = 0 \quad (3)$$

$$C_{ij} = AW_{ij} + BP_{ij} + CQ_{ij}$$

$$Z(i) = \begin{cases} (-y_i) & : y_i \text{がVSSに接続} \\ (Y - y_i) & : y_i \text{がVDDに接続} \\ 0 & : y_i \text{がVSS, VDDに未接続} \end{cases}$$

*Y:レイアウトのy座標の最大値

- 但し A: 結線数パラメータ
 B: 近接制約パラメータ (>0)
 C: 離反制約パラメータ (<0)
 D: 電源幹への引力パラメータ

A~Dの各パラメータの値はユーザによって決定されるもので設定によってどの引力を重点的に考慮するかを制御することが出来る。

この式はブロック数をnとするとx方向,y方向それぞれについてn元連立線形方程式が立てられ、これを解くことにより初期配置が求められる。電源幹線への引力成分は、ブロック間の引力のみを考慮した場合にブロックが配置領域の中央に集中してしまうのを抑制しブロックを領域内で分散させる散らばらせる効果がある。初期配置でのブロックの相対位置はPhase3の重なり除去に多く影響する。

対称配置制約のあるブロックについては平衡位置が決定したのち配置の微修正によって対称化される。詳細については文献[3]を参照されたい。

Phase 3: 重なり除去

引力に加えてブロック間に斥力を働かせ、初期配置の際に生じたブロック間の重なりを取り除く。斥力には次

に挙げるものを考慮する。

- ・重なり面積に応じた斥力
- ・離反配置制約に応じた斥力
- ・配線領域外へはみ出し防止のための斥力

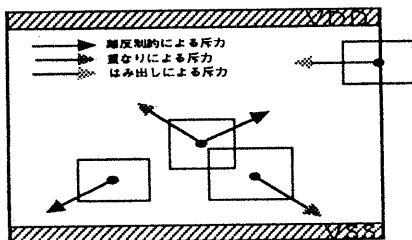


図3 重なり除去で考慮する斥力

重なり面積に応じた斥力と離反要求により斥力は、ブロックに中心同士を結ぶ直線上でブロックを引き離す方向にそれぞれ働かせる。重なりによる斜方向の斥力はブロックiとブロックjの重なり面積をS_{ij}とすると下図のようになる。

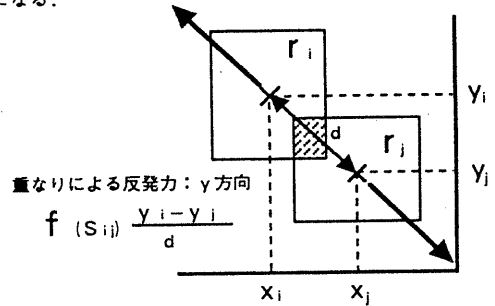


図4 重なりによる斥力の表現

重なり除去では図4のように、重なりや離反要求による斥力のため斜め方向のブロック移動を必要とする。そして、反発力を表現する項にはxとyの両方の変数が含まれる。そのため2n元の非線形連立方程式を解くことになる。ブロックiの座標を(x_i, y_i)、ブロックjの座標を(x_j, y_j)とすると、ブロックiのy方向に関する式は以下のようになる。

$$F_{iy} = F_{aiy} - \alpha \left\{ \sum_{\substack{j=1 \\ (j \neq i)}}^n f(i, j) \frac{(y_i - x_i)}{d(x_i, x_j, y_i, y_j)} + B' \times \sum_{k=N, S} S_{ki}^2 \times g(k) \right\} = 0 \quad (4)$$

$$f(i, j) = A' \times S_{ij}^2 + C' \times |Q_{ij}|$$

d: ブロックiとブロックjの中心間距離

S_{ij}: ブロックiとブロックjの重なり面積

$$g(k) = \begin{cases} 1: & k = N \text{ (上辺からのみ出し)} \\ -1: & k = S \text{ (下辺からのみ出し)} \end{cases}$$

但し A': 重なり面積に対するパラメータ

B': 領域外はみ出し面積に対するパラメータ

C': 離反要求パラメータ

α: 反発力増加係数

(4)式の右辺の第一項は(3)式の引力を表す式である。A'~D'のパラメータはユーザが指定する値で、値の大きいものほどその反発力が大きく考慮される。

この式は非線形であるため数値計算法にニュートンラフソン法を用いている。求解の際には解の収束性を高めるために、αを等比級数的に増加させることによって斥力の強さを徐々に大きくしていき、その都度方程式を解いている。この計算を1回終えるごとにブロックの向きを適当に変えてみて、重なりが減少するようならばその向きを採用する操作を行っている。対称配置制約については、Phase 2同様、文献[3]を参照されたい。

Phase 4: 後処理

グルーピングしたブロックを元に戻し、拡大していた各ブロックをの大きさを元に戻すとともに、各ブロックにピンの位置を割り当てる。

以上がこれまで我々の用いていた配置手法のあらましである。

4. 目的関数の検討

前章でも述べたように我々は初期配置の際、配置の目的関数の表現法として線形連立方程式を解くのみで解を求めることのできる、ブロックの中心間距離の2乗を用いてきた。

G.SigIらによれば[4]、配置の目的関数の表現におけるブロック間距離を2次式と1次式のどちらであらわすかによって配置結果は性質の異なるものが得られる事が実験的に示されている。

そこで、まず1次式と2次式という目的関数の表現法の違いが配置の質にどのように影響を与えるかということを用いてしめす[4]。

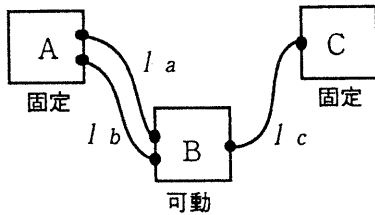


図5 固定ブロックと可動ブロック

いま、図5のように2つの固定されたブロックA,Bがある。それらに接続のある可動なブロックCの位置決定を配線長を2次で表現した目的関数(以下2次の目的関数と呼ぶ)と、1次で表現した目的関数(以下1次の目的関数と呼ぶ)それぞれに基づいて行う事を考える。

ブロックA,B,Cはそれぞれ長さが l_a, l_b, l_c のネットa,b,cによって接続されている。この場合目的関数はそれぞれ

$$O_1 = l_a + l_b + l_c \quad (5)$$

$$O_q = l_a^2 + l_b^2 + l_c^2 \quad (6)$$

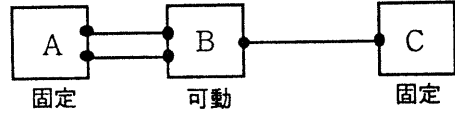
で表される。2次の目的関数 O_q を最小にするには、

$$l_a = l_b = \frac{l_c}{2} \quad (7)$$

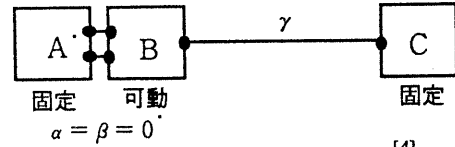
とすればよい。また O_1 を最小化するには

$$l_a = l_b = 0 \quad (8)$$

とすればよい。その結果図6の様な配置結果となる。



(a) 二次目的関数による配置



(b) 一次目的関数による配置 [4]

図6 目的関数による配置結果の違い

このとき1次目的関数を用いた場合の総配線長 $T_1 = \gamma$ を用いると、2次目的関数を用いた場合の総配線長 T_q は(7)(8)より(9)式のように表され、1次を用いた場合に比べて長くなってしまふ。

$$T_q = \frac{2\gamma}{3} + \frac{\gamma}{3} \times 2 = \frac{4}{3}\gamma \quad (9)$$

各目的関数を最適化することによって得られる各ネットの長さを比較してみると、2次の目的関数は、極端に長いネットをなくし全体の配線長を揃えるという性質があり、1次の目的関数は長いネットの存在を許して、全体の配線長を短くする傾向があることが予想できる。

また、ブロック移動の観点から考えてみる。可動ブロックの両端が固定ブロックに接続している場合を考える。この場合、1次の目的関数を用いた場合ネット数の多い固定ブロックの方向に可動ブロックは引きつけられる。これに対し、2次の目的関数を用いた場合、同様にネット数の多いブロックの方向に引きつけられるが、ネット数の増加によるブロックの移動量は一次の目的関数に比べると小さい事が予想される。

2つの目的関数にはこのように同じ問題に用いた場合、異なる解を得る場合が存在する。ただ、これはあくまでもこの例に限った定性的な解析であり一般的に、目的関数の良否を判断することは難しい。そこで、次節では1次目的関数を実際の配置処理に導入し、計算機実験によって実験的に評価する。

5. 力学的配置手法への1次目的関数の適用

5.1 1次目的関数の配置に及ぼす影響

アナログ素子の配置問題では、図7の様に両端が固定ブロック(電源幹を含む)と接続しているブロック、一方が固定ブロックと接続しているブロックが存在する。このため、アナログ素子配置問題における可動ブロック

は、両端が固定ブロックと接続されている状態であると
考えてよい。

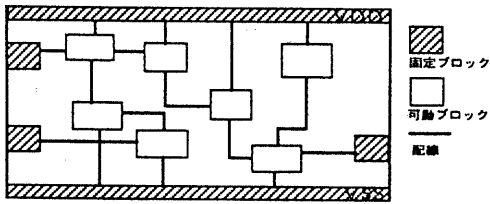


図7 配置問題における固定ブロックと可動ブロック

1次の目的関数を我々の用いていたFD法に導入する事を
考えた場合、引力と斥力の2つの要素への適用が考えられ
る。今回の導入ではそのうちの引力成分への適用を行な
う。特に初期配置では引力のみを考慮するためその影響
は大きいと考えられる。また、配置問題を解く際には初
期配置で得られた結果をもとに重なり除去処理を行なっ
ているために最終的に得られる配置結果は初期配置に依
存している。従って、初期配置段階に1次目的関数を導入
することで重なり除去、後処理後の配置結果への影響も
大きい。

1次目的関数を初期配置に導入した場合、特にその影響
は本節前半で示したように固定ブロックと可動ブロック
間の引力に現われると予想される。可動ブロックの外辺
への引力として考慮し得る要素としては、

- ①可動ブロックから電源幹へ引力
- ②外辺配置制約の指定されたブロックへの引力

が挙げられるが、②は該当するブロックが少ないためあ
まり効果は期待できない。従って、初期配置結果に十分
な効果を及ぼしうる要素として、①のブロックと電源幹
との結線による引力に注目してその効果について考察す
る。

図7に示した配置モデルにあるように可動ブロックのな
かには、電源幹へのネットを持ちさらに他の可動ブロック
にネットを持つものがほとんどである。図9において可
動ブロックA,Bは電源幹につながっている。また、A,B間
にはネットがあるので、力学系で考えた場合ブロックA,B
間には引力が存在する。そこでA,Bをひとつのブロックと
してみると併合ブロックABは固定ブロックとの間に複数
のネットを持っていると考えられる。

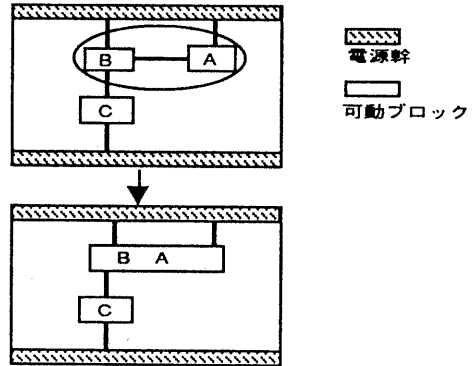
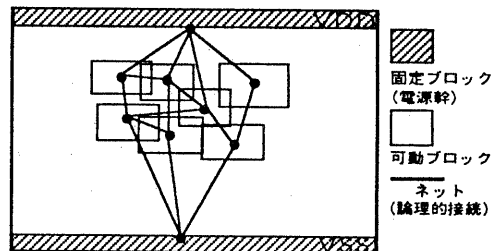
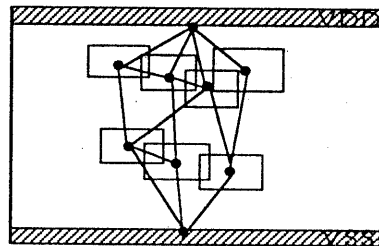


図9 1次目的関数導入の電源幹へのネットと
可動ブロックの関係の考え方

4節で述べたように1次目的関数では可動ブロックはネット
数の多い固定ブロックに引きつけられる。従って、1次
目的関数を用いて初期配置行なった場合電源幹へのネット
を持つ可動ブロックは、2次の目的関数を用いて初期配
置を行なった場合に比べて電源幹へのネットによる引力
が強調される。1本のネットによる引力の重みが全て等し
いとした場合図10のように電源ネットと可動ブロック間
ネットのが存在する場合、1次目的関数による初期配置の
可動ブロックは2次目的関数による場合よりも電源幹方向
に引き寄せられる傾向が大きくなることが予想される。



(a)2次の目的関数による初期配置



(b)1次目的関数による初期配置

図10 目的関数による初期配置結果の差異

以上より、y方向については1次目的関数を用いることによって2次目的関数を用いる場合に比べて、可動ブロックが外辺方向に寄った初期配置を得られることが期待できる。しかし、x方向については十分な外からの引力成分が存在しないため1次目的関数を用いた場合ブロックは更に密集してしまふことがありうる。また、(3)式を見れば分かるように初期配置ではx,y方向それぞれの解はお互い依存しない。従って、x方向については、これまで同様2次目的関数を用いることとした。

5. 2 1次目的関数を用いた初期配置の詳細

2次目的関数は4節に示したように、求解が容易であるため一般的に用いられてきた。それに対して、1次目的関数の最適化は一般に線形計画法を用いて行われるために対象とする問題があまり大きくなると現実的な時間内で解を求めることができない。1次目的関数を導入するためには数値計算上の工夫が必要である。3節Phase2初期配置と同様にCijを用いて説明する。

2次の目的関数(1)式のy方向成分は以下のように表される。

$$E_{qy} = \frac{1}{2} \sum_{i=1}^n \sum_{j=1}^n C_{ij} (y_j - y_i)^2 \quad (10)$$

同様に1次目的関数については、

$$E_{ly} = \frac{1}{2} \sum_{i=1}^n \sum_{j=1}^n C_{ij} |y_j - y_i| \quad (11)$$

と書くことができる。ところで、

$$g_{ij} = |y_j - y_i| (>0) \quad (12)$$

とおく。すると1次目的関数は(12)を用いると、

$$\begin{aligned} E_{ly} &= \frac{1}{2} \sum_{i=1}^n \sum_{j=1}^n \frac{C_{ij} (y_j - y_i)^2}{|y_j - y_i|} \\ &= \frac{1}{2} \sum_{i=1}^n \sum_{j=1}^n \frac{C_{ij} (y_j - y_i)^2}{g_{ij}} \quad (13) \end{aligned}$$

と書ける。

(13)式は(12)式を定数と考えると2次式と見なすことができる。したがって、(13)式のgが定数として与えられた場合、3節でのべた2次目的関数の最適値を求める計算法を用いて、(13)式を最小化する解を求めることで近似的な1次目的関数による解を求める事ができる。そして、新たに求められた解によってgを更新する。これを評価値(この場合ブロック間のネット長)が改善されなくなるまで繰り返す事で初期配置を得る。以下にこのアルゴリズムを示す。

procedure placement

k=0; (反復回数)

for each i = 1..n (全ブロック数)

for each j = 1..n

g_{ij}^(k) = 1

end for

end for 初期化終了

do

E_i^(k) → min; y^(k) : solution

k = k+1;

for each i = 1..n

for each j = 1..n

g_{ij}^(k) = max(w₀, C_{ij} | y_i^(k-1) - y_j^(k-1) |);

endfor

endfor

while | $\frac{1}{2} \sum_{i=1}^n \sum_{j=1}^n g_{ij}^{(k)} - \frac{1}{2} \sum_{i=1}^n \sum_{j=1}^n g_{ij}^{(k-1)}$ | > ε;

endprocedure

ε: 改良打ち切りしきい値 w₀: g_{ij}の下限值

$$E_i^{(k)} = \frac{1}{2} \sum_{i=1}^n \sum_{j=1}^n \frac{C_{ij} (y_i - y_j)^2}{g_{ij}^{(k)}}$$

図11 ブロック間ネット長のみを考慮した場合のy方向-1次目的関数の近似的最適化アルゴリズム

w₀はネットが短くなってg_{ij}が0になるのを防ぐための下限値である。

6. 計算機実験結果

本手法をワークステーション上(Sun SPARCStation2 28.5MIPS)にC言語を用いて実装した。例題としてはMCNCベンチマークデータのオペアンプ回路を用いた。素子構成はキャパシタ1個、トランジスタ11個、入出力パッドが4個である。入出力パッドには左辺への外辺配置制約がレイアウト制約として指定される。また相対精度を考慮して4組のペアトランジスタに対する密着配置制約と、8個のトランジスタに対する方向一致制約が、さらに差動入力ペア部分には対称配置制約が指定されている。今回の実験で指定したレイアウト制約の詳細を以下に示す。

:与えたレイアウト制約:

密着配置 (m3,m5) (m4,m5) (m2,m7) (m8,m11)

方向一致 (m3,m5) (m4,m5)

外辺配置 m12, m13, m14, m15, m16

対称制約 (m3, m4) (m5, m6)

離反配置 (m13,m14) (m15,m3) (m15,m4)

近接配置 (m9,m10)

まず、初期配置の結果を図12に示す。(a)は2次、(b)は1

次目的関数による初期配置結果である。これによれば(b)の方では5節で述べたように、電源幹による引力が強調されているため初期配置においてy方向のブロックの散らばりが(a)に比べて大きくなっていることが確認できる。従って4節で述べたようにy方向について1次目的関数を用いて初期配置を行えば2次目的関数を用いた初期配置に比べてより重なりが少ない結果が得られることが分かった。

初期配置結果に対して、重なり除去処理を行なった後の最終配置結果を図13に示す。これによれば、1次目的関数を用いた初期配置に対して重なり除去を行なったほうがブロックが領域内にまんべんなく配置される結果となった。これは、重なり除去の(4)式の引力成分が2次による場合に比べて小さくなるためだと考えられる。

1次目的関数を用いて配置を行なった結果に対して、配線、コンパクションを施した最終レイアウト結果を図14に示す。結線要求のあるブロック間は全て配線されていることを確認した。

6. おわりに

本稿ではアナログモジュールを対象としたレイアウトシステムにおける配置処理で用いている力学的配置手法に1次目的関数を導入することによってどのような効果を得られるかという事について考察を行ない、計算機実験を行った結果を報告した。この結果、1次表現による目的関数を用いた初期配置では2次目的関数を用いた場合に比べて重なりが少ない結果を得ることができていることが確認できた。

また、重なり除去を行った結果ブロックは1次による場合のほうが配置領域内にまんべんなく配置される結果となった。

今後はこの性質をどのように利用すればよりレイアウト制約に忠実な設計を行なうことができるかを、検討して行く必要がある。

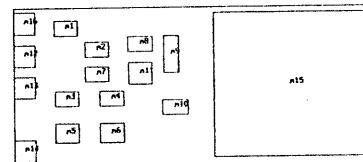
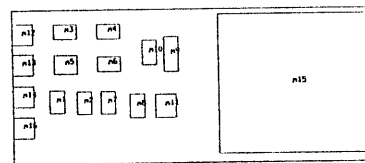
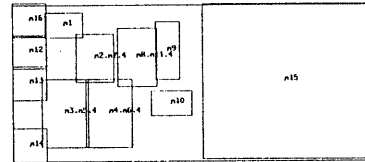
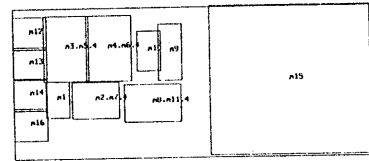
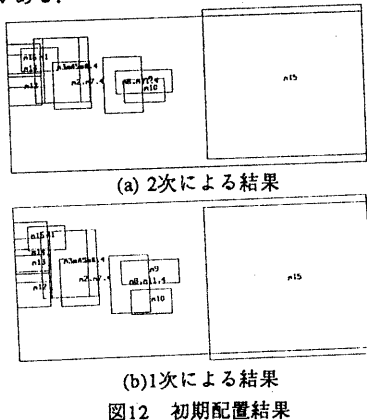
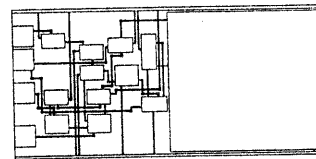


図13 重なり除去後



参考文献

- [1]小野寺, 栗原, 田丸:力学モデルに基づくブロック配置手法, 信学技報, CAS86-194, pp.47-54(1986).
- [2]松尾, 他:アナログ素子を対象とした力学的配置手法, 情処学会第43回全大, 7R-7, pp6-281 - 6-282(1991).
- [3]松尾, 他:アナログモジュールを対象としたレイアウト設計システム, 情処研報, DA61-5(1992).
- [4]G.Sigl, K.Doll, M.Johannes: Analytical Placement: Linear or a Quadratic Objective Function?, Proc. 28th ACM/IEEE DA Conf. pp427-432(1991)