

## InCASE: LSIパッケージCAD/CAMシステム

友田 洋、小西洋、小島 浩二、森 啓

日本電気 生産システム開発本部

〒210 神奈川県川崎市幸区塚越3丁目484

あらし

LSI製造の拡散工程以降で必要となるボンディング設計、プローブカード、DUTボード、BTボードなどのLSI検査治具設計および、関連する図面、レイアウトやテストデータ作成システム用ライブラリの自動生成など総合的にサポートする「InCASE」システムをEWS上に開発し実用化した。

和文キーワード

## InCASE: LSI Package CAD/CAM System

Hiroshi Tomoda, Yo Konishi, Koji Kojima, Hajimu Mori

Production Systems Development Laboratory NEC Corporation

484, Tsukagoshi 3-chome, Saiwai-ku, Kawasaki, Kanagawa, 210 JAPAN

Abstract

InCASE is the CAD/CAM system for assembly and test of LSIs. It is for designing bonding-wire assignment, jigs or devices for test equipments (probe cards, DUT boards, BT boards). It has also functions to output drawings for assembly and test. The system runs on NEC EWS4800 workstation.

英文 key words

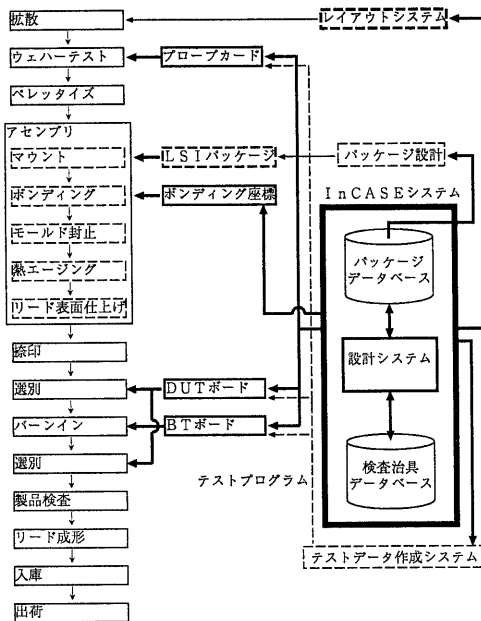
## 1. はじめに

近年のLSI事業において、設計・製造リードタイムの短縮は、もっとも重要な課題の1つである。図1の製造フローにある様にLSI製造では拡散工程後にも多くの工程があり、この工程に関する、ボンディング、検査治具、レイアウト補助データ、テストデータ補助データ、などの設計がある。特に多品種少量生産であるゲートアレイ等のASICでは、表1のようにチップ（品名）1つと組み合わせるパッケージごとにこれらを設計準備しなくてはならない。

また近年LSIパッケージの種類が多様化しており、設計量が増加しているため、この部分の設計効率がLSI開発リードタイムに大きく影響する様になった。

しかし、従来これらの設計部分は、市販システムがなく、断片的にしかシステム化がされていなくほとんど手作業だったために非常に効率が悪かった。

そこで、著者らは、アセンブリ工程から検査工程までに関するLSI設計を総合的にサポートする「InCASE」システムをEWS上に開発し、実用化しているのを報告する。



[ 図1. LSI製造フロー / システム構成 ]

## 2. システム構成

「InCASE」システムでは、図1に示すようにメインとなる設計システムと2つのデータベースから構成されている。

### (1) 設計システム

「InCASE」システムの本体であり、各データベースの入出力、検索機能を有し、チップ、LSIパッケージ、各検査治具間の適合チェック機能、各設計対象物の自動設計機能および手動設計機能を有している。

また、パッケージデータベースに適合するLSIパッケージがなかった場合、チップデータと外部ピンとの接続データを「パッケージ設計システム」に送り、新たに適合するLSIパッケージの設計要求を行う機能を有する。

さらに、設計したデータをもとにして、組立CAM用データ、各種ライブラリデータ、図面を自動生成し出力する。

### (2) パッケージデータベース

LSIパッケージを設計する複数の「パッケージ設計システム」とネットワークで結ばれており、その設計データを一元管理し、ネットワークによって接続されている複数の「InCA

パッケージ	ピン数	呼び出し 高さ	リード・ ピッチ	取り付け 高さ	品 名					
					PD65025	PD65032	PD65044	PD65051	PD65061	PD65071
DIP	24ピン	600 mil	2.54 mm	4.31 mm	○	-	-	-	-	-
	28ピン	600 mil	2.54 mm	4.31 mm	○	○	○	-	-	-
	40ピン	600 mil	2.54 mm	4.31 mm	○	-	○	○	○	-
	48ピン	600 mil	2.54 mm	4.31 mm	○	○	-	-	-	-
S-DIP	64ピン	750 mil	1.778 mm	4.31 mm	○	○	○	○	○	○
SOP	28ピン	450 mil	1.27 mm	2.00 mm	○	-	-	-	-	-
QFP	44ピン	□10 mm	0.8 mm	2.7 mm	○	-	○	○	-	-
	52ピン	□14 mm	1.0 mm	2.7 mm	○	○	○	○	-	-
	64ピン	□14×20 mm	1.0 mm	2.7 mm	○	○	○	○	○	○
	64ピン	□14 mm	0.8 mm	2.55 mm	-	-	-	-	-	-
	80ピン	□14×20 mm	0.8 mm	2.7 mm	○	○	○	○	○	○
	100ピン	□14×20 mm	0.65 mm	2.7 mm	-	○	○	○	○	○
TQFP	120ピン	□28 mm	0.8 mm	3.7 mm	-	-	○	○	○	○
	136ピン	□28 mm	0.65 mm	3.7 mm	-	-	-	-	-	-
	80ピン	□12 mm	0.5 mm	1.05 mm	○	○	-	-	-	-
	100ピン	□14 mm	0.5 mm	1.45 mm	-	-	○	○	○	-
QFP(FP)	120ピン	□20 mm	0.5 mm	2.7 mm	-	-	○	○	○	○
	144ピン	□20 mm	0.5 mm	2.7 mm	-	-	-	-	-	○
PLCC	28ピン	□450 mil	1.27 mm	3.4 mm	○	-	-	-	-	-
	44ピン	□650 mil	1.27 mm	3.4 mm	○	○	○	-	-	-
	52ピン	□750 mil	1.27 mm	3.4 mm	○	○	○	○	-	-
	68ピン	□950 mil	1.27 mm	3.4 mm	○	○	○	○	○	○
	84ピン	□1150 mil	1.27 mm	3.4 mm	-	-	-	-	-	-
PGA	72ピン	□27.54 mm	2.54 mm	4.57 mm	○	○	○	○	○	○
	132ピン	□35.56 mm	2.54 mm	4.57 mm	-	-	○	○	○	○
	176ピン	□38.1 mm	2.54 mm	4.57 mm	-	-	-	-	-	○

[ 表1. ゲートアレイ製品一覽例 ]

SE]システムに最新パッケージ設計データを供給している。「パッケージ設計システム」はLSIパッケージ(リードフレーム、PGAなど)を設計するCAD/CAMシステムであり、標準的なLSIパッケージを設計し、「パッケージデータベース」にデータを登録する。

また「InCASE」システムより転送されてきたデータより、そのチップが搭載できるLSIパッケージを設計し、同じくパッケージデータベースにデータを登録する。

### (3)検査治具データベース

LSI検査治具であるプローブカード、DUTボード、BTボードのデータを登録しており、新規にチップを設計する際に既存の検査治具が流用できないかを判断するために使用する。

## 3. 設計対象

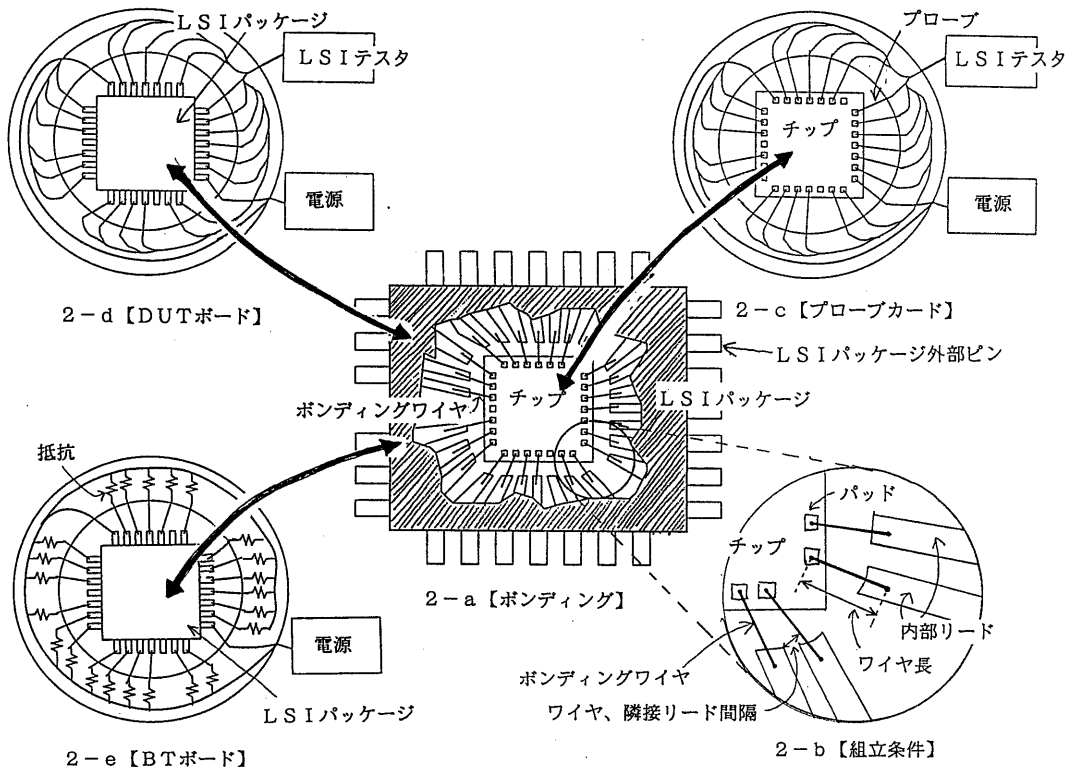
本システムで対象になった設計は次のものである。

### (1)ボンディング設計

この設計は、「マウント」「ボンディング」工程に関係した設計で、チップとLSIパッケージの電気的接続を決めることである。この電気的接続を行うものは、通常ボンディングワイヤで行う。このときの設計条件としては、LSIパッケージの外部ピンとパッドの電気属性が一致することと、マウント工程で使用するマウンタ、およびボンディング工程で使用するワイヤボンダで歩留まり良く組み立てるために決められている組立条件を満足することである。この組立条件とは、ワイヤ間隔や、ワイヤとリードの間隔など、ワイヤの形状と、LSIパッケージの内部リード形状に関連した幾何学的な条件で、十数項目ある。(図2-a、b)

### (2)プローブカード設計

この設計は、「ウェハーテスト」工程で使用する検査治具のプローブカードを設計することである。プローブカードとは、チップのパッド



[ 図2. 設計対象 / 組立条件 ]

に直接検査端子（プローブ）を接触させることによってチップへの電力供給とテストパターンの入出力を行う。この設計での条件としては、プローブカードの針先座標がパッドに接触すること、パッドの電気属性とプローブカードの電気属性が一致することである。（図2-c）

#### (3) DUTボード設計

この設計は、「アセンブリ」工程後と、「バーンイン」工程後に行う選別工程で使用する検査治具であるDUTボードを設計することである。LSIパッケージの外部ピンとソケットを介しチップへの電力供給とテストパターンの入出力を行う。この設計での条件としては、LSIパッケージとDUTボードのソケットが合っていることと、LSIパッケージの外部ピンとDUTボードの電気属性が一致することである。（図2-d）

#### (4) BTボード設計

BTボードとは、「バーンイン」工程で使用する検査治具で、バーンイン中のLSIに電力を与えるために、パッケージ外部ピンより電力を供給し、かつ各信号ピンがオープンにならない様に抵抗を介して電源に接続する検査治具である。設計条件としては、LSIの1組のグラウンド、電源ピンが電力を供給する電源に接続されており、その他の、信号、スキャンバス、グラウンド、電源の外部ピンが抵抗を介し電源に接続させHiインピダンスになっていることである。（図2-e）

#### (5) 図面、データ作成

上記の各検査治具の製造仕様書や、アセンブリ、検査工程で使用するドキュメント、各関連システムに提供するデータを作成する。

なお通常1つのチップと1つのLSIパッケージの組合せ（以下製品と称す）に対して、これらの設計対象物が1組必要になる。

1つの製品で使用するこれらの設計対象物の間では、お互いがパッド、LSIパッケージの外部ピンを介し接続されているので、互いに電気属性や物理的な接続（LSIパッケージとDUTボードやBTボードのソケット、パッドとプローブカードのプローブの先端）が一致している必要がある。従って、既存データを利用する場合は、これらが一致することをシステムが

チェックする。また、新規に設計する場合は最初に設計した1つの対象物をもとにして、接続している他の対象物の設計も連鎖的に行えるようなシステムとなっている。

#### 4. ゲートアレイでの使用例

本システムを、ゲートアレイ開発で使用した場合をその設計フローにそって説明する。

ゲートアレイの場合、内部回路に関係なく事前に、表1の○部分の様にチップ（品名）とLSIパッケージの組み合わせ毎に、ボンディング設計および検査治具の設計を行い、さらにその情報を自動配置配線システムのライブラリとしておく。なぜならば実際に組み込む回路が決まった場合、自動配置配線システムは、組み込む回路データとこのライブラリデータから、ここで設計しておく、ボンディング、検査治具が利用できる様にチップのレイアウトを行う。即ち回路によらず共通してボンディングや検査治具を使用することがきる。

##### (1) チップデータ入力

チップデータとしてゲートアレイのマスク（下地）のレイアウトCAD出力データを直接入力し、自動的にパッド座標と外形を抽出する。なおこの段階ではパッドの電気属性は決まっていない。

##### (2) パッケージ検索

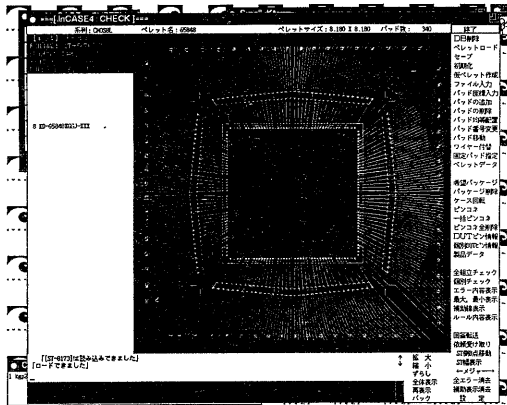
チップを組み込みたいパッケージの条件（ピン数、外観(QFP, DIPなど)）と、入力してあるチップの大きさから、マウント可能なパッケージをパッケージデータベースより検索転送してくる。

##### (3) パッケージ外部ピン属性指定

転送してきたパッケージの外部ピンに電気属性を指定する。ゲートアレイでは、まずパッケージの外部ピンの電気属性を固定する。

##### (4) ボンディング設計

チップとLSIパッケージの外部ピンとを電氣的に接続するワイヤを設計する。ゲートアレイの場合、チップはパッケージの外部ピンより多い数のパッドが配置されている。そこでパッケージの外部ピンとボンディング条件に合うパッドを選択する。実際のワイヤはLSIパッケージの内部リードとパッドをボンディングするため、LSIパッケージデータから外部ピンに接続している内部リードを求め組立条件のチェ



[ 写真1. ボンディング設計画面 ]

ックを行う。この時点で外部ピンに指定した電気属性からワイヤの接続関係を介してパッドの電気属性が決まる。(写真1)

#### (5)プローブカード設計

ボンディングされているパッドに針を立て、パッドの電気属性がグランドや電源の場合は、電源を指定し、また信号、スキャンパスは、それぞれのLSIテストの端子を指定し接続を決める。(写真2)

#### (6)DUTボード設計

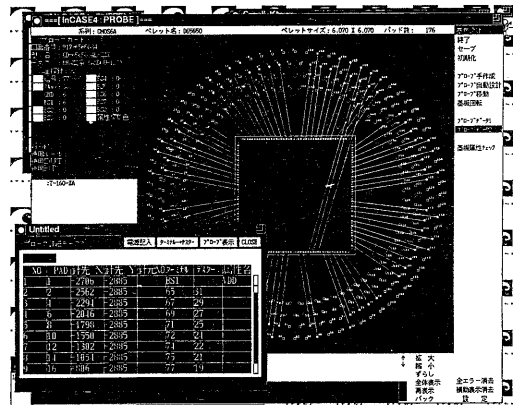
まず、使用しているパッケージが挿入できるLSIソケットを使用し、また外部ピンの電気属性とDUTボードの電気属性が一致する既存のDUTボードがあるか「治具データベース」を検索し、条件にあったDUTボードがあった場合そのデータを転送してくる。なかった場合は、パッケージ外部ピンと同じ電気属性のDUTボードを設計する。

#### (7)BTボード設計

まず、使用しているパッケージが挿入できるLSIソケットを使用し、また外部ピンの電気属性とBTボードの電気配線データからバーンイン中にLSIに電力が供給できる配線になっているかチェックし、条件にあったBTボードがなかった場合、各外部ピンに抵抗を指定し、電源に接続させ条件にあってBTボードを設計をする。

#### (8)自動配置配線システム用のライブラリー生成

自動配置配線システムのライブラリーとして、チップで使用するパッドとその電気属性を指定



[ 写真2. プローブカード設計画面 ]

するデータを生成する。

#### (9)テストデータ生成システム用のライブラリー生成

テストパターンには通常外部ピン番号のみが記述されているので、実際のウェハテストや、選別のとき、LSIテストのどの端子からテストパターンを出入力すれば、目的の回路に伝えることができるか判らないため、テスト端子とパッケージ外部ピンとの関係を記述したデータを生成し、テストデータ作成システムに伝える。

#### (10)図面生成

組立工程、検査工程の現場で使用するドキュメント、検査治具を製造するための仕様書を自動的にプロットアウトする。

#### 5. おわりに

本システムは当社の全LSI開発部門において、開発対象のLSIに適した設計フローで利用されている。設計をEWS上で統一して行える様になり、ネットワークを利用してデータ転送が可能となったため、データ入力を最小限に抑えることができ、人手による入力、およびデータチェックの手間が削減されたため、大幅に設計リードタイムを短縮できた。

また、今回のシステム化によって設計環境を整えることができた。しかし、まだ自動化できる部分が残されているので、今後は最適解で全てが完全自動で設計できる手法を構築していきたい。