

単一/多重故障シミュレーションに基づく 組合せ回路の多重縮退故障に対する一診断法

高橋 寛 クワメ オセイ ボアテン 高松 雄三

愛媛大学 工学部 情報工学科
〒790-8577 松山市

あらまし 本稿では、単一および多重故障シミュレーションに基づく組合せ回路における多重縮退故障の一診断法を提案する。本診断法では、すべての被疑故障が故障回路に存在している仮定のもとで多重故障シミュレーションを行う。外部出力における多重故障シミュレーションの結果と外部出力において観測された値が一致するように、本診断法は故障を被疑故障集合から取り除く処理および故障を被疑故障集合に加える処理を繰り返し行う。また、本診断法をベンチマーク回路に適用した実験を行い、その有効性を評価する。提案する診断法は簡易な診断手順によって故障箇所を数十個程度の被疑故障に指摘できる。

キーワード 多重縮退故障, 組合せ回路, 故障診断, 単一/多重故障シミュレーション

A Method for Diagnosing Multiple Stuck-at Faults in Combinational Circuits using Single and Multiple Fault Simulations

Hiroshi Takahashi, Kwame Osei Boateng and Yuzo Takamatsu

Department of Computer Science, Faculty of Engineering, Ehime University
Matsuyama 790-8577, JAPAN

Abstract In this paper, we propose a new method that uses single and multiple fault simulations to diagnose multiple stuck-at faults in combinational circuits. On the assumption that all suspected faults are equally likely in the faulty circuit, multiple fault simulations are performed. Depending on whether or not multiple fault simulation results in primary output values that agree with the observed values, faults are added to or removed from a set of suspected faults. Diagnosis is effected by repeated additions and removals of faults. The effectiveness of the method of diagnosis has been evaluated by experiments conducted on benchmark circuits. The proposed method achieves a small number of suspected faults by simple processing.

key words multiple stuck-at fault, combinational circuits, fault diagnosis, single and multiple fault simulations

1. まえがき

近年のLSIの高集積化に伴って、その故障検査はますます困難になっている。故障検査において被検査回路の故障が検出されたならば、その回路の故障診断を行う必要がある。正確な故障診断を行うためには、被疑故障箇所を狭い範囲に指摘できる診断法の開発が必要である。予め被検査回路内の故障の数を知らずとも、被検査回路内に多重故障を仮定する方が望ましいが、回路内に多重故障を仮定するならばそれに対する故障診断は、単一故障に対する診断に比べて困難である。

これまで特に多重縮退故障モデルに対して多くの手法が提案されている [1]-[8]。これらの手法は、結果原因分析法 [2]、結果原因分析法とガイドプローブ法の併用 [3]-[5]、前方伝搬操作と後方含意操作からなる故障診断法 [6]、LSI テスタと電子ビームテスタを併用した故障診断法 [7] を用いている。電子ビームテスタは直接内部信号線の値を観測できるので故障診断に有効であるが、それは時間と人手のかかる処理である。そこで、先に我々は電子ビームによって内部信号線を観測しない診断法を提案した [1],[8]。これらの診断法は活性化入力対によって活性化された経路に基づく診断規則を用いている。

一方、誤りテストによる単一故障シミュレーションを利用した診断法も提案されている [9]-[11]。これらの診断法は単一故障シミュレーションのみに基づいて故障箇所を指摘する簡易な手順である。従って、すべての故障が単一縮退故障として振舞うことを仮定しているため、多重縮退故障に対して適用するためには制限が生じる。

そこで、本稿では、単一故障シミュレーションと多重故障シミュレーションを併用した組合せ回路の多重縮退故障に対する診断法を提案する。本診断法は回路の内部信号線を観測しない。

本稿の目的は単一および多重故障シミュレーションを用いた診断法によって被疑故障数を減少させることである。本診断法の特徴を以下に

示す。

1) 被疑故障数を減少させるために、正常テストによる単一および多重故障シミュレーションを用いた診断を行い、存在しないと推定される故障を求める。

2) 多重縮退故障の仮定のもとで、被検査回路内に存在する故障を見逃さないために、提案する手法は多重故障シミュレーションの結果を用いて診断を行う。

本診断法では、すべての被疑故障が回路内に存在していることを仮定し、多重故障シミュレーションを行う。この多重故障シミュレーションの結果と外部出力の観測値を比較し、多重故障シミュレーションの結果が外部出力の観測値と一致するように被疑故障集合への故障の追加または被疑故障集合からの故障の削除を繰り返し行う。

提案する診断法は故障シミュレーションに基づく簡易な診断手順によって多重縮退故障に対して数十個程度の被疑故障を指摘できる。電子ビームテスタを利用する診断を行うためには事前に被疑故障の数が絞りこまれていることが望ましいので、本診断法は電子ビームテスタを利用する診断の前処理として有効であると思われる。

まず、2. では、諸定義と単一/多重故障シミュレーションについて述べる。3. では、単一/多重故障シミュレーションを用いた多重縮退故障に対する診断法を提案する。4. では、本診断法をベンチマーク回路 [12] に適用した実験を行い、その有効性を評価する。

2. 準備

本稿では、AND, OR, NAND, NOR, NOT および XOR ゲートからなる組合せ回路を対象とする。多重縮退故障を診断するために、回路内に多重の0縮退故障および1縮退故障を仮定する。本稿では、ゲートの入出力間の等価故障を判定し、代表故障の集合を作成した。この代表故障の集合から単一縮退故障の冗長故障を除い

た故障の集合を診断の対象とする。以下、信号線 L における 1 縮退故障および 0 縮退故障を L/1 および L/0 とそれぞれ記述する。

定義 1

診断用テスト集合はすべての検出可能な単一縮退故障を検出できるテストの集合である。 □

定義 2

それぞれのテストを被検査回路に印加した場合、被検査回路の外部出力において観測された信号値が正常回路の信号値と等しいならば、この外部出力を正常外部出力と呼ぶ。一方、被検査回路の外部出力において観測された信号値が正常回路の信号値と異なるならば、この外部出力を誤り外部出力と呼ぶ。テストを被検査回路に印加した場合、すべての外部出力が正常外部出力であるならば、そのテストを正常テストと呼ぶ。また、テストを被検査回路に印加した場合、少なくとも一つの外部出力が誤り外部出力であるならば、そのテストを誤りテストと呼ぶ。 □

定義 3

診断法によって推定された被検査回路において存在している可能性のある故障を被疑故障と呼ぶ。また、被疑故障の集合を SF とする。診断の開始時点では、被疑故障集合 SF として冗長故障を除くすべての代表故障を考える。 □

単一および多重故障シミュレーションは多重縮退故障に対する診断を行うために用いる。単一故障シミュレーションは正常回路 C に対して単一縮退故障 f を仮定した故障回路 C_f を計算することである。多重故障シミュレーションは正常回路 C に対して被疑故障集合の要素である故障 $SF = \{f_1, \dots, f_{i-1}, f_i, f_{i+1}, \dots, f_n\}$ を仮定した故障回路 C_{SF} を計算することである。本稿では、多重故障シミュレーションとして SF の要素である被疑故障のすべての組合せに対して回路の信号線の信号値を計算していない。

図 1 の回路を使って本稿で用いる多重故障シミュレーションの例を示す。いま、被疑故障が、C/1, D/1 および I/1 であるとする。テスト $t_1 = (A, B, C) = (1, 0, 0)$ による多重故障シミュレーシ

ンでは、故障 C/1, D/1 および I/1 をすべて仮定した故障回路の外部出力の値を計算する。テスト $t_1 = (A, B, C) = (1, 0, 0)$ による多重故障シミュレーションの結果を図に示す。図の中の ↑ または ↓ は被疑故障が 1 縮退故障または 0 縮退故障であることを示す。また、→ は仮定した故障の挿入を示す。

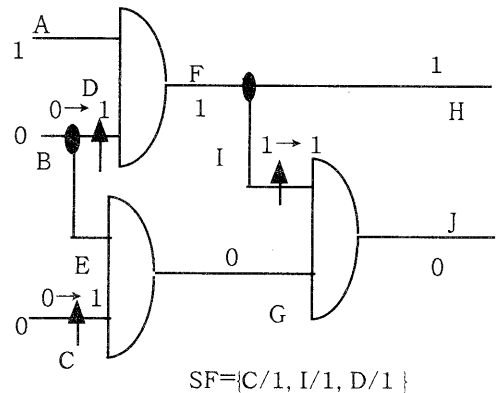


図 1 多重縮退故障シミュレーションの例。

3 単一/多重故障シミュレーションを利用した診断

3.1 診断法の概要

ここでは、組合せ回路における多重故障および単一故障シミュレーションに基づく故障診断法を述べる。外部出力における多重故障シミュレーションの結果と被検査回路の外部出力における観測値が一致するように被疑故障集合に故障を追加する処理と被疑故障集合から故障を取り除く処理を繰り返す。提案する手法は次のケースに基づいて診断を行う。

ケース 1

すべての被疑故障が被検査回路に存在していると仮定して、誤りテストを用いて多重故障シミュレーションを行う。この多重故障シミュレーションによって得られた外部出力の値が被検査

回路の観測値と一致しない。言い換えれば、多重故障シミュレーションの結果では被検査回路の誤り外部出力の値が正常値である。

ケース1は、被検査回路に存在する故障がすべて被疑故障集合に含まれていないことを示している。従って、ケース1の場合、誤りテストによって、多重故障シミュレーションの結果と観測値に矛盾が生じている外部出力において検出される単一縮退故障を被疑故障集合に追加する。ケース1に基づく診断は被検査回路内に存在する故障を見逃さないために行う。

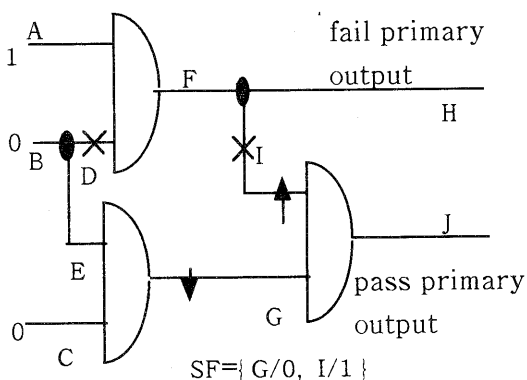


図2 ケース1の例。

表1 誤りテストによる結果。

	正常値	観測値	多重故障シミュレーションの結果
外部出力 H	0	1	0
外部出力 J	0	0	0

ケース1の例

図2の回路に2重縮退故障 D/1 および I/1 を仮定した場合を考える。図2および表1を用いてケース1を示す。テスト $t1=(A, B, C)=(1, 0, 0)$ をこの被検査回路に印加した場合、外部出力 H において故障値を観測する。従って、テスト $t1$ は誤りテストであり、外部出力 H は誤り外部出力である。これまでの診断において故障 G/0

および I/1 が被疑故障集合 SF に含まれているとする。そこで、被疑故障 G/0 および I/1 が被検査回路に存在していると仮定して、誤りテスト $t1$ による多重故障シミュレーションを行う。表1は外部出力の観測値および多重故障シミュレーションの結果をそれぞれ示す。多重故障シミュレーションによって得られた外部出力 H の値は観測値と一致しない。言い換えれば、多重故障シミュレーションの結果では、誤り外部出力 H の値が正常値である。このことから、外部出力 H において検出できる単一縮退故障が被検査回路に存在する故障であるが、現在の被疑故障集合 SF に含まれていない故障であることがわかる。この誤りテスト $t1$ を用いた故障 D/1 を仮定した単一故障シミュレーションの結果は外部出力 H において故障値を得る。従って、故障 D/1 は被疑故障として推定される。同様に、故障 B/1 および F/1 がそれぞれ被疑故障として推定される。この診断によって推定された故障 B/1, D/1 および F/1 を被疑故障集合 SF に追加する。 □

ケース2

すべての被疑故障が被検査回路に存在していると仮定して、正常テストを用いて多重故障シミュレーションを行う。その多重故障シミュレーションによって得られた外部出力の値が観測値と一致しない。言い換えれば、多重故障シミュレーションの結果では被検査回路の正常外部出力の値が故障値である。ケース2は、被検査回路に存在しない故障が被疑故障集合に含まれていることを示している。

従って、ケース2の場合に正常テストによって、多重故障シミュレーションの結果と観測値に矛盾が生じている外部出力において検出される単一縮退故障を被疑故障集合から取り除く。ケース2に基づく診断は被疑故障数を減少させるために行う。

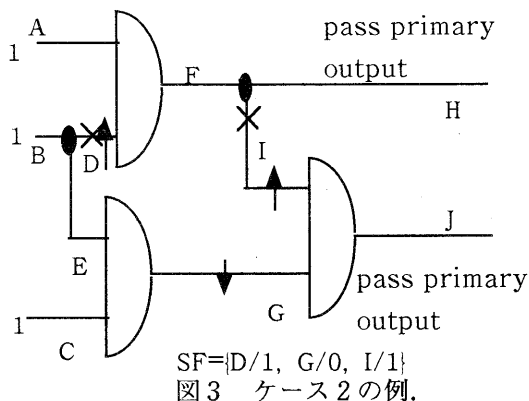


表2 正常テストによる結果.

	正常値	観測値	多重故障 シミュレーションの 結果
外部出力 H	1	1	1
外部出力 J	1	1	0

ケース2の例

図3の回路に2重縮退故障 D/1 および I/1 を仮定した場合を考える。図3および表2を用いてケース2の例を示す。テスト $t_2=(A, B, C)=(1, 1, 1)$ をこの被検査回路に印加した場合、外部出力 H および J において正常値を観測する。従って、H および J は正常外部出力であり、テスト t_2 は正常テストである。これまでの診断において故障 D/1, G/0 および I/1 が被疑故障集合 SF に含まれているとする。そこで、被疑故障 D/1, G/0 および I/1 が被検査回路に存在していると仮定して、正常テスト t_2 による多重故障シミュレーションを行う。表2は外部出力の観測値および多重故障シミュレーションの結果をそれぞれ示す。多重故障シミュレーションによって得られた外部出力 J の値は観測値と一致しない。このことから、外部出力 J において検出できる単一縮退故障が被検査回路に存在しない故障である

が、現在の被疑故障集合 SF に含まれている故障であることがわかる。この正常テスト t_2 によって故障 G/0 を仮定した単一故障シミュレーションの結果は外部出力 J において故障値を得る。従って、故障 G/0 は存在しないと推定される故障と判定される。この診断によって故障 G/0 を被疑故障集合 SF から取り除く。一方、D/1 および I/1 は正常テスト t_2 によって検出できないので、被疑故障集合 SF から取り除かない。□

ケース3

いま、被疑故障集合 SF は故障 $\{f_1, \dots, f_{i-1}, f_i, f_{i+1}, \dots, f_n\}$ を要素としている。故障 f_i を除くすべての被疑故障集合の故障 $f_1, \dots, f_{i-1}, f_{i+1}, \dots$ および f_n が存在していると仮定し、すべてのテストに対してそれらの多重縮退故障を仮定した故障回路の多重故障シミュレーションを行う。その結果、すべてのテストにおいて多重故障シミュレーションの結果と観測値が一致する。

ケース3は、被疑故障集合の要素である故障 f_i が被検査回路に存在していないことを示している。従って、故障 f_i を被疑故障集合から取り除く。ケース3に基づく診断は被疑故障数を減少させるために行う。

3. 2 単一/多重故障シミュレーションを利用した診断手順

提案する診断法では、まず、被検査回路の外部出力における観測値に基づいてテスト集合を正常テストの集合と誤りテストの集合に分類する。提案する多重縮退故障の診断法は4つのフェーズからなる。

フェーズ1では、正常テストによる単一故障シミュレーションを用いて存在しないと推定される故障を判定する。存在しないと推定される故障を被疑故障集合から取り除く。フェーズ2はケース1に基づく診断である。フェーズ2では、被疑故障を誤りテストによる多重故障シミュレーションおよび単一故障シミュレーションに基づいて推定する。フェーズ2で推定された故障を被疑故障集合に追加する。フェーズ3はケー

ス2に基づく診断である。フェーズ3では、存在しないと推定される故障を正常テストによる多重故障シミュレーションおよび単一故障シミュレーションに基づいて判定する。フェーズ3で判定された存在しないと推定される故障を被疑故障集合から取り除く。フェーズ2およびフェーズ3は多重縮退故障の仮定のもとでできる限り正確な診断を行うために繰り返す。フェーズ2およびフェーズ3の繰り返しの処理を終了した後にフェーズ4を行う。フェーズ4はケース3に基づく診断である。フェーズ4では、存在しないと推定される故障はすべてのテストによる多重故障シミュレーションに基づいて判定される。フェーズ4で判定された存在しないと推定される故障を被疑故障集合から取り除く。図4は提案する診断法の流れ図を示す。

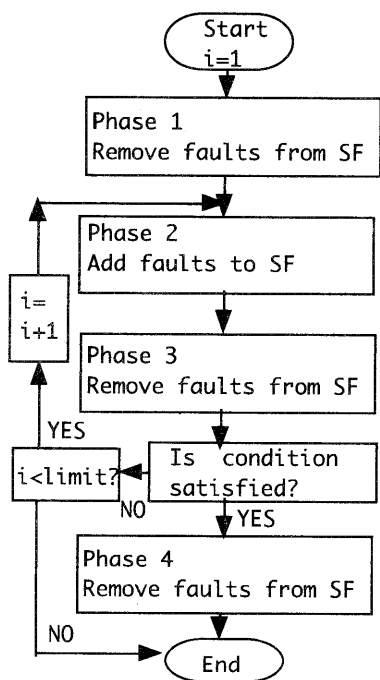


図4 診断法の流れ図。

多重縮退故障の仮定では、故障間にマスク関係が生じる場合がある [6]。故障間にマスク関係が生じた場合、単一縮退故障の仮定のもとでは検出可能であった故障が他の故障の影響によ

て検出できなくなる。本診断法では、すべてのテストによって故障のマスク関係が生じるならば、その故障を診断することができない。言い換えれば、多重縮退故障の仮定のもとですべてのテストによって検出することが不可能な故障は被疑故障として診断できない。

診断手順を以下に示す。

[診断手順]

いま、被疑故障集合 SF の初期値は冗長故障を除く代表故障の集合とする。FT-set は誤りテストの集合を示す。また、PT-set は正常テストの集合を示す。但し、繰り返し回数の上限 *limit* の値は予め設定する。

フェーズ1:

1-1: PT-set が空ならば、フェーズ2へ。それ以外の場合、PT-set から正常テストを選択する。

1-2: 正常テストを用いた単一故障シミュレーションを行う。

1-3: 正常テストによって検出できる故障を SF から除く。1-1へ。

フェーズ2:

2-1: FT-set が空ならば、フェーズ3へ。それ以外の場合、FT-set から誤りテストを選択する。

2-2: 誤りテストを用いて、SFのすべての故障を仮定した多重故障シミュレーションを行う。

2-3: 外部出力における結果と観測値を比較する。すべてが一致すれば、2-1へ。誤り外部出力において、正常値を得るならば、その外部出力を登録する。

2-4: 単一故障シミュレーションを行う。登録された外部出力において検出された単一縮退故障を SF に加える。単一故障シミュレーション用の故障集合に選択可能な故障がなくなれば、2-1へ。

フェーズ 3 :

- 3-1: PT-set から正常テストを選択する. 選択可能な正常テストがなければ, 3-5 へ.
- 3-2: SF のすべての故障を仮定した多重故障シミュレーションを行い, その結果と観測値を比較する. すべてが一致するならば, 3-1 へ.
- 3-3: 正常外部出力において, 故障値を得るならば, その外部出力を登録する.
- 3-4: 単一故障シミュレーションを行う. 登録された外部出力において検出された単一縮退故障を SF から除く. 単一故障シミュレーション用の故障集合に選択可能な故障がなくなれば, 3-1 へ.
- 3-5: 次の条件 1) または 2) のいずれかを満足するならば, フェーズ 4 へ. フェーズ 2 およびフェーズ 3 の繰り返し回数が上限値 *limit* を越えたならば, 診断を終了する. それ以外の場合はフェーズ 2 へ.
条件 1) すべてのテストに対して, 外部出力の観測値と多重故障シミュレーションの結果が一致する.
条件 2) i 回目 (現在) の診断によって得られた被疑故障の数が $i-1$ 回目の診断によって得られていた被疑故障の数と等しい.

フェーズ 4 :

- 4-1: 外部出力側から被疑故障を選択する. 選択した被疑故障を TF とする.
- 4-2: FT-set からテストを選択する. 選択可能なテストがなければ, 4-5 へ.
- 4-3: TF を除いたすべての被疑故障を仮定した回路の多重故障シミュレーションを行う.
- 4-4: すべての外部出力における観測値と多重故障シミュレーションの値が一致する場合は, 4-2 へ. そうでなければ 4-1 へ.

- 4-5: PT-set からテストを選択する. 選択可能なテストがなければ, 4-8 へ.
- 4-6: TF を除いたすべての被疑故障を仮定した回路の多重故障シミュレーションを行う.
- 4-7: すべての外部出力における観測値と多重故障シミュレーションの値が一致する場合は, 4-5 へ. そうでなければ 4-1 へ.
- 4-8: TF を SF から取り除く. SF の中に未選択の被疑故障があれば 4-1 へ. なければ, 診断を終了する. □

4. 実験結果

3. で述べた診断法を Sun Ultra 1 上に C 言語によって実現化した. 提案した診断法の性能を評価するために ISCAS'85 ベンチマーク回路に対して本診断法を適用した実験を行った. 実験ではランダムに故障箇所を選択している.

表 3 に単一, 2重, 3重および4重縮退故障の結果をそれぞれ示している. 表 3 の SF および CPU は, 被疑故障数および処理時間の平均をそれぞれ示している. 但し, 代表故障のもとでの被疑故障数を示している. それぞれ 10 個の故障回路に対する結果から本診断法は被疑故障を 2 個から 40 個程度に指摘できることを示している. また, 表 3 では, 先に我々が提案した診断法 [1], [8] を適用して得られた結果を示している. 本診断法で得られた診断結果と先に提案した診断法 [1], [8] で得られた結果の比較から本診断法はすべてのベンチマーク回路において被疑故障数を減少できることがわかる.

本稿で用いた多重故障シミュレーションは SF の要素である被疑故障のすべての組合せに対してシミュレーションを行わない. 従って, 故障間にマスク関係が生じている場合は必ずしもすべての故障箇所を被疑故障として指摘できないと考えられる. しかしながら, 本稿で示した実験結果においてはすべての仮定した故障が被疑故障集合の中に含まれていた.

表3 故障診断結果

回路名	単一故障		2重故障				3重故障			4重故障		
	SF	CPU (sec.)	SF	CPU (sec.)	SF[1]	SF[8]	SF	CPU (sec.)	SF[8]	SF	CPU (sec.)	SF[8]
c432	1.1	1.7	3.5	2.9	40.5	-	10.8	7.8	-	30.2	16.9	-
c499	1.1	1.1	7.3	3.5	-	-	16.0	17.8	-	26.2	38.7	-
c880	1.1	3.1	4.9	6.1	11.1	13.2	10.5	19.3	19.2	17.0	27.7	20.1
c1355	1.0	3.6	2.0	3.9	-	117.3	12.2	24.7	113.9	34.8	162	181.1
c1908	2.5	15.4	4.6	15.6	124.9	37.9	21.7	142	39.8	27.0	180	62.4
c2670	4.6	35.8	16.8	79.7	73.4	54.9	22.2	193	64.6	40.3	463	66.3
c3540	3.7	33.1	7.2	113	237.8	318.1	20.4	651	457.9	31.9	1.3K	514.7
c5315	4.1	88.5	8.5	94.7	85.2	108.1	23.1	416	116.3	30.3	1.6K	134.9
c6288	1.0	23.8	5.3	355	-	87.2	16.5	2.4K	110.9	38.4	4.1K	135.3
c7552	6.1	189	11.6	455	226	93.2	31.3	574	167.6	35.3	1K	151.2

5. あとがき

本稿では、単一/多重故障シミュレーションを用いた多重縮退故障の診断法について述べた。本診断法では、すべての被疑故障を被検査回路に仮定し、多重故障シミュレーションを行う。次に、多重故障シミュレーションの結果と観測値が一致するように、被疑故障集合へ故障を追加する処理および被疑故障集合から故障を削除する処理を繰り返し行う。4重故障までを仮定した実験結果では、本診断法は被疑故障を2個から40個程度に指摘できる。

参考文献

- [1] H. Takahashi, N. Yanagida and Y. Takamatsu: "Multiple Stuck-at Fault Diagnosis in Combinational Circuits Based on Restricted Single Sensitized Paths", Proc. ATS'93, pp.185-190, (Nov. 1993).
- [2] M. Abramovici and M. A. Breuer: "Multiple Fault Diagnosis in Combinational Circuits Based on an Effect-Cause Analysis", IEEE Trans. Comput., Vol. C-29, 6, pp.451-460, (June 1980).
- [3] T. Tamama and N. Kuji: "Integrating an Electron-Beam System into VLSI Fault Diagnosis", IEEE Design & Test of Computers, Vol.3 No.4, pp.23-29, (Aug. 1986).
- [4] M. Abramovici: "A Maximal Resolution Guided-Probe Testing Algorithm", Proc. 18th DAC, pp.189-195, (June 1981).
- [5] 山田輝彦, 濱田周治, 松本竜男, 高橋利彦, 中山尊雄: "組合せ回路における多重縮退故障の診断法", 信学論 D-I, Vol. J74-D-I, No. 1, pp.50-57, (Jan. 1991).
- [6] H. Cox and J. Rajski: "A Method of Fault Analysis for Test Generation and Fault Diagnosis", IEEE Trans. on Computer-Aided Design, Vol. CAD-7, No.7, pp.813-833, (July 1988).
- [7] N. Itazaki, T. Sumioka, S. Kajihara and K. Kinoshita: "Automatic Fault Location using E-Beam and LSI Testers", Proc. ATS'93, pp. 255-260, (Nov. 1993).
- [8] N. Yanagida, H. Takahashi and Y. Takamatsu: "Multiple Fault Diagnosis by Sensitizing Input Pairs", IEEE Design & Test of Computers, Vol. 12, No. 3, pp.44-52, Sep. (1995).
- [9] J. A. Waicukauski, V. P. Gupta and S. T. Patel: "Diagnosis of BIST Failures by PPSFP Simulation", Proc. ITC'87, pp. 480-484, (1987).
- [10] E. M. Rudnick, W. K. Fuchs and J. H. Patel: "Diagnostic Fault Simulation of Sequential Circuits", Proc. ITC'92, pp. 178-186, (1992).
- [11] P. G. Ryan, W. K. Fuchs and I. Pomeranz: "Fault Dictionary Compression and Equivalence Class Computation for Sequential Circuits", Proc. IC-CAD, pp. 508-511, (1993).
- [12] F. Brglea and H. Fujiwara: "A Neutral Netlists of 10 Combinational Circuits and a", Special Session on ATPG and Fault Simulator, Proc. ISCAS'85, pp.663-698, (June 1985).