

— パネルディスカッション —

## 次世代システム LSI を支える スーパーコネクタ伝送線路技術

オーガナイザ: 水野 正之†(NEC)、司会: 桜井 貴康‡(東京大学)  
パネリスト: 碓井 有三((株)マクニカ)、遠矢 弘和(NEC)  
益 一哉(東京工業大学)、松澤 昭(松下電器産業(株))

† NEC シリコンシステム研究所 〒229-1198 神奈川県相模原市下九沢 1120  
E-mail: m-mizuno@bc.jp.nec.com, Tel: 042-771-0664  
‡ 東京大学 国際・産学共同研究センター 〒153-8505 東京都目黒区駒場 4-6-1  
E-mail: tsakurai@iis.u-tokyo.ac.jp, Tel: 03-5452-6251

あらまし 高性能 LSI 設計での技術的な課題は、従来のトランジスタに起因するものから配線に起因するものへと変化している。たとえば、LSI 内電源電圧ドロップや変動、クロックジッタやスキュー、チップ内長配線によるデータレイテンシ増加などが LSI の性能向上を妨げている。このような問題を解決するものとして、スーパーコネクタが注目されている。スーパーコネクタは、従来の LSI 内の配線とパッケージでの配線の間を埋める役割を果たす配線で、数ミクロンから数十ミクロンの幅、ピッチ、高さからなる。また、システムインパッケージを実現する上で重要な役割を果たす。本パネルは、このようなパッケージあるいはプリント基板での配線と LSI 配線との橋渡しを果たすスーパーコネクタにどのような可能性があり、何が課題かを議論する。

キーワード 配線、スーパーコネクタ、システムインパッケージ、伝送線路

## Superconnects: Transmission Lines Capable of Supporting Growth of Future System LSIs

Organizer: Masayuki Mizuno † (NEC), Moderator: Takayasu Sakurai ‡ (University of Tokyo)  
Panelists: Yuzo Usui (Macnica, Inc), Hirokazu Tohya (NEC),  
Kazuya Masu (Tokyo Institute of Tech.), Akira Matsuzawa (Matsushita Electric Corp.)

† Silicon Systems Res. Labs., NEC Corp.  
1120 Shimokuzawa, Sagamihara, Kanagawa 229-1198, Japan  
E-mail: m-mizuno@bc.jp.nec.com, Tel: +81-42-771-0664  
‡ Center for Collaborative Res., University of Tokyo  
4-6-1 Komaba, Meguro-ku, Tokyo 153-8505, Japan  
E-mail: tsakurai@iis.u-tokyo.ac.jp, Tel: +81-3-5452-6251

**Abstract:** Technical issues on designing high performance LSIs have shifted from focus on transistors to wires. For instance, supply-voltage drop or fluctuation inside LSIs, clock jitter or skew, increased data latency due to long on-chip interconnects limit performance. Superconnects are gathering attention as having the ability to overcome these problems. Superconnects bridge the gap between wires in conventional LSIs and packages, and are several microns to tens of microns in width, pitch, and height. They also play a vital role in completing the system in package (SIP). This panel will discuss the possibilities and pending issues of superconnects that bridge on-chip wires and on-package/on-PCB wires.

**Key words:** Wire, Superconnect, System in package, Transmission line

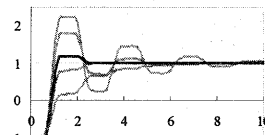
## プリント配線板(ボード)における高速/高周波伝送線路設計

(株)マクニカ 技術開発センター 碓井 有 三 〒226-8505 横浜市緑区白山1-22-2 白山Vハイテクパーク

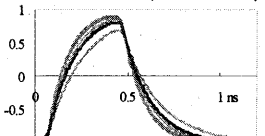
Tel 045-939-6151 Fax 045-939-6157 E-Mail usui@macnica.co.jp

### 駆動能力の最適化

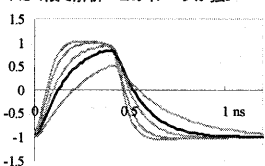
通常のボードでは6mAで十分  
反射/クロストーク/グラウンドノイズ  
2, 4, 6, 12, 24mAの解析例



LSI内部も4mAで十分(10mmの解析例)

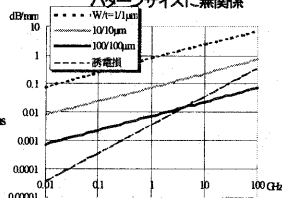


RC 1段で解析←このイメージが正しい



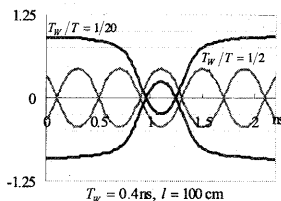
### 線路の損失項

抵抗損失は周波数の平方根に比例  
パターンサイズに反比例  
誘電損失は周波数に比例  
パターンサイズに無関係



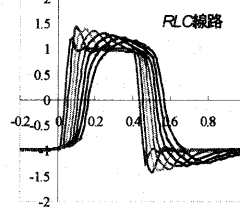
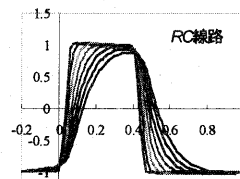
### 損失が波形に及ぼす影響

周波数特性によって、デューティ比の影響が現れる。



### インダクタンスの影響

RC線路: 原点から1次遅れ波形  
RLC線路: 時間軸の向きにシフト  
反射の影響  
5µm幅, l=2.5mm-20mm



## 超高速回路対応電源デカップリング技術

NEC

- コンデンサに対して3桁改善した低インピーダンス線路素子(LILC)を開発
- LILCを適正配置し、MOS FETの電源側に電磁波の壁を形成
- 電磁波の壁の機能
  - MOS FETから見たインピーダンスは広帯域で限りなくゼロ(信号電圧への非干渉条件)
  - スwitching電源又はバッテリーからは直流のみ選択的に透過(電磁波の非漏洩条件)

## 新しい超高速信号配線設計技術

ねらい

- 低消費電力・超高速スイッチング
- 電磁干渉フリー(デジアナ混在対応)
- 従来の配線設計法を大幅に変えない
- LSI~プリント基板の統合設計

要点

- 全ての信号配線を伝わる電気信号を電磁波と見なす
- スwitching動作を電磁波による充放電現象と見なす
- 配線抵抗による減衰定数を遅延時間短縮と波形整形に活用
- 矩形パルス応答: 6.25GHzで安定動作することを確認

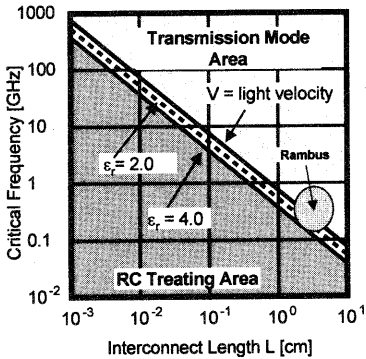
NECラボラトリーズ生産技術研究所EMC技術センター 遠矢弘和

# LSIチップ内における伝送線路配線の可能性

東京工業大学精密工学研究所 益 一 哉  
Tel & Fax: 045-924-5022 email: masu@masu-lab.com

長距離配線では、基本的に伝送線路としての取り扱いが必要

伝送線路配線(検討すべきこと)



線路構造

- 多層配線に適した構造を考える。
  - マイクロストリップ構造、同軸構造はたぶん不可能
  - ベア線を基本とするのがよいはず。
  - 特性インピーダンスはいくらにすべきか？
- 回路形式(検討事項)
- 伝送線路ではインピーダンスマッチングをとることが基本であることを認識した上で考える！
  - オードックスには差動回路駆動。低消費電力設計が問題。基本的には一方向のデータ伝送だけ。バスライン構成をどうするか？
  - CMOSでReceiveするとき、完全反射であることをわかった上で設計する。どれだけスピードをあげることができるかが問題。設計として複雑。

70nm node in 2007

$f_{global} > 2\text{GHz}$ ,  $f_{local} > 7\text{GHz}$   
Chip size = 2.5cm

配線長 2mm 以上のGlobal配線  
伝送線路配線  
配線長 500 $\mu\text{m}$  以下のLocal配線  
従来のRC集中定数回路

## スーパーコネクタ伝送線路技術

松下電器産業(株) 半導体社 半導体先行開発センター  
松澤 昭 matsu@mrg.csdd.mei.co.jp

スーパーコネクタが提供

効果

- 低抵抗配線
- 高誘電体容量
- Hi-Q インダクタトランス
- Si/化合物/光混合デバイス
- 最適ルール/最適デバイス

- IRドロップの減少
- デジタルノイズの減少
- 超高速/高信頼性LSI
- 低ジッタ/超高速クロック
- 高性能/低電力RF回路
- 光/電気スイッチ
- 低コスト・高性能システム

スーパーコネクタの課題

- ローコスト化 高信頼性
- キラーアプリ
- ビジネスモデル
- 各種標準化(工法・チップ流通・ESDなど)
- 設計体系・統合EDA