

## ロータリエンコーダ用誤差測定回路の高度化

玉真 昭男<sup>†</sup> 杉浦 正大<sup>‡</sup> 益田 正<sup>†</sup>

<sup>†</sup> 静岡理科大学理工学部 〒437-8555 静岡県袋井市豊沢 2200-2

<sup>‡</sup> 静岡理科大学大学院 〒437-8555 静岡県袋井市豊沢 2200-2

(現 オーム電機株式会社 〒430-0906 静岡県浜松市住吉 2-28-25)

E-mail: <sup>†</sup> {tam@cs, masuda@ee}.sist.ac.jp, <sup>‡</sup> m-sugiura@ohm.co.jp

あらまし ロータリエンコーダは機械の自動化に欠かせない角度センサとして広く使われ、高精度化が求められている。しかし、これまでエンコーダを高精度に測定する方法がなく、精度に関する情報は十分ではなかった。著者らの校正システムは、数十万点にも及ぶ全角度目盛の誤差を高精度に、かつ、短時間で自動測定出来る点に特長がある。今回、本システムの一層の高精度化のため、エンコーダ信号最大 40 本、角度目盛最大 6700 万点の測定が可能な誤差測定回路を設計し、20 万ゲート FPGA を用いて 1 チップ化した。

キーワード ロータリエンコーダ、校正システム、リコンフィギャラブル・ロジック、誤差測定回路、FPGA

## Enhancement of an Angular Position Error Measurement Circuit for Rotary Encoders

Teruo Tamama<sup>†</sup>, Masahiro Sugiura<sup>‡</sup> and Tadashi Masuda<sup>†</sup>

<sup>†</sup> Faculty of Engineering, SIST, 2200-2, Toyosawa, Fukuroi-Shi, Shizuoka, 437-8555 Japan.

<sup>‡</sup> Graduate School of System Engineering, SIST, 2200-2, Toyosawa, Fukuroi-Shi, Shizuoka, 437-8555 Japan.

Presently, OHM Electric Co., Ltd., 2-8-25, Sumiyoshi, Hamamatsu-Shi, Shizuoka, 430-0906 Japan

E-mail: <sup>†</sup> {tam@cs, masuda@ee}.sist.ac.jp, <sup>‡</sup> m-sugiura@ohm.co.jp

**Abstract** A new error measuring circuit for highly-accurate rotary encoders has been designed and developed.

**Keyword** Rotary Encoder, Calibration System, Reconfigurable Logic, Error Measuring Circuit, FPGA

### 1. はじめに

角度センサの一種であるロータリエンコーダは、ロボット、NC 工作機械、天体観測機器、工場の自動化ラインなどに広く使われ、ますます高精度化が求められている。しかし、実角度目盛だけで数万点、内挿回路による擬似目盛も含めると数千万点にも及ぶ角度信号を出力するエンコーダを高精度に測定する方法がなく、精度に関する情報は十分ではなかった。2002 年、ロータリエンコーダのための国家標準が制定され、これを特定標準器としたトレーサビリティ体系が日本に確立することになった。一方、ドイツも古くからロータリエンコーダ用の国家標準を設置し、ますます高精度な標準を開発している。今後、国家間の標準比較や、国際標準の確立への機

運も高まり、また、ロータリエンコーダの校正の需要も急増することが予想され、ますます高精度な校正装置の開発が期待されている。

我々はこれまでに高精度校正装置を開発し<sup>1, 2)</sup>、日本の国家標準やトレーサビリティ体系確立に協力してきた。1 つの成果は 2001 年までに開発したエンコーダ校正システムで、エンコーダの全角度目盛 225,000 点の誤差データを自動測定する機能を持ち、角度分解能  $\pm 0.001''$ 、システム校正精度  $\pm 0.05''$  を達成した。本システムは、経済産業省産業技術総合研究所に納入され、2002 年 4 月に国家標準に認定された。この中の誤差測定回路は、それまで市販の IC を組み合わせて作られていた回路を VHDL を用いて設計し直し、かつ、10 万ゲ

トFPGAを用いて1チップ化したものである。本FPGAを搭載したPCIバスインタフェース付のPC用誤差測定回路ボード<sup>3)</sup>を開発し、本校正システムに搭載した。

現在、一層の高精度化を目指した新しい校正装置の開発を計画しており、この装置の誤差測定回路と測定ソフトを併せて開発することとなった。そこで、前述の回路に大幅な改良を加え、エンコーダ信号最大40本、内挿回路にも対応して、角度目盛最大6700万点の測定が可能な誤差測定回路を設計し、20万ゲートFPGAを用いて1チップ化したので報告する。

## 2. ロータリエンコーダの構造

エンコーダには光学式、磁気式、電磁誘導式などがあるが、

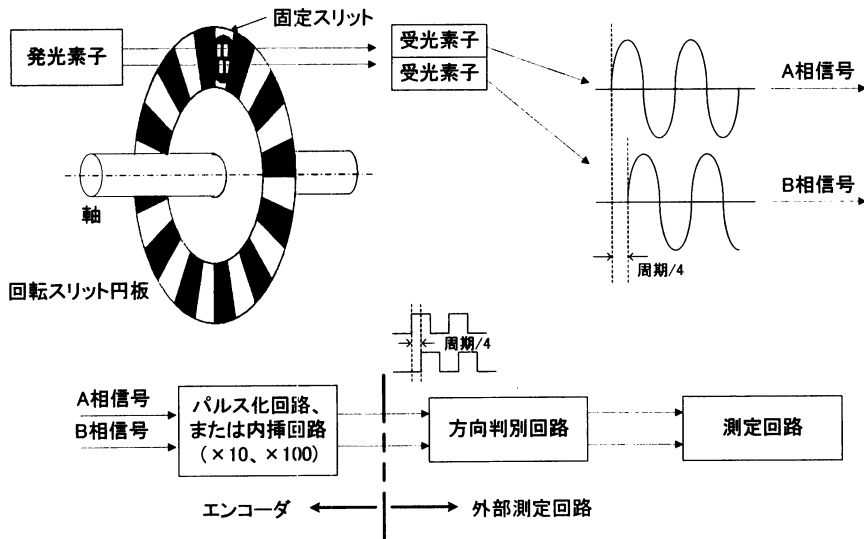


図1 光学式エンコーダ原理図

## 3. ロータリエンコーダ校正システム

従来、角度の校正法としては、一段高精度な「標準器」との比較測定法や、「標準器」を必要としない「自体検査法」と呼ばれる方法があった。後者の「デバイダ法」や「ロゼッタ法」は、角度標準器の校正法として使われてきたが、エンコーダに適用しようとする、目盛数が多いために誤差の累積で高精度測定は不可能であったり、膨大な数の測定データが必要になったり、実用的ではなかった。著者らはエンコーダの校正にフーリエ成分検出法の有用性を見出し、この方法を実用レベルまで発展させたマルチ再生ヘッド法<sup>1)</sup>と等分割

最も多く使われている光学式の構造を図1に示す。光源から出た光は光学系を通り、平行光となって、角度目盛板を照射し、回転目盛板と固定目盛板を通過した光が検出部で信号に変換され、後段の信号処理回路に送られる。現在、いろいろな種類のエンコーダが市販されているが、高分解能なものは光学式エンコーダで一回転に数万目盛、磁気式、電磁誘導式では数百目盛を角度情報として持つ。電子回路を使って数十から数万倍に高分解能化する内挿回路も多く使われている。精度は $\pm 0.2''$ （500Km先の50cmに相当する角度）が最高である。

平均法<sup>2)</sup>を考案し、実際に校正システムを製作して、その性能を確認出来た（図2）。

## 4. 誤差測定回路

### 4.1. 誤差測定回路の位置付け

図3にエンコーダ校正システムの構成とその中での「誤差測定回路」の位置付けを示す。誤差測定回路は、基準エンコーダA、B、及び被校正エンコーダCの各目盛位置を測定する「エンコーダ信号測定」回路、全体を等速回転させるため「等速回転制御」回路、エンコーダAとB、C間の相対角度を一定の間隔で変えながら自動測定するための「割出制御」

回路の主に3つの回路ブロックからなる。

方式である。

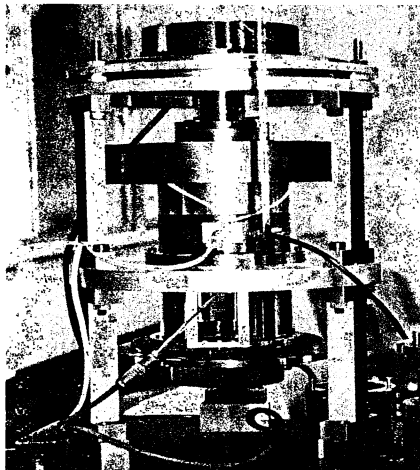


図2 等分割平均法を適用した校正システム

#### 4.2. 回路構成

図4に誤差測定回路のブロック図を示す。本回路は10個のブロックより構成されている。実際に誤差測定を行うブロックは、「時間変換方式回路(TCONV)」と「カウンタ方式回路(COUNT)」の2つで、それぞれの名称が示す2つの測定方式に基づいている。時間変換方式<sup>1),2)</sup>は著者の1人益田らが考案した方式であり、「カウンタ方式」は広く世の中で使われている

#### 4.3. 時間変換方式回路

図1に示すように、エンコーダの回転に伴い、目盛1つごとに duty 50%で1/4周期ずれた2つの信号A相、B相信号が出てくる。A相に対するB相の位相の遅れ、又は進みで、回転方向を判別することが出来る。角度原点からはZero位置を表すZ信号が1回転につき1回出力される。時間変換方式ではA相信号とZ信号を用いる。基準エンコーダA、B、及び被校正エンコーダCの3つのエンコーダを用いるが、エンコーダA、Bには平均化による誤差の相殺のため複数ヘッドが搭載されている。図3の場合はそれぞれ4ヘッドのケースを示しており、ここからは各4個の信号が入力される。

時間変換方式回路(TCONV)のブロック図を図5に示す。本回路の機能は大きく3つに分かれる。1つは測定の要となるカウンタ回路、ラッチ回路であり、測定の精度に影響する。2つ目は測定データを保存するためのFIFO、メモリ書込み回路であり、測定速度やデータ数に影響する。3つ目は測定状況を管理する測定条件設定回路、測定制御回路であり、測定条件や開始・終了の制御を行う。

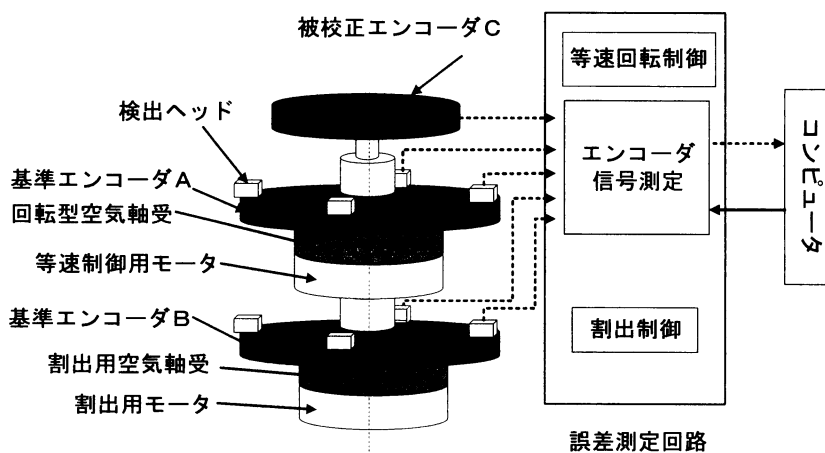


図3 エンコーダ校正システムの構成

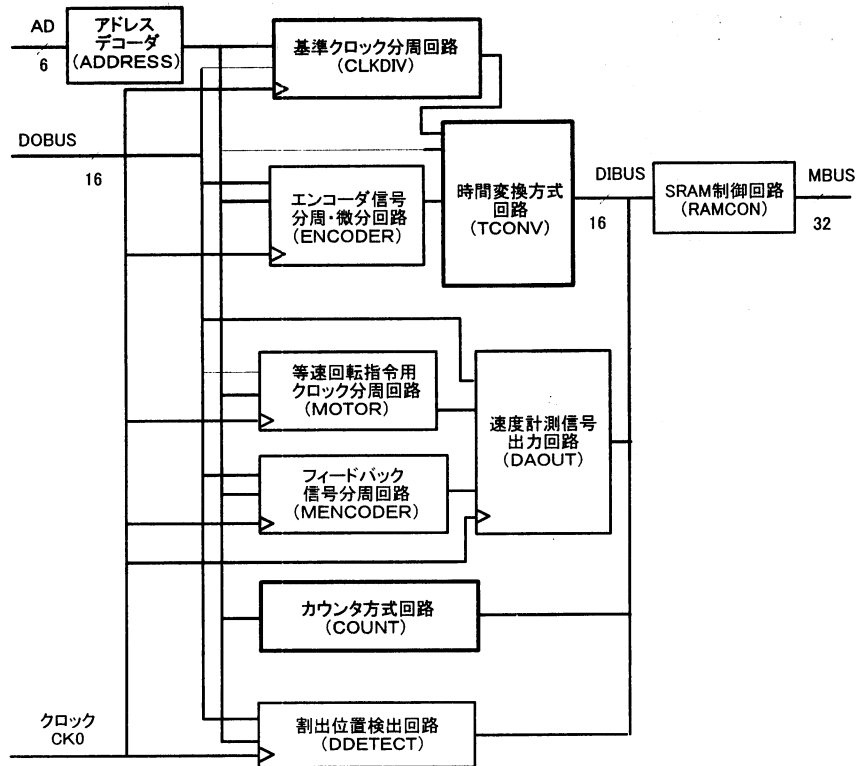


図4 誤差測定回路のブロック図

また、典型的なエンコーダ信号の周波数と位相の関係を図6に示す。エンコーダA、Bの場合、1つの目盛に対し、それぞれ4個の検出ヘッドからの信号が、位相がずれて検出される様子を示している。周期数十 $\mu$ s、duty 50%のパルスは測定には不向きであるので、図4に示すように前段に微分回路を設け、1目盛につき1個、メインクロック(100MHz)1周期分のパルス波形を生成して、時間変換方式回路(TCONV)に入力している。エンコーダA、Bの目盛はそれぞれ225,000、36,000個であり、また被校正エンコーダのそれも36,000個とすると、1回転で

$$225,000 \times 4 + 36,000 \times 4 + 36,000 = 1,080,000$$

点のパルスが入ってくる。この各目盛の角度位置を時間に変換し、24ビットカウンタのカウンタ値として後段のメモリ(256MB DIMM)に記憶する。なお、Z信号は測定開始のスタートパルスとして利用する。

#### 4.4. 改良点

「時間変換方式」<sup>1),2)</sup>では、カウンタのクロック周波数によって分解能が決まる。今回、100MHzで動作するように

改良した結果、分解能が0.001秒に向上した。

エンコーダの測定において、1つのエンコーダに複数の検出ヘッドを取り付け、この測定データを平均化することにより高精度化を図れる。測定可能な本数を増加させることにより、3つのエンコーダ全てに複数の検出ヘッドを使用した同時測定が可能となる。誤差測定回路としてはエンコーダ信号最大40本までの入力を可能とした。

測定データ蓄積用メモリとして256MB DIMMを使用したことにより、角度目盛最大6700万点の測定が可能になった。

#### 5. 設計結果

設計に使用したVHDLの総コード数は約6500行、論理合成した回路規模は約14万ゲートになった。

#### 6. ボード設計

プリント基板設計にはProtel Technology社のPCB CADソフトProtel 99 SEを使用した。完成した、32ビット3.3V単一電源仕様のPCIバスI/Fを持った新しいエンコーダ用誤差測定ボードを図7に示す。

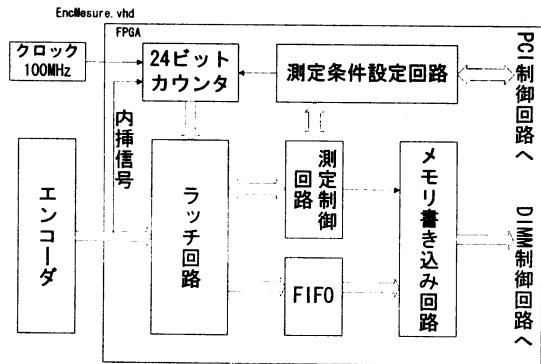


図5 時間変換方式回路のブロック図

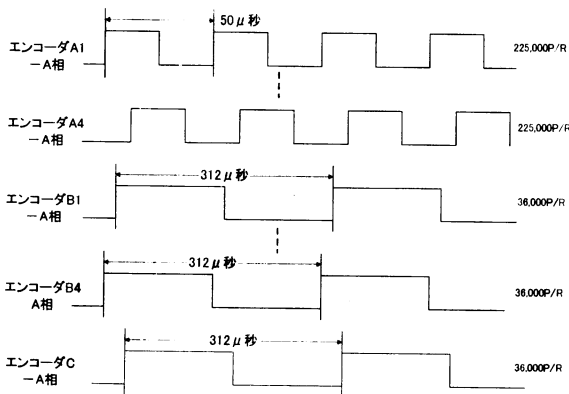


図6 典型的なエンコーダ信号の例

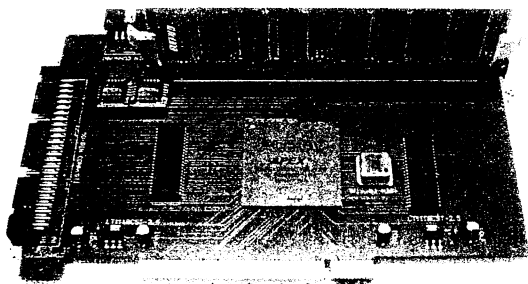


図7 ロータリエンコーダ用誤差測定ボード

## 7. 測定結果

エンコーダ擬似信号を入力として使用した誤差測定回路の測定結果を図8に、実際のエンコーダの測定結果を図9に示す。

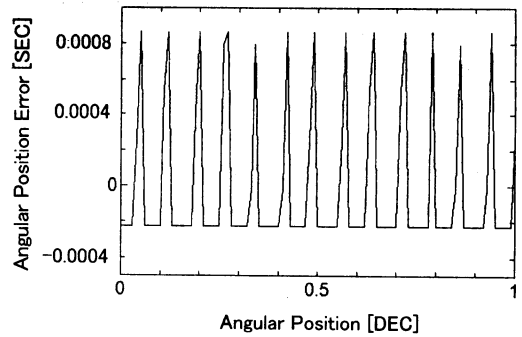


図8 擬似エンコーダ信号を用いた測定結果

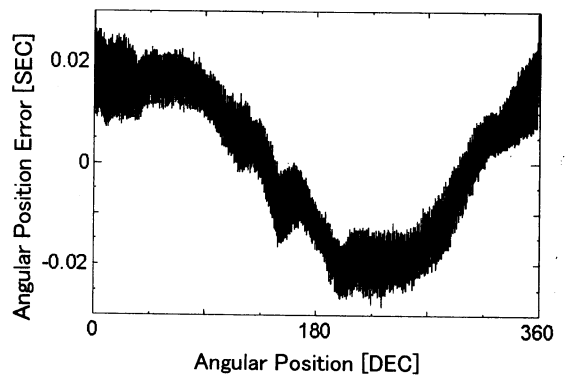


図9 実機による測定結果

擬似エンコーダ信号はほとんど誤差がないため、ここで出てくる誤差は測定ボードの分解能となる。図8に示すように、相対角位置誤差0.001秒を達成した。また、最大40本のエンコーダ信号の測定ができ、メモリも最大6700万点の測定ができた。

## 8. リンコンフィギャラブル・ロジックの活用

ロータリエンコーダ校正システムの開発を効率的に行うため、本体である機構部分の完成を待たずに電子回路部分のデバッグをいかにして行うかは、重要な問題であった。この目的にリンコンフィギャラブル・ロジックが役に立った。リンコンフィギャラブル・ロジックならではの活用法を紹介する。

図6はエンコーダ本体からの典型的な出力信号の例であるが、これと同じ擬似エンコーダ信号発生回路をVHDLで設計した。エンコーダからの実信号は目盛誤差を含むため、各ヘッドからの信号のパルス立ち上がり位置の位相は一定ではなく、毎回少しずつずれている。しかし、この擬似信号発生回路からの信号は、誤差を

含まないため位相は常に一定で、いわば理想的なエンコーダ出力信号である。

図7の誤差測定ボードを2枚用意し、そのうちの1枚のFPGAに擬似エンコーダ信号発生回路を書き込む。このボードは、周波数と位相の異なる最大40本の擬似エンコーダ信号を発生することが出来る。残りの一枚は本来の誤差測定回路ボードとする。2枚のボードを測定用PCのPCIスロットに差し込み、両者を50ピンのストレートケーブルでつなぐ。こうして、実際の信号と同等の擬似エンコーダ信号を用いることで、誤差測定回路のデバッグを効率よく、しかも装置完成前に済ませることが出来た。

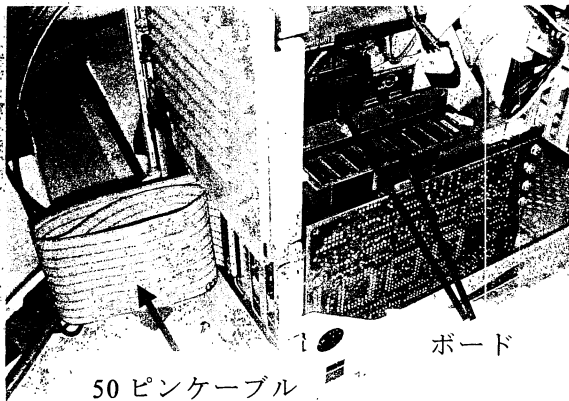


図10 2枚のボードを接続してデバッグ

また、システム完成後も、さまざまなトラブルシューティングに用いることが出来る。例えば、本機のような高精度測定器の場合、微少なゴミの付着等の些細な

原因で急に誤差が拡大し、測定不能になるといったことが発生する。そのようなとき、機械部分の不良なのか、電子回路の不良なのかの切り分けがいつも問題になる。このようなときも、予備の誤差測定ボードを擬似エンコーダ信号発生ボードとし、図11の接続テストをすることで誤差測定ボードの良否を即座に判定することが出来る。

## 9. まとめ

高精度ロータリエンコーダ校正システム用誤差測定回路を設計し、20万ゲートFPGAを用いて1チップ化することにより、最大40本のエンコーダ信号の同時測定と、角度目盛最大6700万点の誤差測定を可能にした。

## 謝辞

本研究の一部は文部科学省科研費・基盤研究(C)(2)-16560372の助成を受けて行ったものである。関係各位に深く感謝します。

## 文献

- 1) 益田他, “角度検出器の精密自動校正システムの開発”, 精密工学会誌, 52, 10(1986)66-72.
- 2) T. Masuda and M. Kajitani, “High Accuracy Calibration System for Rotary Encoders”, J of Robotics and Mechatronics, Vol. 5 No. 5(1993)448-452.
- 3) 玉真, 益田, “ロータリエンコーダ用誤差測定回路の開発”, 第10回FPGA/PLD Design Conference, ユーザ・プレゼンテーション No. 15(2003) 131-138.