

[招待論文] VCore 技術と VCDS プロジェクトの概要

村岡 道明

株式会社 半導体理工学研究センター(STARC)

〒222-0033 神奈川県横浜市港北区新横浜 3-17-2 友泉新横浜ビル 6 階

Tel:045-478-3300 Email:muraoka@starc.or.jp

あらまし 高集積化された大規模な SoC(System on a Chip)の設計生産性を飛躍的に向上させ、開発期間を短縮するための設計技術として VCDS(Virtual Core based Design System)の研究開発が進められている。技術内容としては、SoC 設計に新たに V コア(Virtual Core)の概念を導入することにより、上位設計レベルにおける再利用設計技術を確立するとともに設計自動化のための技術を研究開発する。本技術の確立により、半導体を含む情報通信分野の共通基盤技術形成に貢献することができる。

キーワード 上位設計、ハード/ソフト協調設計、再利用、IP、V コア、VCDS

VCore Technology and VCDS Project

Michiaki Muraoka

Semiconductor Technology Academic Research Center(STARC)

6F Yusen Shin-yokohama Bldg.

3-17-2 Shin-yokohama, Kohoku-ku, Yokohama, Kanagawa 222-0053 Japan

Tel:+81-45-478-3300 Email:muraoka@starc.or.jp

Abstract VCDS(Virtual Core based Design System) has been under research and development as the design technology which improves the design productivity of SoC(System on a Chip) and shorten the design turn around time drastically. The R&D focus on the re-use methodology and the design automation for large scale SoCs in high level design phase, based on the concept of VCore(Virtual Core). These technologies will contribute the establishment of the infrastructure for the IT industry including semiconductor.

key words High level design, HW/SW Co-design, Re-use, IP, VCore, VCDS

1. はじめに

21世紀の高度情報通信社会を構築するための不可欠な要素として、エレクトロニクス機器は今後社会のあらゆる分野に浸透し、社会生活に密着した形で活用されていく。この高機能・高性能で小型・軽量・低消費電力かつ信頼性の高いエレクトロニクス機器はその構成要素であるLSIの技術進歩により初めて実現が可能となる。従来はマイクロプロセッサやメモリなどの汎用LSIやASICと呼ばれるカスタム論理LSIを組合わせてエレクトロニクスシステムを構成してきたが、今後はこれらのLSIの大部分を1チップに集積したSoCが主流になると考えられる。さらに、製品サイクルの短縮化により、多品種のSoCを短期間で開発する要求が強くなってきている。一方、半導体プロセスの微細化技術の進展により、SoCの集積規模は増加の一步を辿り、2010年には、 $0.1\mu\text{m}$ 以下のプロセスデザインルール(おそらく、 $0.05\mu\text{m}$)で、1億論理ゲートをSoCに集積することが可能になると言われている。しかしながら、SoCの大規模化・複雑化により、今後設計工数と消費電力はますます増大化し、現状の設計技術のもとでは、“設計生産性と消費電力の限界”に達するといわれており(図1のSoCロードマップにそれを示す)、これを回避するための設計技術の開発が必須である。

2. SoC設計の課題と将来のあるべき姿

従来より設計の効率化を行うために再利用設計は設計の各フェーズや各設計グループで行われてきた。90年代の後半では、RTレベルでIPによる再利用が普及してきた。SoCの設計分野では、IPとは「再利用を前提に設計された回路資産」のことを指し、現在業界団体では、標準化や関連技術開発が進められている。しかしながら、飛躍的な設計効率の向上のためには、IPの再利用では限界がある。例えば、

- (i)機能の実現方法についてフレキシビリティがない
- (ii)インタフェースのフレキシビリティが不足
- (iii)プロセスポータビリティがない、あるいは、不十分
- (vi)ソフトウェアは対象外

などの問題点は、RTレベルでの本質的な解決は困難であり、さらに上位のシステムレベルやアーキテクチャレベルに立ち戻って解決する必要がある。

これらの問題点を解決するために、Vコア(Virtual Core)の概念を導入する。VコアはRTレベルよりさらに上位の設計レベルにおける再利用の仕組みを提供するものためのものと位置付ける。今後の上位設計技術の方向としては、Vコアによる上位設計での再利用を前提とした自動化技術を研究開発していくべきと考え

年	1999(NOW)	2002	2005	2010
ゲート規模 (カスタム)	1000万G	4000万G	2億G	20億G
(SOC)	500万G	2000万G	1億G	10億G
(論理ゲートの割合)	80%/400万G	50%/1000万G	30%/3000万G	10%/1億G
Tr数 (カスタム)	5000万	2億	10億	100億
(SOC)	2500万	1億	5億	50億
デザインルール	$0.25\mu\text{m}$	$0.13\mu\text{m}$	$0.10\mu\text{m}$	$0.05\mu\text{m}$
設計期間	10人年	100人年	200人年 → 10人年	1000人年 → 10人年
回路再利用率	0-10%	20%	30% → 90%	50% → 99%
性能	200MIPS	500MIPS	2GIPS	10GIPS
クロック周波数	150MHz	400MHz	1GHz	5GHz
消費電力 (チップ)	数W	10W	50W → 0.5~2W	数100W → 0.5~2W

(注)→:目標値

図1. SoCロードマップ

る。

3. VCDS の主要技術

V コアによる上位設計での再利用を前提とした設計自動化を実現すべきシステムとして、VCDS(Virtual Core based Design System) [1],[2],[3],[4],[5]を提案してきた。以下に、V コアおよび VCDS の技術内容について示す。

(1)V コアとは

再利用可能な機能ブロックをシステムレベルやアーキテクチャレベルなどの上位の抽象レベルで表現したもので、内部機能やインタフェースが可変であることを特徴とする。

(i)機能Vコア

システムレベルの設計で用いるVコアである。SoC を構成する機能仕様が記述された機能要素であり、ハードウェア/ソフトウェアが未分割である。

(ii)ハードVコア

アーキテクチャレベルの設計で用いるVコアである。ハードウェアで実現する機能要素を動作レベルで記述したものであり、RTレベルのIPの上位概念である。機能の実現方法、インタフェースおよび内部構造が再構成可能であり、設計品質(性能、規模、消費電力など)の予測が可能である。

(iii)ソフトVコア

アーキテクチャレベルの設計で用いるVコアであり、ソフトウェアで実現する機能要素を汎用的なソフトウェア言語(C、C++など)で記述したものであり、組み込みソフトウェアの上位概念である。機能の実現方法や内部構造が再構成可能であり、設計品質(性能など)の予測が可能である。

(2)VCDS の主要技術

VCDS はシステムレベルとアーキテクチャレベルでの各種設計自動化技術をシステム化したものであり、図2に全体の主要技術を示す。VCDSの研究テーマは、以下に示す5つの大きな研究テーマから構成される。

(i)システム仕様定義技術

システムレベルで SoC の機能を定義し、GUIやシステム記述言語により機能を記述し、その検証を行うとともに、他とのインタフェースを可能とするシステムレベルモデルを生成する。

(ii)アーキテクチャ生成

システムレベルモデルを入力し、ハードウェア/ソフトウェアのトレードオフを行う。トレードオフの内容としては、CPU、OS、命令セットの選択、および、適当なハードVコア/ソフトVコアを選択を行い組み合わせを決定し、最適なアーキテクチャを生成する。また、インタフェース方式、テスト方式の決定、性能予測、および、アーキテクチャレベルの検証などを行う。

(iii)ハードVコア生成

各種のハードVコアおよびそのインタフェースについて、その動作記述から最適なRTレベルの記述を生成する。本技術には、プロセッサコアの生成や専用ハードウェアの合成(高位合成)も含まれる。また、その性能予測、HW/SW 協調検証、テスト容易化などを行う。

(iv)ソフトVコア生成

各種のソフトVコアおよびそのインタフェースについて、その汎用言語記述からCPUに依存した記述を生成する。また、OSの選択、コンパイラの生成やタスク割付なども行う。また、その性能予測、HW/SW 協調検証などを行う。

(v)V コアプラットフォーム

各種Vコアが格納されるVコアデータベースを核として、Vコア開発支援ツールや物理データインタフェースを含めたVコアプラットフォームが構築される。本プラットフォームをしようすることにより、SoCやVコアの開発時にVコアの再利用が容易となり、開発効率を大幅に向上することができる。

VCDSシステム構成

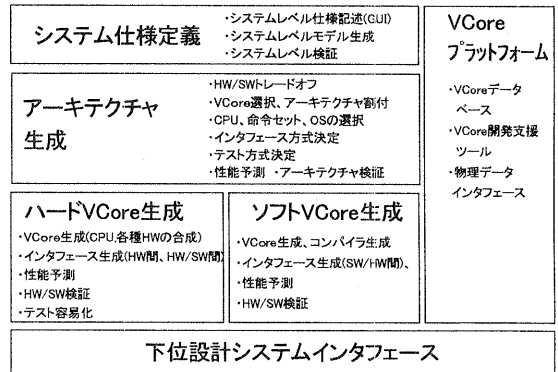


図2. VCDS の主要技術

以上に示すように、VCDSには各種の設計自動化の要素技術が統合され、将来のSoC設計の設計効率を大きく向上させると期待される。また、上記の研究開発テーマの他に、具体的なVコアやSoC開発をVCDSを使用して実証する研究開発も同時に行なわれており、実証の目標値として、2005年に開発効率の20倍向上、さらに、2010年に100倍向上をする技術を確認することが掲げられている。

さらに、設計技術の確立の一環として、上位設計レベルの設計技術に関する設計手順、設計規約、データベースインタフェースなどの共通化、標準化を推進することにより、開発設計効率の向上を進めていく。

4. SoCの将来方向とSoC産業の創出

今後のSoCの方向として、応用分野ごとに最適な組み込みCPUを核として、最適なハードVコア/ソフトVコアを集積することによりSoCが実現される。

日本は世界の主要なエレクトロニクス機器の開発拠点の1つであり、21世紀の高度情報通信社会を構築するため今後とも多種の機器が開発されていく。これらの機器の応用分野に対応して、多くのSoCの需要が期待されており、タイムリなSoC開発が要求される。一方、プロセス技術の微細化によるSoCの大規模化・複雑化により、SoCの設計工数は増大化する方向にある。

これらの要求や問題を解決するためには、VCDSが提供する技術や手法を効果的に使用すると同時に、SoC開発をシステム側と半導体側で分担するのではなく、両者にまたがるSoC開発を一括して効率的にかつ高品質で開発する仕組みが産業界として必要であり、図3にそれを示す。

この仕組みは、VコアやSoC開発を上流から下流まで効率的に開発を可能とする体制とSoC設計技術の開発を同時に行える体制から構成され、両者の技術を利用し合いつつ、お互いの技術に磨きをかけることが重要であり、日本の社会に適合しやすい新社会システムとして構築されることを目指すべきと考える。

現在の日本は設計技術を米国に頼る傾向が著しく強いが、このままでは設計技術が強い米国などの海外に上記の仕組みの構築までも先を越

されかねない。日本を21世紀の電子技術立国として復活させるためには、SoC設計技術とSoC開発からなるSoC産業を海外に先行して育成することが重要であり、今がその正念場であるといえる。

SoC産業の創出による21世紀の電子技術立国の復活！

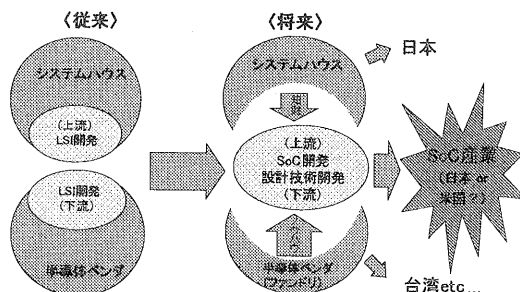


図3. SoC産業の創出

5. おわりに

現在、研究開発を進めているVCDSの技術内容とそれによる将来のSoC設計技術、SoCの方向、および、SoC開発環境について述べた。本技術を確認、普及することによる波及効果として、半導体を含む情報通信分野の産業の活性化と21世紀の新規SoC産業創出のための共通基盤技術形成に貢献することが期待できる。

[参考文献]

- [1] M.Muraoka, "EDA Technology Direction Towards 2010", SASIMI' 98
- [2] M.Muraoka, "VCDS:Virtual Core based Design System", ASP-DAC' 99
- [3] 村岡道明, "最上位設計技術によるシステムLSIの将来と展望", STARCシンポジウム' 99, 1999年9月
- [4] 村岡道明, "VCDS:再利用を前提とした上位設計技術", 学振165研究会, 1999年10月
- [5] 村岡道明, "21世紀のSoC産業を創出する次世代設計技術", デザインガイア2000, 2000年11月

本研究開発(VCDS)は、新エネルギー・産業技術総合開発機構(NEDO)から半導体理工学研究センター(STARC)に委託された「SoC先端設計技術の研究開発」の一部として実施されています。