

図形処理用複合計算機システムのための

接続装置と番地変換機構

野島峰次郎 天野佳之 内田俊一

(慶應義塾大学 工学部) (電子技術総合研究所)

1. はじめに

複数のミニコンピュータを結合した複合計算機システムでは、処理の並列化による高速性、構成の柔軟性およびシステムの拡張可能性、高信頼性、価格性能比の良さなどの利点が生かせるため、様々な環境の下で特徴ある結合方式を持つミニコンによる複合体が、これまで数多く開発・発表されている。^{[1][2][3][4][5]}

これらのシステムのうちで、計算機間の結合の密着ものについて見ると、使用に供されているものは、その用途が明確な専用機的特性をもつシステムに多いことが注目される。^{[1][2]} 現段階での計算機間の接続装置の開発上の問題点を考えてみると、システムの構成がその用途と無関係では無いことがわかる。接続装置の開発における問題点をまとめみる。

- 1) 接続装置の開発コストは、現状では高価であるため、システムが十分価格性能比を達成できるかどうかを前もって見極める必要がある。そのためにはそのシステムがどのような応用に用いられるかということが明確でないと予測は困難である。
- 2) 接続装置が、用途に依存し、汎用性のあるものとするにも種々の利点はあるが、高コスト・フットを実現するには、接続装置自体が、応用される問題に適したものであることが望ましい。
- 3) 接続装置の設計にあたっては、オペレーティング・システムやアプリケーションの構成をも含めた全体のシステムを考慮したうえで、各所で最適化あるいは妥協を迫る必要がある。そのためには、その用途と問題点がよく把握されているに付けなければならない。

様々な面から見て、用途に応じた結合方式を採り、個々に接続装置を開発することは、利点があるにもかかわらず、実際上はかなりの困難である。そこで、より汎用性があり、しかもその用途に適するように変更できる余地のあるシステムとすることによって、開発の労力と問題に対する適応性という二つの相反する問題の間の妥協点を見出すことができる。今述べた問題を考慮したうえで、より汎用性をもつ結合方式や接続装置を実現する方法としては、ダイナミック・マイクロプログラミング等の技術を用いることにより、接続装置に、解くべき問題の性質や接続される計算機の性格に応じ、それに適合できるように可変構造性を持たせることが考えられる。しかし、このような汎用性のある接続装置について研究を進めていく一方、どのような結合方式をとり、どのように接続装置を設計したらよいかと個々の問題について十分検討していくことも必要である。

本論文で述べる図形処理用複合計算機システム POPS (Picture processing Oriented Poly processor System) においては、図形に代表される二次元配列の構造をもつデータを取扱ううえで有効な、二次元データ用番地変換機構をハードウェア化して組込むとともに、この番地変換の考え方をより一般的なものとする目的で、マイクロプログラムにより変換を行うことのできる計算機接続装置を開発している。この接続装置は、二次元配列等、データの持つ構造に適した番地変換を行うことができ、接続装置の汎用化についての実験を行うことと意図している。本論文では、

これらを中心として，POPSの用途，構成について述べる。

2. POPSの用途と構成要素

POPSは，図形処理の実験を行うためのシステムであり，顔写真，指紋，航空写真などの図形データを取り入れ，雑音除去，輪郭抽出，線画化，各種特徴抽出などの処理を行う。図形処理や図形認識の実験においては，数々の困難な問題が存在するが，これらは複合計算機システムの用途として取り組む価値のある点も持っている。たとえば，図形データは二次元配列という簡単ではあるが構造をもっていること，データ量が膨大であり，大きな記憶容量を必要とすること，また処理時間が長くかかるため，実験能率の向上の点からも，処理の高速化が要求されること，並列処理の対象と作り易いこと，認識の段階では，リスト構造をもつデータなども扱う必要があること，等等である。

図形処理実験のための計算機システムとして見た場合，複合計算機システムは，図形データ，ファイル・システム，記憶装置等の資源の共有，実験規模の拡大に伴うシステムの拡張，各計算機のもつハード，ソフトの特徴を生かした処理の分業などが容易であり，都合がよい。

また，POPSは図形や行列などの二次元データ処理に適した複合計算機システムの研究をする，ハードウェア，ソフトウェアの実験の場ともなっている。

POPSの主な構成要素は，PDP 11/45，PDP 11/10，NEAC 3200/50の3台の計算機と，1Mバイトの容量をもつ共有画像記憶である。これらのうちNEAC 3200/50は，最も古くから用いられている計算機で，図形入力装置や，カラー・ディスプレイ等の図形表示装置，アナログ入出力装置などの特殊な周辺機器，およびオンライン実験に適したオペレーティング・システム^[7]など，数多くのハード，ソフトの資源が蓄積されている。PDP 11/45は，処理量の増加に伴って導入された計算機で，NEAC 3200/50に比べ，演算処理能力，ファイル・システム，オペレーティング・システム等の面で優れており，より高度の処理に適している。共有画像記憶は，1Mバイトの容量をもち，1,024×1,024点の解像度をもつカラー・ディスプレイのリフレッシュ記憶を兼ねている。計算機が主記憶の延長として使用する場合は，リフレッシュ記憶として使用する場合は，それぞれ別個のポートから，読み出しあるいは書き込みを行う。PDP 11/10は，これらの計算機と共有画像記憶と接続し，計算機間のデータ転送や，割込みによる通信の管理を行うほか，それ自身も処理の一部を分担する。

これらの要素の結合にあたり，以下の点を考慮した。

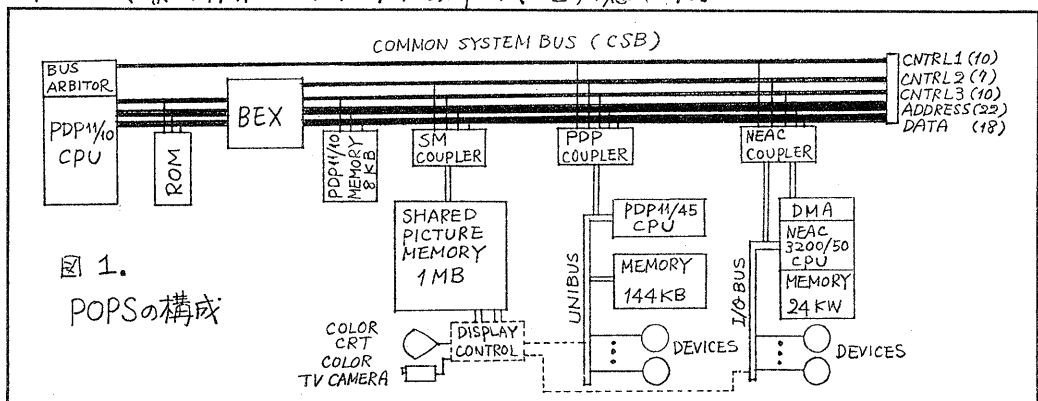


図 1.
POPSの構成

- 1) NEAC 3200/50 上に蓄積された各種の資源を現状のまま活用すること。
- 2) 各計算機のもつ特徴を生かして、処理を分担できること。
- 3) 並列処理の実験が可能になること。
- 4) 新たに計算機や特殊プロセッサ等の追加が容易に行えること。
- 5) 実験用であることから、各種保護機構、障害処理は重視しない。
- 6) ソフトウェアは、極力既存のものをを用いる。

この結果、次第に述べるように接続方式を採用した。

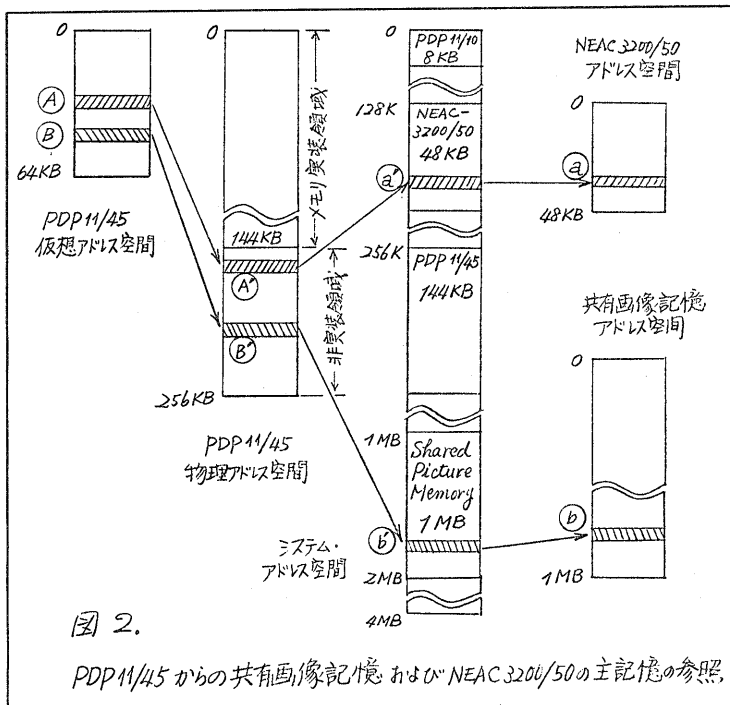
3. システム構成と転送方式

複合化にあたり、図形データの共有の必要性和、PDP 11のアーキテクチャ上の適性から、主記憶共有型の結合方式を採用し、互いに他の計算機の主記憶および共有画像記憶を命令で直接参照できることを目標にした。このため、PDP 11/10のUNIBusに、番地線の増設と制御線の追加を行い、これを共通バスとして用いた。これを共通システム・バスCSB (Common System Bus) と呼んでいる。このCSBに、先に述べた各構成要素を図1に示すように接続した。このようにすると、CSB上での転送方式は、UNIBus上でのそれと基本的には同一と見るため、バス制御回路およびUNIBus用に準備されている各種インタフェース・モジュールが、そのまま利用できる。

CSBは、22本の番地線、18本のデータ線、27本の制御線から成る。構成要素である計算機および共有画像記憶は、接続装置(カプラと呼ぶ)を介して、ここに接続する。CSB上のデータ転送は、転送を起動する計算機のカプラがバス・マスタとなり、相手計算機のカプラがスレーブとなる。マスタとなるカプラが、バス使用権取得、転送、バス権放棄という動作を一語の転送ごとに繰返すのは、UNIBusの場合と同様である。スレーブとなるカプラは、マスタであるカプラから転送同期信号(MSYN)を受取り、データの受取りまたは送出しを行い応答(SSYN)を返す。CSB上の転送の際には、スレーブとなるカプラが要求に対応できる状態にない場合、相手計算機の書込み保護を侵した場合など、転送が不成功に終ることがありうる。このような場合には、スレーブのカプラはSSYNと共に、その不成功の原因(Access Status)を返す。マスタのカプラは、この情報を受取ってエラー処理を行う。再試行が有効なエラーの場合は、プログラムによって再度転送を行う。

カプラは、ActiveおよびPassiveという二つのモードを持ち、バス・マスタとなり、データを参照する時にはActive mode、スレーブとして参照される時にはPassive modeとなる。カプラのモードの変更は、そのカプラに接続されている計算機のプログラムによって行う。ある計算機が、他の計算機の主記憶を参照する場合、その計算機のカプラはActive mode、相手計算機のカプラはPassive modeに付いていなければならない。カプラのモードの切替えは、それに接続されている計算機に行えらる。このように付状態は、割込みによる計算機間の交信により実現する。計算機間の割込みは、カプラのモードに依らず可能になっている。

CSB上の番地空間はシステム番地空間と呼ばれ、4Mバイト(2^{22} バイト)の大きさがある。各計算機の主記憶と共有画像記憶は、システム番地空間中の固定した番地空間が与えられている。この様子、PDP 11/45からNEAC 3200/50の主記憶および共有画像記憶を参照する手順を図2に示す。PDP 11/45の論理番地空間内の番地Aは、まずPDP 11/45のMemory Management Hardwareによって、256kバイトの物



理番地空間内の番地に変換される。この変換により生成された番地が、主記憶の非装換領域内を指しているときには、PDP カプア (P カプアと呼ぶ) は、その内部の番地変換用レジスタ (Mapping Register) 中の値により、これを CSB 上のシステム番地空間内の番地に変換する。この番地が、NEAC 3200/50 の主記憶の領域を指している場合には、NEAC カプア (N カプア) がスレーブとして動作し、番地を NEAC 3200/50 主記憶の番地に変換し、データの送信または受信を行う。B のように、共有画像記憶が指さしてい

れば、共有記憶カプア (SM カプア) が動作し、データの送受信を行う。

PDP 11/10 がデータを参照する場合も、ほぼ同様の手順で転送が行われるが、この場合、番地変換はバス拡張装置 (BEX) 内で行われる。

NEAC 3200/50 の場合には、アーキテクチャ上の相違から、命令によって直接他の計算機の主記憶を参照することはできない。このため、NEAC 3200/50 がデータを参照する場合は、DMA によるアロウ転送によって行う。この場合でも、CSB 上では、一帯びとの転送と行っている。

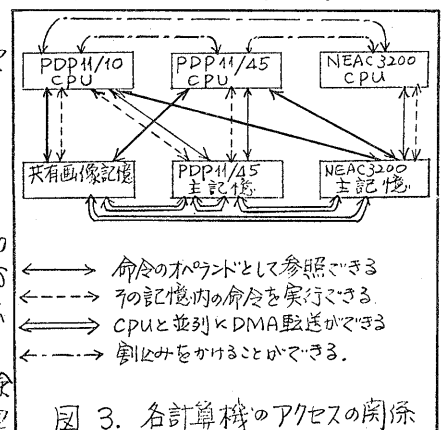
各計算機間のデータおよび制込みの送受の関係を図 3 に示す。

以上、PDP の構成と基本的な転送方式について述べた。このようにして各計算機は、他の計算機の主記憶および共有画像記憶域内を参照することができる。しかし、参照の目的は、共有画像記憶中の図形データに対して行われる。この場合の番地変換の方法について検討を加えに結果、通常のミニコンピュータに採用されている方法には不都合があることがわかり、このために二次元データ向きの番地変換方式を採り入れ、PDP 11/45 および PDP 11/10 に適用することにした。以下、この方式と実装方法について述べる。

4. バス拡張装置の番地変換方式と

ハードウェア構成

バス拡張装置 BEX (Bus Extension Unit) は、PDP 11/10 の論理番地空間 64k バイト (2^{16} バイト) を、PDP のシステム番地空間 4M バイト (2^{22} バイト) に拡張する装置である。先に述べたように、PDP 11/10 は、CSB の制御を行うが、その他に並列処理実験においては、図形データに対する軽く簡単処理



を分担する。BEXの番地変換機構は、PDP 11/10の16ビットの論理番地とシステム番地空間中の22ビットの番地に変換する。これによってPDP 11/10は、システム番地空間内にある図形データを、命令で直接参照できる。

図形データの二次元データの処理を行う際に、従来の番地変換と採用した場合の問題点と、BEXで採用した二次元データ向き番地変換の方式、およびBEXのハードウェア構成について述べる。

4-1. 二次元データ処理を考慮した番地変換方式

ミニコンピュータでは、その語長の関係で、命令によって直接参照できる論理番地空間は、たかだか64kバイトであり、これより大きい容量の記憶装置が物理的に存在するとき、その中の任意の番地を参照するためには、何らかの方法で番地変換を行う必要がある。従来のミニコンピュータで採用されている番地変換の方式のうち、最も一般的なものにはページング方式である。この方式は、論理番地空間を8kバイト程度の等しい大きさのページに分割し、各ページに対応する番地変換用レジスタ（マッピング・レジスタと呼ぶ）を設ける。各マッピング・レジスタは、対応するページの物理番地空間中での位置を示している。論理番地から物理番地への変換は、論理ページ内での変位に、そのページに対応するマッピング・レジスタの内容を加算することにより行われる。マッピング・レジスタの内容を変更することにより、論理番地空間内の同じページが、物理番地空間内の別の領域にマッピングされる。論理番地空間のページ同志は、物理番地空間内の不連続な領域に対応させることが可能であるが、同一ページ内の連続番地は、物理番地空間内の連続した番地に変換される。このような方式は、処理されるデータに局所性がある場合には問題はないが、大量の二次元データの処理の場合には、次のような問題が生ずる。

図4は、図形データの論理的な構造を示したものである。大きさ $N \times N'$ の行列

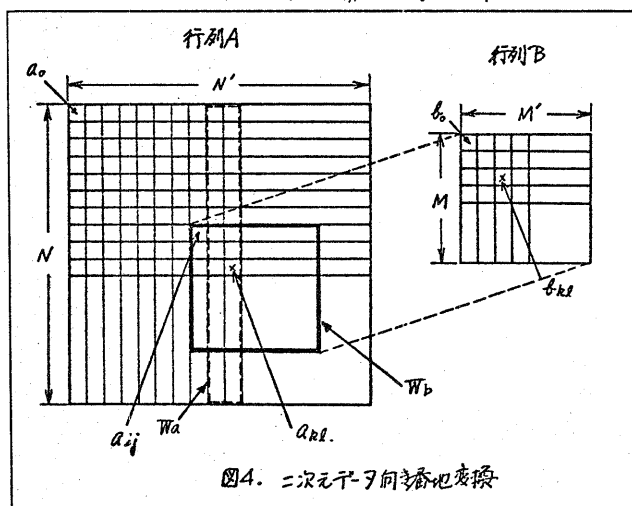


図4. 二次元データ向き番地変換

Aが図形データの全体を表わし、その各要素が、各画素の値に対応している。物理的に記憶装置には、 a_0 番地以降の連続した領域に、全データが列方向に順次納められている。図形中の同じ列にあって隣り合う画素のデータは、記憶装置の連続した番地が割り当てられるが、図形中の右あるいは左隣りの画素については、記憶装置上の番地で、 N 番地の隔たりができる。

このような構造をもったデータを参照する場合に、先に述べたページング方式による番地変換を採用すると、論理的なページは、物理的に連続した領域にマッピングされるため、

図4では、たとえば W_a のような列方向に長く延びた形になる。データ間の関係のうち、列方向の関係は保たれているが、行方向の関係が薄れるため、ある点の近傍のデータが頻りに参照される局所的な処理、あるいは行単位の処理においては、処理途中でページの位置を初動する回数が増すため、処理能率が低下したり、プログラムが煩雑になるなど、不都合な点が生じる。

一般に、図形データを処理する場合には、ある点の近傍の点が参照される頻度が高い。論理番地空間中のページ状、データの論理的構造中での近傍にある部分行列WBにマッピングされると都合がよい。図4のように、ページが部分行列Bと見做せるとき、 k の大きさを $M \times M'$ とすると、対応するWBのオ長行、オ列の奥の論理番地もと物理番地 a は、次式で表わされる。

$$b = b_0 + M \times l + k \quad (1)$$

$$a = a_0 + N \times (j+l) + (i+k) \quad (2)$$

ただし、部分行列のオ0行、オ0列の点が、全データ中ではオ i 行、オ j 列に相当するものとし、オ b は、論理番地空間内での、そのページの先頭番地を表わす。(2)式は次のように変形される。

$$a = (a_0 + N \times j + i) + (N \times l + k) \quad (3)$$

(3)式の最初の項は、部分行列の位置に依存する部分であり、次の項は、部分行列中の各データを参照する際に計算される部分である。以上述べた二次元データ向き番地変換の手順をまとめる。

(1) そのページがマッピングされる部分行列Bの先頭要素の物理番地 $(a_0 + N \times j + i)$ を計算し、(2) 参照されるデータの論理番地から、そのデータの部分行列内での行長および列長を求め、(3) これらをもとに物理番地空間中での部分行列先頭番地からの変位 $(N \times l + k)$ を計算し、(4) (1)で求めた先頭番地に、この変位を加算する。

部分行列Bに相当する、全データ中の窓WBを初期化し限り、(2)~(4)を行うことで物理番地が計算される。

4-2. バス拡張装置の機能と構成

PDP 11/10 の64kバイトの論理番地空間は、表1のように、8kバイトずつ8個のページに分割されている。このうち、ページ0および1は、CSBの制御のための周辺処理ルーチンや図形処理のための応用プログラムを格納する領域として、記憶装置が実装されている。ページ2~6は、記憶装置が実装されていないため、この領域を参照するとバス拡張装置BEXが、物理番地への変換を行う。ページ7は、各種レジスタや周辺機器のために確保された領域である。

表1. PDP 11/10の論理番地空間

ページ	論理番地	BEXの動作
0	0~8KB	固定された
1	~16KB	7047μA領域に変換
2	~24KB	各ページに対応したマッピングレジスタの値を用いて番地変換を行う
3	~32KB	
4	~40KB	
5	~48KB	
6	~56KB	
7	~64KB	番地変換しない

BEXは、PDP 11/10の論理番地空間中のページ2~6にそれぞれ対応する、5個のマッピング・レジスタ0~4を持つ。各マッピング・レジスタは、22ビットの

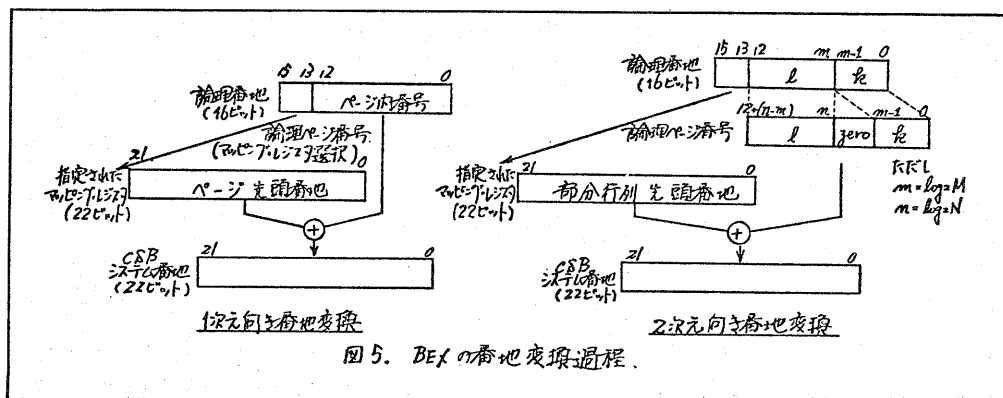


図5. BEXの番地変換過程。

語長である。BEXにおいてはこのマッピング・レジスタを使って、2種類の番地変換を行うことができ、その選択はプログラムで指定することができる。これらの変換手順を図5に示す。そのオーは、従来のページング方式に似ており、論理番地のページ指定フィールドを除く下位13ビットと、指定されたマッピング・レジスタの内容を加算することにより、物理番地を生成する。物理番地空間内は、ページに区切られているため、論理的なページの先頭位置と、物理番地空間中の任意の番地に対応づけることができる。

オニは、4-1. で述べた二次データ向きの番地変換方式である。この場合、部分行列の位置と大きさ、全図形データの先頭番地と大きさを指定する必要があるため、これらの情報を保持するレジスタがあり、論理番地空間のページ7の中の番地がそれぞれに割当てられている。部分行列は、大きさが8kバイトであれば、 8×1.024 から 1.024×8 までの任意の形態を採ることのできるが、行および列の大きさは2の巾乗という制限がある。部分行列の位置は、その先頭要素が全体の行列中で占める行番号iおよび列番号jで指定する。部分行列の先頭要素の物理番地は、これらのパラメータから計算され、マッピング・レジスタに書込まれる。マッピング・レジスタは、22ビットの語長をもつため、部分行列を全図形中の任意の位置に対応づけることができる。

図6に、BEXの番地変換部のハードウェア構成を示す。図形データの大きさNと部分行列の行数Mは、構成を簡単にし、変換時間と短縮するため、ともに2の巾乗とする制限を設けた。これらNおよびMの値は、Nレジスタ、Mレジスタにそれぞれ納められる。部分行列の位置を示す値i、jは、それぞれIレジスタ、Jレジスタに保持される。二次データの番地変換が指定されている場合、これらのレジスタに対し、

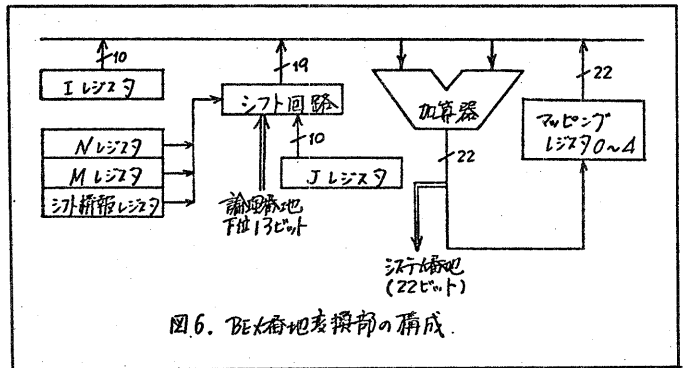
表2. 番地変換に要する時間

変換方式	変換時間
プログラム領域への変換	100 (nsec)
一次元番地変換	200 (μ)
二次元番地変換	300 (μ)

パラメータが書込まれると、BEXは部分行列の先頭要素の物理番地を計算し、指定されたマッピング・レジスタに書込む。通常のページング方式による番地変換のときは、ページの先頭番地を、プログラムで直接マッピング・レジスタに書込む。以後は、指定された変換方式に従って、図5に示す手順で物理番地を計算される。BEX内での番地変換のための時間遅延は、表2に示すような値である。この値は、PDP 11/10のプログラム格納領域の記憶装置アクセス時間800 nsec、同じくPDP 11/10の命令実行時間2~6 μsecと比較すると、妥当な範囲であるといえる。

5. より一般化した番地変換と接続装置

PDP 11/45のための接続装置（Pカプラと呼ぶ）は、接続装置の汎用化についての実験を行うために開発したもので、より一般的に番地変換を実現できる。BEXにおいて提案した番地変換とデータ構造の関係を一般化し、接続装置に組込む上での問題点と、Pカプラの構成について述べる。



5-1. 番地変換の一般化における問題点

二次元データに適した番地変換では、図形や窓の大きさに制限を加えることによって、四則演算を含む計算を加算とシフト操作だけで行うことができる。BEXでは、この条件を付したために、ハードウェア構成は簡略化され、変換時間は命令実行時間にほとんど影響を及ぼさない程度である。番地変換をより一般化するためには、このような制限を取除くことが必要であり、このことは番地変換のための計算が複雑化すること示している。汎用性のある接続装置の研究を進める目的から、取扱うデータ構造も一般化して考えなければならぬ。アカラウでは、データ構造や処理内容によって、番地変換の方式を変更できる構成とするため、マイクロプロセッサを用い、マイクロプログラムによって変換を行う。

BEXのように、命令で直接参照するデータ

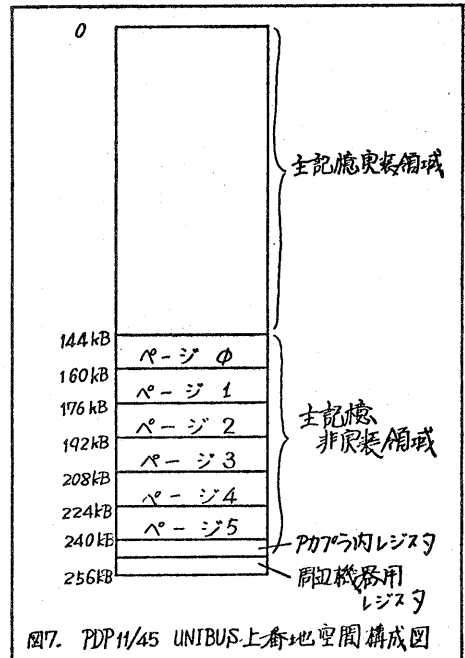


図7. PDP11/45 UNIBUS上番地空間構成図

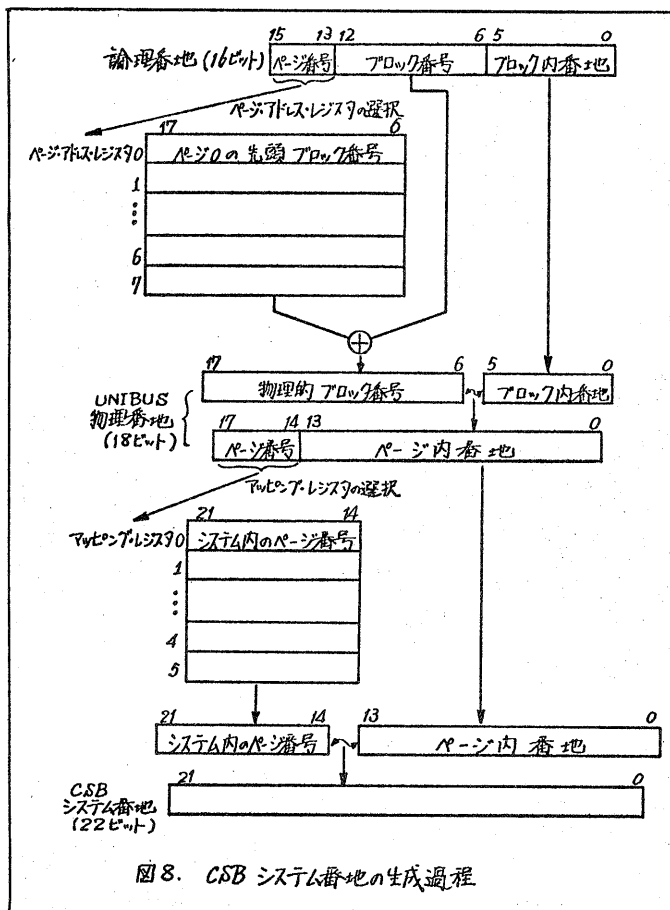


図8. CSB システム番地の生成過程

について、参照する頻度番地変換を行うことは、変換のための計算が複雑化すると、能率が悪くなる。このため、アカラウでは、ブロック転送機能ととも、PDP11/45の主記憶と共有画像記憶との間で、データの転送を行うことができる。ブロック転送時に、転送されるデータの構造と処理内容に応じて番地変換を採用することによって、参照される頻度の高いデータを選択的に転送することができる。こうすることにより、処理は主記憶上のデータに対して行われることになり、プログラムは直観的に解りやすくなる。また、CPUは、番地変換に関する仕事の管理とアカラウ自身に分担させることができ、処理の能率が向上する。さらに、データがLISTやTREEのようでも、その構造を保ったまま、

データをブロック転送することができる。

5-2. Pカプラの機能と構成

PDP 11/45 は、他の計算機の主記憶あるいは共有画像記憶中のデータを参照する手順は、既に述べたように、主記憶の非実装領域を利用して行う。図7に、PDP 11/45 の UNIBus 上の番地空間の様子を示す。主記憶の非実装領域は、16k バイトずつの 6 個のページに分けられ、残った 8k バイトは、カプラ内のレジスタ類に割当てられている。この 6 個のページを通して行うデータ参照は、最も簡単なページング方式を採用した。この番地変換の過程を図8に示す。Pカプラでは、命令により直接他の計算機の主記憶や共有画像記憶を参照する機構は簡略化し、複雑な計算を伴う番地変換は、ブロック転送機能に組込んだ。

図9は、Pカプラの構成を示している。全体は、CSB 側の CSB Interface 部分と、計算機側の Adapter 部分に分かれており、CSB Interface は接続される計算機の種類に依存しないため、要機種の計算機の追加は、Adapter 部を新たに設計し直すだけで容易に行える。

マイクロプロセッサは、AMD 社の Am 2901 を使い、語長は 24 ビットであり、カプラ内の各レジスタおよびシステム番地空間内のデータを参照することができる。

マイクロプロセッサの動作を制御するマイクロプログラムは、64 ビット幅で、PDP 11/45 の主記憶から転送することができる。

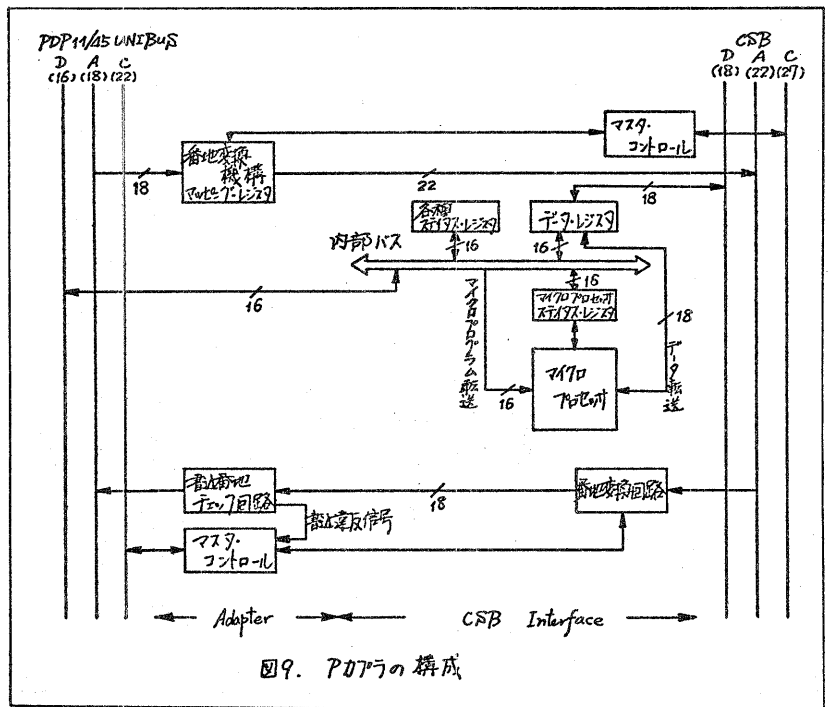


図9. Pカプラの構成

6. おわりに

PDP 11/45 は、Pカプラを介して CSB に接続された場合、RSX 11D というマルチタスク・オペレーティング・システムを一部追加・変更することにより、この形式のもとで動作することができ、新たな OS の開発等のための労力を省くことができる。

PDP 11/45 および NEAC 3200/50 は、現在単体として構築に使われているため、開発された各接続装置は個々にデバッグする必要がある。この目的から、CSB および UNIBus 上でのデータ転送をシミュレートする模擬デバイスを開発した。この装置は、システムの保守においても、各要素を切離して検査することができ、利用価値は高い。

以上、POPS の用途、構成等について、番地変換機構と接続装置と中心に述べた。

今後、データ構造に適した論理変換を採用することにより、処理の能率、あるいはプログラム作成の容易さ等に、どのような影響が現われるかという問題を念め、接続装置を高機能化する意義を総合的に評価していくつもりである。

最後に、本研究の機会を与えられた電子技術総合研究所 石井治リフトウェア部長、御指導戴く情報システム研究室 棟上昭男室長 並びに 慶応義塾大学工学部 相磯秀夫教授に感謝する。また御討論戴く情報システム研究室の皆様にも感謝する。

参考文献

- [1] F.E. Heart, et al, "A new minicomputer/multiprocessor for the ARPA network", AFIPS Proc. NCC, vol. 42, 1973, p 529-537.
- [2] 堀川他, "シミュレーション用複合計算機システム" 他5編, 昭49情報学会15回大会予稿集 No. 203-208, p 405-416.
- [3] W.A. Wolf, C.G. Bell, "C-mmp - A multi-mini-processor", AFIPS Proc. FJCC, vol. 39, 1972, p 765-777.
- [4] 飯塚他, "モジュール型複合計算機 ACE" 他2編, 情報学会計算機アーキテクチャ研資 74-3, 4, 5, 1974年10月.
- [5] 三木雄作, "ミニコン複合体システム TMC8-40", 情報学会計算機アーキテクチャ研資 17, CA17-2, 1975年10月.
- [6] 内田他, "図形処理用複合計算機システムの接続装置", 昭49情報学会15回大会予稿集, No. 79, P157.
- [7] 棟上他, "画像処理実験システムと画像処理用多重プロセッサシステム", 情報学会イメージ・プロセッシング研資 6-1, 1976年5月.