

# リスト処理向きデータフローマシン用構造体メモリの設計と評価

## Design and Performance Evaluation of Structure Memory for List Processing Oriented Data Flow Machine

中村 協 長谷川 隆三 雨宮 真人  
Osamu NAKAMURA Ryuzo HASEGAWA Makoto AMAMIYA  
日本電信電話公社 武蔵野電気通信研究所

Musashino Electrical Communication Laboratory, N.T.T.

### 1 まえがき

リスト処理などの非数値処理分野においてプログラムの実行制御にデータ駆動の概念をとり入れることにより、高度の並列処理性を得ることが可能である。この考えに基づき、リスト処理向きのデータフローマシンの構成を先に提案した<sup>(1)(2)</sup> リスト処理の効率を高めるためには、リスト構造を有するデータに対し、処理の高並列化を実現することが有効であり、このために、メモリアクセス競合の回避、基本関数すなわちメモリオペレーションの並列実行、ガベージコレクションの高速化が主要な技術的問題となる。本構造体メモリ(SM)においては、構造体データを格納するとともに、基本関数の実行機能を合せ持つSMバンクと呼ぶ単位モジュールを複数個設けることにより、メモリアクセス競合の回避を図る。さらに各SMバンクでは、基本関数の実行機能を複数の処理ユニット(OPU)へ分散することで並列実行を可能としている。また、ガベージコレクション法として、参照カウント法を用い、ガベージとなったメモリセル(リストデータを格納する最小アクセス単位)のアドレスをバッファメモリへ格納しておくことで高速化を図っている。

本稿では上記の特徴を有するSMのハードウェア機能、構成、動作を示し、次いで、GPSS相当のシミュレータを用いて行ったシミュレーションによる評価例について報告する。なお、本稿で示すSMは先に報告した構成<sup>(2)</sup>を改善したものであり、評価も新たに行ったものである。

### 2 機能・構成

リスト処理向きデータフローマシンの全体構成を図1に示す。主要な構成要素は、ネットワークと2種の処理部であり、それぞれをループ状に接続する。このループ上を各種の packets がパイプライン制御によって移動することにより、データフロープログラムを実行する。以下に各構成要素の主要な機能を示す。

- (1) 制御モジュール(CM) … 処理の対象とするデータのアドレス(ポインタ)と処理の種類を示す命令からなるデータフロープログラムを保持し、SMへの命令パケット(IP)の送出、およびSMから戻される結果パケット(RP)を基に、次に実行すべき命令の起動を行う制御機構
- (2) 構造体メモリ(SM) … CMからIPを受信し、指定された基本関数を実行し、その結果をRPとしてCMへ送り返す記憶装置
- (3) 通信ネットワーク(C-NET) … 関数のコール/リターンを契機に必要なパラメータをCM間で転送するためのネットワーク
- (4) 調整ネットワーク(A-NET) … CMから送出されたIPをSMへ伝えるためのネットワーク(アドレスのデコード機能を有す)
- (5) 分配ネットワーク(D-NET) … SMから送出されるRPをCMへ伝えるためのネットワーク(CM番号のデコード機能を有す)
- (6) 参照カウント更新用ネットワーク(R-NET) … 参照カウント法による記憶空間管理(後述)において、あるSMバンクから他のSMバンクへ、参照カウントのカウントダウン要求を伝え

るためのネットワーク(SM番号のデコード機能を有す)

IPならびにRPに含まれる情報を図2に示す。図中のin(instantiation name)は、インスタンスの識別のために、またdes(destination name)はRPの到着を待つCMおよび命令の識別のために付される情報で、これらは、SMでは不要な情報である。SMでは、IP中のval-1(value-1)およびval-2(value-2)をオペランドとして、opc(operation code)で指定された基本関数を実行し、結果の値をRP中のvalへ、また終了状態をes(end status)へセットする。なお、本データフローマシンの基本的な構造については、文献(1)(2)に詳述している。

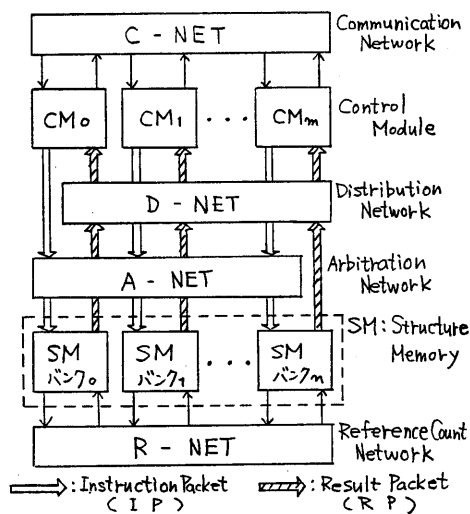


図1 リスト処理向きデータフローマシン

in	opc	val-1	val-2	des
----	-----	-------	-------	-----

(a) Instruction Packet

in	val	des	es
----	-----	-----	----

(b) Result Packet

図2 パケット情報

## 2.1 SMバンクの機能・構成

本節では主に、SMの設計思想、特徴とする原理、ハードウェアへの機能割付け方法を示す。

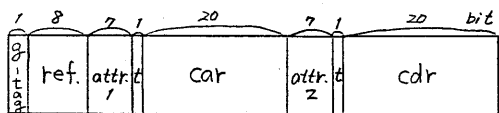
SMで実現するLisp基本関数は副作用のないpure Lisp<sup>(4)</sup>を対象としており、さらに、新しいメモリセルを作成する関数consを、予めメモリセルを確保し、データの書き込みは値が求まった時に行うLenient cons<sup>(5)</sup>の概念を用いて実現することにより、並列性を高めている。

SMバンクの内部では、メモリセルの各フィールドを、独立にアクセス可能な構成とし、各フィールド対応に処理ユニット(OPU)を設ける。さらにOPU間の通信をできる限り少なくすることで関数の並列実行を可能にしている。

図3にメモリセル構成を、また表1にSMで実行する基本関数を示す。図3中のattr1,attr2は、car部、cdr部が指すメモリセル内のデータ属性フィールドである。これらの属性情報はIP、RP内にも保持される。なお、この属性指定方法はLispマシンSCHEME<sup>(6)</sup>にも見られる。表1に示したとおり、基本関数は、処理対象とするメモリセルフィールドによって4種に分類することができ、それぞれ専用のOPUに割り当てられる。ここでは、図4のSMバンク構成に示すとおり、参照カウン트의制御とメモリセルの確保(GET-CELL)を実行するREF-OPU、データ属性にアクセスする関数(ATOM等)を実行するATTR-OPU、carフィールドにアクセスする関数(CAR等)を実行するCAR-OPU、およびcdrフィールドにアクセスする関数(CDR等)を実行するCDR-OPUの4種のOPUを設ける。先に述べたLenient consは、GET-CELL、WRITE-CAR、WRITE-CDRの3種の命令に分解され、それぞれが、REF-OPU、CAR-OPU、CDR-OPUで実行される。メモリアクセス競合を回避するためには、各SMバンクへメモリアクセスが均等に分散するように、GET-CELL命令をSMバンクへ割振る機能が必要になるが、この機能を調整ネットワーク(A-NET)に置く方法が効率の点で有利である。

ここで、GET-CELLの実行を例に、図4に示したSMバンクの動作を簡単に説明する。まず、A-NETから送出されたIPはA-NETインタフェース部に一時格納される。A-NETインタフェース部では、IP中のopcからGET-CELL命令であることを識別し、IPをREF-OPUへ送出する。REF-OPUでは、受信したIPのopcからGET-CELL命令であることを識別し、メモリセルの確

保を行う。確保したメモリセルがガーベジセルである場合、そのメモリセルの car 部, cdr 部が指すメモリセルの参照カウントのカウントダウンと、ガーベジセルの ready tag (t) をリセットするために、CAR-G, CDR-G の各命令を送出する。CAR-OPU, CDR-OPU では、それぞれ、CAR-G, CDR-G を実行し、参照カウントをカウントダウンする命令 REF-DOWN を REF-OPU へ送付する。REF-OPU では、自バンク内のメモリセルに対する REF-DOWN 命令か否かを識別し、他バンクのメモリセルに対する REF-DOWN 命令であれば、R-NET を介して該当する SM バンクへ REF-DOWN 命令を伝える。以上説明したとおり GET-CELL 命令の実行時には、OPU 間の通信が必要となるが、リストデータに対するガーベジコレクションを効率良く実現できる(詳細は後述)。GET-CELL 以外の関数は全て該当する OPU 内で独立に実行することができる。なお、CAR, CDR 等の参照命令実行後の参照カウントの更新は、データフロープログラムのブロック単位に行い、ブロック内の個々の参照命令毎の更新は行わない。これにより、参照カウントの更新すなわちオーバーヘッドと、OPU 間の通信を削減している。(7)



Ref.: reference count, attr.: attribute, t: ready tag

図3 メモリセル構成

表1 基本関数 ( ): Closed in SM

OPU	関数	主な機能
REF	REF-UP	参照カウントをカウントアップする
	REF-DOWN	参照カウントをカウントダウンする
	GET-CELL	空きセルを確保する
ATTR	ATOM	ATOMセルか否かを識別する
	EQ	同一リストか否かを識別する
	NULL	NILか否かを識別する
CAR	WRITE-CAR	car部にデータを書込む
	CAR	car部からデータを読出す
	(CAR-G)	car部が指すセルに対しREF-DOWNを実行する
CDR	WRITE-CDR	cdr部にデータを書込む
	CDR	cdr部からデータを読出す
	(CDR-G)	cdr部が指すセルに対しREF-DOWNを実行する

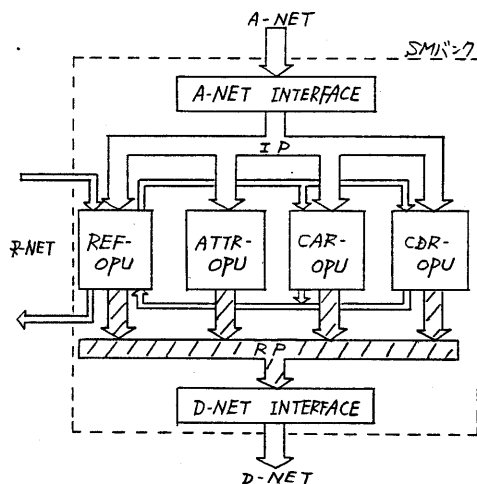


図4 SMバンク

## 2.2 A-NET/D-NET インタフェース部

本インタフェース部は、A-NETとSM, SMとD-NETの間のパケットの受信、送信を行うための機構で、各SMバンクに1組ずつ設ける。また、それぞれ内部にFirst In First Outのバッファメモリを設け、キューとしても動作する。本バッファメモリへのパケットの格納と読出しはそれぞれ独立に実行することができる。

A-NETインタフェース部では、A-NETからパケットを受信し、内部のバッファメモリへ格納する。OPUへのパケット送付の際は、パケット中のOPCから関数の識別を行い、対応するOPUのパケットを受信可能であるか否かを調べる。受信可能であれば、パケットをOPUへ送付し、受信可能でなければ待ち状態となる。

D-NETインタフェース部では、まず、各OPUからのパケット送付要求の有無を調べ、複数のOPUから要求が出されている場合には、内部に保持しているOPU選択の履歴情報と予め定める優先度を基に、1つのOPUを選択し、送付可能であることを伝える。OPUから受信したパケットは内部のバッファメモリへ格納する。D-NETへのパケット送付では、D-NETがパケットを受信することができるか否かを調べ、受信可能であれば、D-NETへ送付する。受信可能でなければ、パケットをバッファメモリへ格納したまま待ち状態となる。

### 2.3 REF-OPU

REF-OPUの主要な機能は表1に示した関数の実行の他に、SMバンク内のメモリセルの空間管理、すなわち、参照カウント法によるガーベジコレクションである。本節では、ガーベジコレクション法、Lenient consの実現法、およびハードウェア構成を示す。

#### 2.3.1 ガーベジコレクション法

図5にガーベジコレクション法の原理を示す。本方法においては、参照カウント用メモリ(ref memory)、ガーベジタグメモリ(g), およびガーベジセルアドレスバッファを主要な構成要素とする。参照カウントのセットはGET-CELL命令の実行時に行う。カウントダウンはREF-DOWN命令によって陽に指定されたときに行う。カウントダウンの結果、参照カウントがゼロになったメモリセル(ガーベジセル)のアドレスについては、ガーベジセルアドレスバッファに空きがある場合には、そのまま該アドレスを格納する。ガーベジセルアドレスバッファに空きがない場合には、ガーベジタグメモリの、該アドレスに対応する位置にタグをセットする。GET-CELL命令の実行によってガーベジセルアドレスバッファに空きが生じたとき、ガーベジタグメモリを探索し、セットされているタグのアドレスをガーベジセルアドレスバッファへ格納する。ガーベジセルアドレスバッファの読み出しと書き込みは独立に実行でき、また、ガーベジタグメモリの探索は、タグのセット動作が行われていないときに実行する。上記のとおり、ガーベジセルアドレスバッファを用いることで、空きセルアドレスの供給を高速かつ簡単に実行可能である。

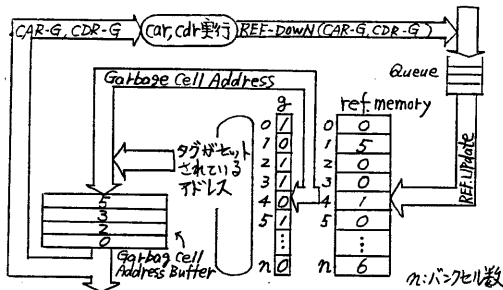


図5 ガーベジコレクション

#### 2.3.2 Lenient consの実現法

図6にLenient consの実行フローを示す。

Lenient consでは、GET-CELL命令の実行により確保したメモリセルのアドレスを、WRITE-CAR、WRITE-CDRの終了を待つことなく、データフロープログラム中で用いることができ、CONSの高速化が期待できる。以下に各命令の詳細な機能・動作を説明する。

GET-CELL... (1) メモリセルアドレスを昇順に割付けるためのアドレスカウンタの値がSMバンクのメモリサイズよりも小である(未使用セルが存在する)場合には、アドレスカウンタの値のvalフィールドへの書き込みと、参照カウンタのセットと、アドレスカウンタのカウントアップとを行う。

(2) 未使用セルがもはや存在しない場合には、ガーベジセルアドレスバッファからガーベジセルアドレスを読み出してRPのvalへセットし、該ガーベジセルのready tagのリセットと、car部、cdr部が指すメモリセルの参照カウンタのカウントダウンのために、CAR-G、CDR-Gの送出とを行う。

(3) ガーベジセルアドレスバッファが空である場合には、ガーベジタグメモリからの書き込みを待ち、その後(2)を実行する。ガーベジタグが全くセットされていない場合には、空きセルの確保ができないことをCMへ伝える。

WRITE-CAR/CDR... GET-CELL命令の実行によって確保したメモリセルのアドレスをIP中のval-1から得て、そのメモリセルへ、val-2にセットされているcar/cdrデータを格納する。また、同時に、car部/cdr部のready tagをセットし、以後、該メモリセルへのアクセスが可能であることを表示する。

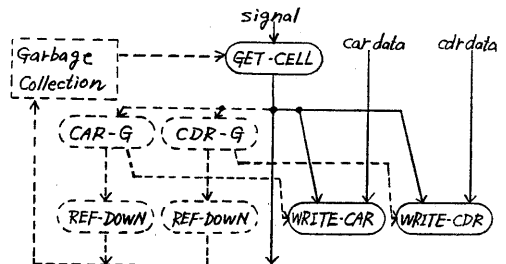


図6 lenient cons

### 2.3.3 構成

REF-OPUのハードウェア構成を図7に示す。本構成の特徴は以下のとおりである。

- (1) A-NETインタフェース部から送出されるIP, R-NETから送出されるREF-DOWN命令, および CAR/CDR-OPUから送出されるREF-DOWN命令を同一のFIFOメモリに格納する。デッドロックを防ぐために、格納の優先順位を、①R-NET, ②CAR/CDR-OPU, ③A-NETインタフェース部とする。
- (2) FIFOメモリからのIPの読出し, OPCのデコード, 命令実行, ガーベジセルアドレスの待合せ, および終了状態の確認とRPの生成の5段のパイプライン動作を行う。ただし、ガーベジセルアドレスの待合せは、GET-CELL命令の実行時のみ有効であり、他の命令の実行時においては、シフト動作のみを行う。

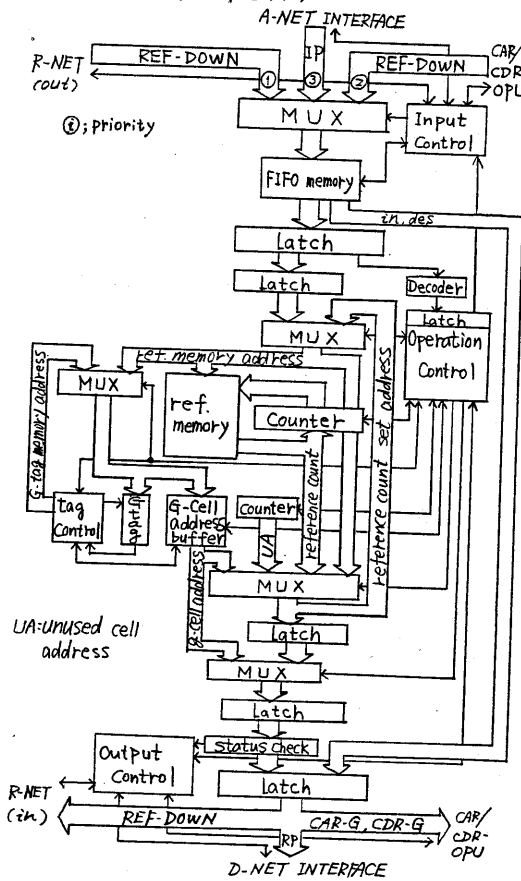


図7 REF-OPU

### 2.4 ATTR-OPU

ATTR-OPUでは、ATOM, EQ, NULLの基本関数を実行するが、これらの関数の実行はメモリセルアクセスを伴わず、データパターンの比較動作となる。すなわち、先に述べたとおり、属性情報はcar部, cdr部が指すメモリセルのデータの属性を示し、パケットにもこの属性情報を埋め込むことで、関数の実行に必要なデータ全てをIPから得ることが出来る。

ATTR-OPUの構成を図8に示す。本OPUでは、FIFOメモリからのIPの読出し, OPCのデコードと関数の実行, および終了状態の確認とRPの生成の3段のパイプライン動作を行う。

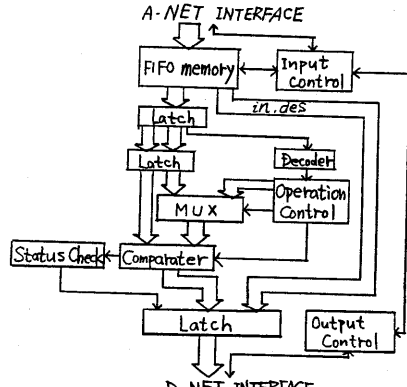


図8 ATTR-OPU

### 2.5 CAR/CDR-OPU

CAR-OPUとCDR-OPUは処理の対象とするフィールドが異なるだけで、機能、構成、動作は全く同一である。本OPUで実行する関数の詳細な機能を以下に示す。

- CAR/CDR... (1) IP中のval-1フィールドの属性情報を調べ、atomであれば、メモリセルのアクセスを行わずにエラー終了表示をesフィールドにセットする。
- (2) val-1で指定されたメモリセルを讀出してready tagを調べ、セットされていればRPを生成する。リセットされていればIPを再びFIFOメモリへ格納する。

CAR/CDR-G... (1) REF-OPUから伝えられるメモリセルアドレスによりメモリセルを讀出すとともに、同セルのready tagをリセットして再使用可能なメモリセルであることを表示す

る。

(2) 読出したデータ(ポインタ)の指すメモリセルの参照カウントをカウントダウンするために、REF-DOWN 命令をREF-OPUへ伝える。

WRITE-CAR/CDR 命令については、既に説明した。

CAR/CDR-OPU の構成を図9に示す。本構成の特徴は以下のとおりである。

- (1) FIFO メモリからの IP の読出し、OPC のデコード、メモリセルの読出し/書き込み、および終了状態の確認と RP の生成の4段のパイプライン動作を行う。
- (2) パイプの中を通過させる情報は、IP 中の OPC, val-1, val-2 であり、in と des の各情報は、最後の RP 生成時、または FIFO メモリへの再格納時まで、FIFO メモリへ格納しておく。これにより、信号線等のハードウェアを削減している。
- (3) デッドロックを防ぐため、FIFO メモリへの格納の優先順位を、① IP の再格納、② CAR/CDR-Q 命令、③ A-NET インタフェース部から受信する IP、と定める。

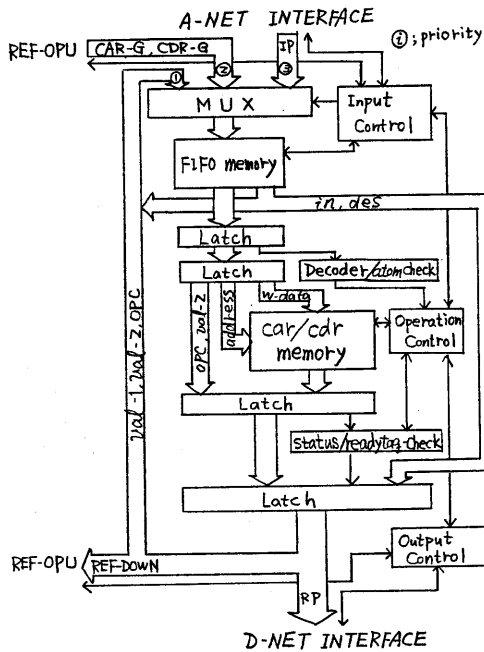


図9. CAR/CDR-OPU

### 3 性能評価

本データフローマシンでは、ネットワーク、CM、SMによりループを構成し、その上をパケットが循環する構成としているので、各構成要素の処理能力(スループット)を一様にするのが、マシンの効果を最大限に引出すために重要である。このため、各構成要素の処理能力を把握する必要があり、今回の性能評価では、特に以下を目的として、SMとネットワークのスループットを評価した。

- (1) SMのバンク分けの効果、ガーベジコレクションによるオーバーヘッドを定量的に明らかにする。
- (2) SMとネットワーク(A-NET, D-NET)の最大スループットを比較し、両構成要素のスループットが平衡する構成条件を明らかにする。
- (3) 2章で示したSM構成において、性能の支配的要因を明らかにするとともに、各構成要素に要求される処理速度を推定し、ハードウェアの設計に反映させる。

性能評価にはQPSS相当のシミュレータを用い、SMとネットワークのシミュレーションをそれぞれ独立に行って、単位時間当りに処理(転送)可能な最大パケット数を比較した。

以下に、ネットワーク、SMの評価モデル、評価条件とパラメータの設定、シミュレーション結果を示す。

#### 3.1 ネットワーク評価モデル

A-NET, D-NET, R-NETには、2入力2出力の基本モジュールを単位として $N$ 入力 $N$ 出力( $N$ :2の整数乗)に拡張できるオメガネットワークを用いる。本ネットワークでは、入力したパケットが出力されるまでに通過する基本モジュール数(ステージ数)は $\log_2 N$ である。基本モジュールの構成要素は、1入力端子当り1個(1パケット分)のバッファメモリ、転送路を定めるためのデコーダ、パケットの衝突を調整するアービタ、マルチプレクサ等から構成する。理想状態においては、入力されたパケットは、 $\log_2 N$  段のステージ間で順次伝搬されていくが、通常、ステージ間と出力端子においてパケットの衝突が起こる場合もあり、そのときは入力さ

れてから出力されるまでに、ステージの伝搬時間の他に、転送路とバッファメモリが空くのを待つ時間が余分にかかる。図10はN=4の場合のシミュレーションモデルである。本モデルでは以下に示す動作によりパケット転送を行う。

- (1) ネットワークの入力端子に到着したパケットは1段目のバッファメモリが空いていれば、同バッファメモリへ格納される。使用中であれば空くまで待たされる。
- (2) 1段目のバッファメモリへ格納されたパケットは2段目のバッファメモリが空いていれば同バッファメモリへ転送される。使用中であれば1段目のバッファメモリで待たされる。
- (3) 2段目のバッファメモリに格納されたパケットは出力端子が空いていれば出力される。使用中であれば2段目のバッファメモリで待たされる。

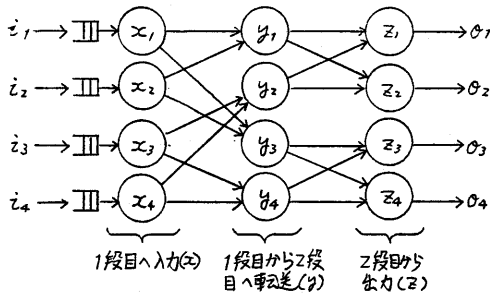


図10 ネットワークモデル(4x4の場合)

### 3.2 SM評価モデル

SMのシミュレーション用モデルは、既に説明したハードウェアの動作を基本にしているが、以下に示す前提条件の設定ならびに簡略化を行った。

- (1) IPのSMバンクへの割振りは一様乱数により行い、各SMバンクへ均等に到着させる。
- (2) 基本関数の実行要求頻度をパラメータとして設定し、この設定条件のもとで各SMバンクはIPの処理を行う。
- (3) ガービセルは、以下の式で定める平均アクセス回数だけ参照命令(CAR等)が終了する毎に発生させる。

$$\text{平均アクセス回数} \equiv \frac{1 - \text{GET-CELL率} \times 3}{\text{GET-CELL率}}$$

(GET-CELL率: 全命令に対するGET-CELL命令の発生率)

ここで示した式は、設定した基本関数の発生分布において、CONSの頻度と、メモリセルを参照する関数の頻度とが、ある比率のもとに平衡状態を保っていることを前提としている。

- (3) CAR, CDRの実行時には、常にWRITE-CAR, WRITE-CDRが終了しており、待ち状態にはならない。
- (4) 最大スループットの評価を目的としていることから、各SMバンクへは、常に実行を待つIPが存在する状態とする。このため、IPの発生を、SMの処理能力を超える時間間隔で行う。
- (5) R-NETは、内部では、REF-DOWN命令の転送において衝突が起こらない理想状態とし、出力端子でのみ衝突を起こす。
- (6) FIFOメモリの格納、読出し時間は、格納されているパケットの数に依存しない。

### 3.3 評価条件とパラメータの設定

以下に評価条件と設定したパラメータを示す。

- (1) 基本関数の発生分布を図11に示すとおり設定した。ここで、CONS率を以下の式で定義する。

$$\text{CONS率} \equiv \frac{\text{GET-CELL率}}{1 - \text{GET-CELL率} \times 2}$$

CONS率は、リスト処理の実行中に起動された全ての基本関数に対するCONSの割合を表わす。

- (2) 各SMバンクの使用セル数とガービセル数を初期値として設定し、未使用セルが存在する場合とガービセルを再使用する場合の2つの状態についてシミュレーションを行った。
- (3) GET-CELL, WRITE-CAR, WRITE-CDRの実行回数はスループットに含めるが、CAR-Q, CDR-Q,

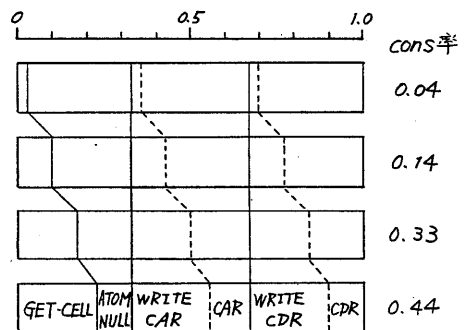


図11 基本関数発生分布の設定値

REF-DOWN の実行回数はスループットに含めない。

(4) 上記以外に、特にスループットへの影響が大きいと考えられる要因をパラメータとして選択し、それらを表2に示すとおり設定した。

### 3.4 シミュレーション結果

以下に、SMのバンク分けの効果、SMとネットワークのスループット、およびSMバンク内の性能の支配的要因について、シミュレーションから得られた評価結果の例を示す。

初めに、SMのスループットとバンク数の関係、ネットワークのスループットと入力/出力端子数(N)の関係を図12に示す。SMのスループットは、cons率等の各設定条件において、4バンク構成としたときのスループットをそれぞれ1として表わしている。また、ネットワークのスループットは、N=4の場合のスループットを1として表わしている。図12から、本評価で設定した条件の範囲においては、SMの、バンク数に比例したスループットが得られることが解る。また、ネットワークとSMを比較した場合、N(バンク数に相当する)の増加に対するネットワークのスループットの増加率が相対的に低いことが解る。なお、ネットワークのスループットについて、本評価結果はD.M.Diasらによる評価結果<sup>(9)</sup>と一致している。

次に、4バンク構成、64バンク構成のSMのスループットと、N=4、N=64のネットワークの

表2 パラメータの設定値

パラメータ		設定値	
SMバンク数		4, 8, 16, 64	
相対時間	OPUのパイプ1段の処理時間	5	
	FIFOメモリの読出し/書込み時間	1	
	1SMバンク当りの複製時間間隔	1	
	R-NETの1ステージの転送時間	A	1
		B	2
	A-NETインタフェース部の処理時間	A	1
		B	2
	D-NETインタフェース部の処理時間	A	1
		B	2
	A-NET, D-NETの1ステージの転送時間(R)		1, 2
シミュレーション時間		1000	

スループットを図13, 図14に示す。ここでは、cons率が0.04で、4バンク構成のSMのスループットを1として表わしている。これらの図から以下が明らかになった。

(1) SMバンク内に未使用セルが存在する場合には、4バンク、64バンクのいずれのSM構成においても、cons率はSMのスループットに大きな影響を与えない。一方、未使用セルがなく、ガーベジセルを再使用する場合には、cons率の増加に反比例して、SMのスループットは減少する。その減少率は、cons率が0.1~0.2の領域では、cons率0.04のスループットに対して、20~50%である。なお、Lispプログラムの実行状態におけるcons率の定量的評価データは得られていないが、ここで示したcons率に近い値になることが予想される。

(2) SMの処理能力を有効に發揮させるためには、ネットワークの1ステージ当りの転送時間は、OPUのパイプ1段当りの処理時間に対して1/2以下でなければならない。図12に示したとおり、SMバンク数(ネットワークのN)の増加に対してネットワークのスループット増加率が相対的に低いので、SMを多バンク構成とするに従い、ネットワークが性能の支配的要因となることが予想される。

次に、SMバンクの主要な構成要素の使用率を図15, 図16に示す。これらの図はSMを4バ

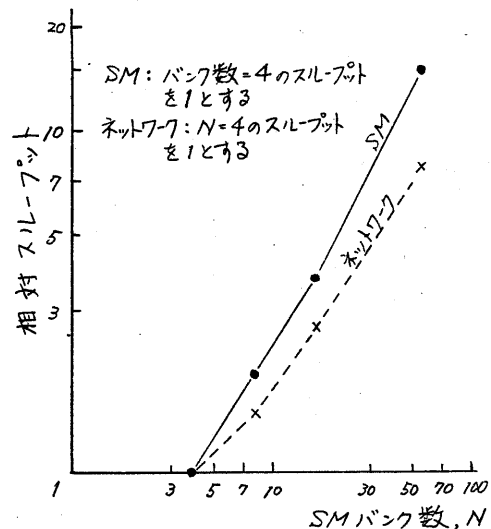


図12 SMのバンク分け効果とネットワークの性能



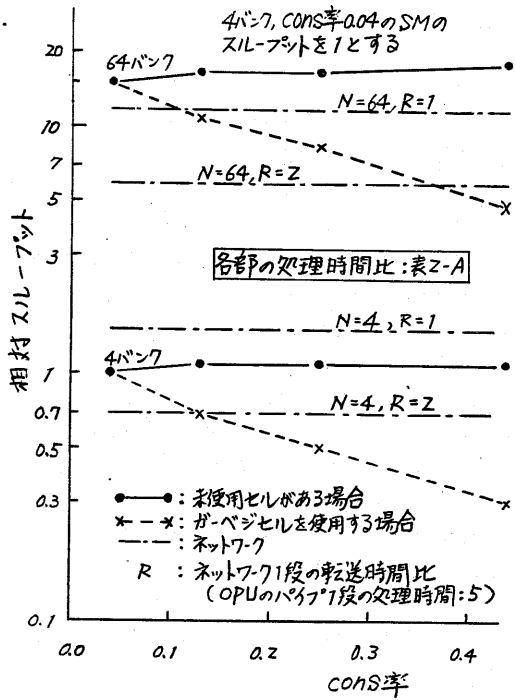


図13 SMとネットワークのスループットI

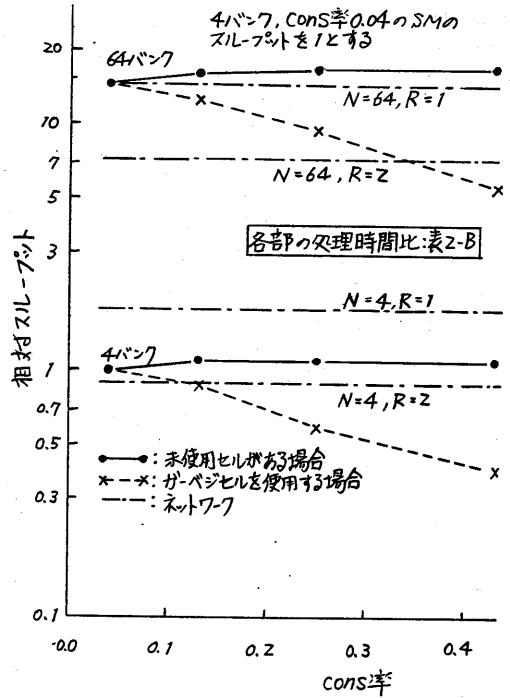


図14 SMとネットワークのスループットII

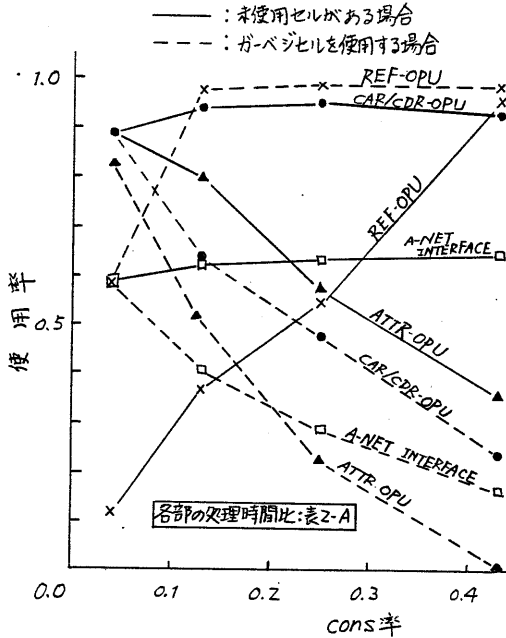


図15 主要部の使用率I (SM4バンク)

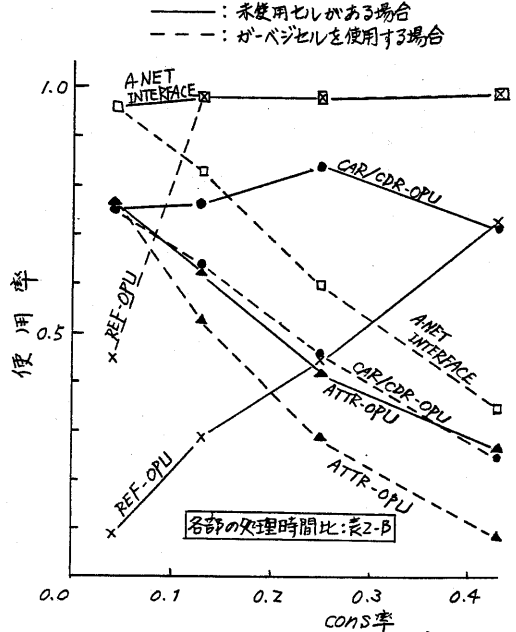


図16 主要部の使用率II (SM4バンク)

ンク構成とした場合の使用率を示しているが、8,16,64バンクの各構成についても同様の結果を得ている。これらの図から、以下が明らかである。

- (1) SMバンクに未使用セルが存在し、OPUのパイプ1段の処理時間に対する、A-NETインタフェース部の処理時間の比率が $\frac{1}{2}$ 以下の場合には、各OPUの使用率は基本関数の発生分布に対応した値となる。一方、同比率が $\frac{1}{2}$ 以上の場合には、A-NETインタフェース部の使用率が最も高く、性能の支配的要因になっている。
- (2) ガーベジセルを再使用している場合、cons率が0.7以上では、設定したいずれの処理時間比においてもREF-OPUの使用率が最も高く、性能の支配的要因になっている。

なお、本シミュレーションでは、R-NETの動作を理想状態でモデル化した。シミュレーションの結果、R-NETを通過したREF-DOWN命令の数は、R-NETが転送可能な命令数よりも、約1桁低い値になっており、R-NETのモデル化が評価結果に影響しなかったことを確認している。

#### 4 あとがき

リスト処理向きデータフローマシンの中核である構造体メモリ(SM)について、バンク分けによるメモリアクセス競合の回避、リストデータの各フィールドに対する基本関数の並列実行、並列実行環境における高速ガーベジコレクションなどを特徴とする構成を提案した。また、シミュレーションによるスループットの評価から、SMのバンク分け効果、性能の支配的要因を明らかにした。その結果、SMを多バンク構成とする場合には、ネットワークの高速転送を実現することが重要であるなどの結論を得た。なお、文献(9)によれば、ネットワークの高速化には、各ステージ内のバッファメモリの増設が有効であり、スループットを約3倍まで向上させることができるとの報告がある。

今後の課題として、通常のLispプログラムの走行状態における基本関数の実行頻度の定量評価、制御モジュール(CM)を含めた性能評価、ハードウェア量の明確化などがある。

最後に、本研究を進めるに当たり、日頃叱咤激励して下さる山下敏一・第一研究室室長、なり

びに貴重な意見をいただいた第一研究室諸氏に感謝致します。

#### 参考文献

- (1) 雨宮,長谷川,三上:リスト処理向きデータフローマシンの検討, 精進学会記号処理研究会資料13-3, 1980
- (2) 雨宮,長谷川,三上:リスト処理向きデータフローマシンアーキテクチャとそのソフトウェアシミュレータ, 信学技報 EC80-69, 1981
- (3) 中村,長谷川,雨宮:構造体メモリの構成と評価, 精進学会第23回全国大会, 4E-11, 1981
- (4) McCarthy, J. et al.: Lisp 1.5 Programmer's Manual, The MIT Press, 1966
- (5) 雨宮,長谷川:リスト処理向きデータフローマシンの構造体メモリとLenient consの実現について, 精進学会第22回全国大会, 4J-9
- (6) G.J. Sussman, et al.: Scheme-79-Lisp on a Chip, IEEE tra. on Computers, July, 1981
- (7) 雨宮:データフローマシンでのリスト処理におけるゴミ集め法, 精進学会第23回全国大会, 4H-4, 1981
- (8) D.M. Dias, et al.: Analysis and Simulation of Buffered Delta Networks, IEEE tra. on Computers, April, 1981