

マイクロプロセッサシステムの標準化動向

田島 守彦

電子技術総合研究所

IEC/SC47Bでマイクロプロセッサ・システムの標準化作業を行っている。現在の動向について解説する。初めに設立されている作業グループの説明をする。次いで主なテーマ毎に規格の概要を説明する。それらにはシステム・バスのピン配置、システム・バス（マルチバス、VMEバス、VMEの2種のサブ・システムバス）、マイクロプロセッサ・オペレーティング・システム・インタフェース（MOSI）、アセンブリ言語のニモニック、浮動小数点算術、用語、オブジェクト・コード・フォーマットが含まれる。最後に、標準化の重要性について考える。

THE TREND OF MICROPROCESSOR SYSTEM STANDARD

Morihiko TAJIMA

Electrotechnical Laboratory
(1-1-4, Umezono, Sakura-mura, Niihari-gun, Ibaraki, 305 Japan)

IEC/SC47B is developing standards of microprocessor systems. The author illustrates the trend of the present standardization. He explains working groups established and outlines each subject. These subjects include pin allocations of microprocessor system buses, system buses (MULTIBUS, VME bus, two subsystem buses of VME bus), microprocessor operating system interface (MOSI), assembly language mnemonics, binary floating point arithmetic, terminology, and object code format. The author discusses the importance of the standardization in the conclusion.

1. はじめに

マイクロプロセッサ・システムの標準化が I E C / S C 4 7 B (マイクロプロセッサ・システム) で進められている。第 1 回会議は 1 9 8 1 年にスイスのモントルーで開かれた。以後約 1 年半に 1 度の頻度で会議が開かれ、1 9 8 6 年 9 月にはスウェーデンのストックホルムで第 5 回の会議が開かれるに至っている。幹事国を日本が引き受けており、幹事 (Secretary) を筑波大学の森亮一教授が担当されておられ、国の委員会の委員長を東京大学の森下巖教授が務めておられる。筆者は現在幹事補佐 (Assistant Secretary) を努めている。国内委員会事務局は日本電子工業振興協会に置かれている。初期の活動状況については文献¹⁾を、ストックホルム会議については文献²⁾を参照されたい。以下、現在問題となっている主なテーマについて解説する。

2. I E C / S C 4 7 B の活動

表 1 に S C 4 7 B が現在までに配布してきた主な文書をテーマ毎に列挙した。実質的な規格案は S 文書 (幹事国文書)、投票のための規格案は C O 文書 (中央事務局文書) と呼ばれ、それぞれ通し番号がふられる。投票は 6 カ月規則と呼ばれる規則に従い、6 カ月の投票期間がある。修正案の投票には 2 カ月手続きと呼ばれる手続きによる投票が行われることがある。W G とは S 文書作成のための期限を指定されない通常の作業グループ、S W G とは期限を半年程度に指定される特別な作業グループである。担当 W G をカッコで示してある。各作業グループについて簡単に説明する。

(1) W G 1

モントルー会議で設置された。アセンブリ言語を担当している。アセンブリ言語については後述する。

(2) W G 2

第 2 回ロンドン会議で設置された。BASIC, FORTRAN PASCAL といった高水準言語に、マイクロプロセッサを利用するのに必要な機能を付加するのが目的である。IEEE P755 の草案を基に作業が始められたが、この案にあまり賛同が得られず、第 4 回のモントリオール会議で、一応解散になった。M O S I に注力した方がよいという理由からである。M O S I については後述する。

(3) W G 3

第 3 回東京会議で設置された。システムバスの電源や接地のピン配置を決める。異なるバスへの基板の挿入による破壊防止が目的である。ストックホルムで最終案が固まった。近々 C O 文書として発行される案を付録 1 に示す。ただし「標準」ではなく、それより弱い「技術報告」の形になった。

(4) W G 4

アーキテクチャを担当する。モントリオールで設置が決まったが、幹事が決まらず発足していなかった。ストックホルムで幹事が決まり先頃発足。

(5) W G 5

技術的詳細に対するガイドラインを担当。将来作成される文書をどう作るかという文書作成技術に関するガイドラインを作成する。活動はまだ何も行われていない。

(6) W G 6

I E C 8 2 1 バス (B U S II, V M E バス) の改訂。ストックホルムで設置された。バスについては後述。

(7) W G 7

品質査定 (quality assessment) を担当する。ストックホルムで設置された。サンプリング検査のような狭義のもののみでなく、能力承認 (capability approval) の図式に基づく場合を含む。現状調査を行う。

(8) S W G 1, S W G 2

表1 IEC/SC47Bの標準化作業進捗状況

DOC. document
V.DOC. voting document (default: the Six Months' Rule document)
2MP the Two Months' Procedure
ROV Report on the Voting
STDD. standard

SUBJECT	DOC.	date	V.DOC.	date	ROV	date	STDD.	date	remarks
scope of SC47B	S1	8012							
	S10	8206							
	S17	8303							
assembly language mnemonics (WG1)	S4	8102							
	S12	8212							
binary floating point arithmetic	S5	8102							
	S6	8107	C02	8111	C04	8207	P559	82	
	S31	8502	C019	8607					
extending HHLs (WG2)	S7	8110							to MOSI
terminology	S8	8201							
	S13	8212	C06	8308	C017	8606			
	S13A	8308	C06A	8309					
additional terms	S27	8409	C013	8506	C018	8606			
system bus	796 S11	8207							
	BUS I part 1	S19	8307	C08	8401	C014	8509		
	part 2	S20	8307	C09	8401	C014	8509		
	part 3	S21	8307	C010	8401	C014	8509		
	BUS II	S18	8306	C07	8401	C012	8501		
						C012A	8604		
				C015	8604	C021	8611		
future work of BUS II	F5	8402						2MP F:France	
parallel bus (SWG1)	F9	8503							
serial bus (SWG2)	S38	8605	C022	8611					
	F10	8507							
pin allocation (WG3)	S37	8604							
revision of 821 (WG6)	S34	8506							
MOSI	S28	8409	C020	8607					
quality assessment(WG7)	S35	8507							
relocatable object code									
architecture (WG4)									
guidelines for the technical details (WG5)									

VMEバスの2種のサブシステムバスの規格案を作成し解散した。

3. システムバス

SC47Bでは当初からシステムバ

スに力を入れてきた。システムバスに関する第一の問題点は、世の中にインテル系とモトローラ系の2種のバスが存在することであった。SC47Bは両者を共に標準とすることにした。イ

ンテル系のバスはマルチバスと呼ばれており、IEEE P796が規格作業をおこなっている。モトローラ系のバスはVMEバスと呼ばれており、IEEE P1014がこれを扱っているが、SC47Bではフランスが熱心に推進している。SC47Bでは、IEEE796バスをバスI、VMEバスをバスIIあるいはIEC821バスと呼んでいる。

バスIIについては、2種のサブシステムバスの標準化が行われている。ともにフランスが最初に提案してきたもので、直列バスと並列バスである。

(1) BUS I

マルチバスはアメリカとヨーロッパでコネクタ等が異なるので、規格は3パートに分けられている。実質的な文書はかなり前に出た。表2に目次を示す。特に問題もなく投票も終わり、現在編集段階にある。

表2 BUS I

パート1：機能仕様、電気的仕様、タイミング仕様

- 1章 一般
- 2章 機能仕様
- 3章 電気的仕様
- 4章 規格の遵守レベル

パート2：エッジ・コネクタをもつシステム・バス装置のための機械的記述及びピン記述

パート3：ピン・コネクタおよびソケット・コネクタをもつユーロ・カード装置のための機械的記述およびピン記述

この編集作業は、幹事国委員の西村雄二、永尾春樹、両氏（共に日本電気所属）を中心に行われている。編集委員会ではIEEEの最新バージョンと合わせる作業を行ったので、近々有用な規格が出版される予定である。余談であるがインチをミリメートルに変換したり、図面のトレースを行ったりする細かい作業が編集作業の大きな部分を占めている。内容の検討はもちろんだが、このような仕事もすべて幹事国の仕事

である。

表3 BUS II

1章	一般
2章	バス・データ転送
3章	データ転送のバス調停
4章	優先割り込み
5章	ユーティリティ
6章	バス・オプション
7章	バスの電気的考慮
8章	機械的仕様
付録I	用語集
付録II	バス・コネクタ/ピンの記述
付録III	バス・バックプレーンおよび基板のコネクタ
付録IV	同上（オプションの拡張）
付録V	直流信号の仕様

(2) BUS II (IEC821)

VMEバスの審議はかなり長引いている。初めに現れた文書はドイツからのものであった。これを基にしたS文書は1983年6月に配布された。全部で217頁もある厚いものである。内容は8つのセクションに分かれている。表3に目次を示す。これはそのまま6カ月投票にかけられ承認された。しかし投票時に、最終的にはVMEバスのバージョンCに合わせるべきでありまたIEEE P1014の規格とも合わせるのがよい、という意見があった。そこで修正版が作成され、これが2カ月手続きによる投票にかけられた。変更点は7箇所ほどある。サイクルのタイプが4個追加され、機能モジュールが2個追加され、プロトコルが1個変更された。

2カ月投票は1986年6月に締め切られた。反対票はなかったが、アメリカが次のような意見を出した。「ユーザの混乱を招くような様々なオプションを除去し、また書式を簡明にすべきである。そして、ある種の応用にとって危険なグラウンド・シフトやグラウンド・ループの問題を直すべきである。これら2点を検討するための作業グループを設置しIEC821文書を改訂する。」この意見はストックホルムで受け入れられた。既述のWG6がそのための作

業グループである。

(3) **US サブシステム・バス**
2種類のサブシステム・バスがモントリオールでフランスにより提案された。並列バスのVMXおよび直列バスのVMSである。これらはそれぞれSWG1およびSWG2により詳細に検討されS文書³⁾、⁴⁾が作成された。更にストックホルムで検討がなされ、それらに基づいた修正版がCO文書として、それぞれ配布済または配布予定である。表4に並列バスおよび直列バスに関する、S文書の目次を示す。

表4 IEC821バス用サブシステムバス

並列サブ・システム・バス

1章	序
2章	VSBデータ転送バス
3章	VSBデータ転送バス調停
4章	VSB基板の電気的特性
5章	VSBバック・ブレインの仕様

直列サブ・システム・バス

1章	序
2章	直列バス概観
3章	直列バスのフレームとサブ・フレーム
4章	物理的階層(layer)
5章	リンク階層モジュール
6章	リンク階層群とプロトコル
7章	IEC821バスのバック・ブレイン・メディア
8章	拡張メディア

並列バスは、その名称がVSBバス(VME Subsystem Bus)になっている。フランスによる提案ではVMXバスと呼ばれており、それに対する議論ではVMXとVMX32の2種類のバスがあって調整が必要であるということであった。SWGによる審議の結果新たにVSBバスが提案された。基本的に32ビットのバスである。キャッシュ・メモリも考慮されている。VSB仕様の目的を以下に示す。

(a) 局所的なサブ・システムの設計を許すことにより、マルチプロセッサ・

システムの性能を改善する。

(b) VSBで信頼性のあるデータ転送が可能な基板の設計に要求される電気的特性を示す。

(c) VSBシステムと互換性のある機械的要求を指定する。

(d) VSBとそれにインタフェースされる装置の間の相互作用を厳密に定義するプロトコルを指定する。

(e) VSBプロトコルを記述する用語と定義を与える。

表5にデータ転送バスの信号を示す。

表5 VSBデータ転送バス

a. 番地線:	AD00-AD31	Address/Data
	SPACE0	SPACE select 0
	SPACE1	SPACE select 1
	SIZE0	SIZE request 0
	SIZE1	SIZE request 1
	ASACK0*	Address/Size ACKnowledge 0
	ASACK1*	Address/Size ACKnowledge 1
	GA0-GA2	Geographical Addressing
b. データ線:	AD00-AD31	Address/Data
c. 制御線:	PAS*	Physical Address Strobe
	AC	Address decode Complete
	WR*	Write
	LOCK*	LOCK
	WAIT*	WAIT
	ASACK0*	Address/Size ACKnowledge 0
	ASACK1*	Address/Size ACKnowledge 1
	DS*	Data Strobe
	ACK*	data ACKnowledge
	ERR*	data ERRor
	IRQ*	Interrupt ReQuest
	CACHE*	CACHEable

直列バスはSC47BではVMSバスと呼ばれてきたが、SWG2の作成したS文書では特にVMSの名は出てこない。バスの目的を以下に示す。

(a) 密(マルチプロセッサ)あるいは疎に結合された装置の分散情報システムを支援する。

(b) そのようなシステムにおいて、基板とサブラック間の短い緊急のメッセージの素早い分配を行う。

(c) 並列バックブレイン・バスを補完する制御バスを与え、フォールト・ト

レラント・システムを支援する。

(d) 放送、群番地指定、群ポーリング動作を含む、一般的な制御およびメッセージ転送を与える。

(e) "read", "move", "write" の機能を含む柔軟なデータの流れを与える。

(f) フレーム伝達プロセスにおいて調停および割当の機構を持たせ、メディアの可用性およびハードウェアの単純さを最大にする。

(g) 並列バックプレーイン・バスほどのデータ転送レートが必要ない基板では、そのバス・インタフェースが要らないのでハードウェアのコストを最小にする。

図 1 に 3 種の基本フレーム型を示す。

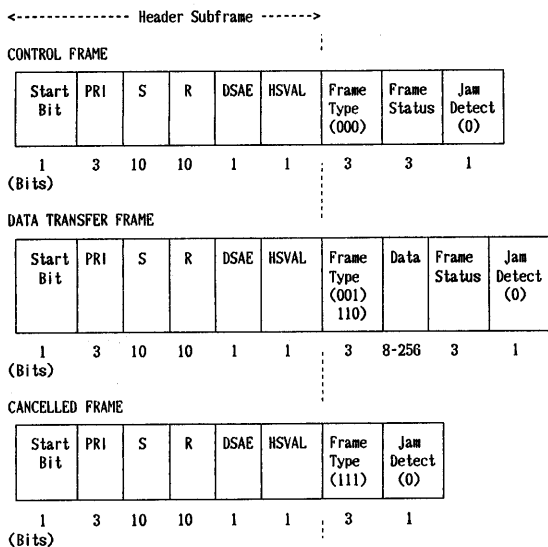


図 1 直列バス・データの基本フレーム型

並列バス、直列バス共に、S 文書での各項目の記述は以下のキーワードでラベルづけされており、明快である。各々の意味は察しがつくであろう。

1. RULE
2. RECOMMENDATION
3. SUGGESTION
4. OBSERVATION
5. PERMISSION

互換性を保証するために必ず守らねばならないのは 1 の RULE である。

4. マイクロプロセッサ・オペレーティング・システム・インタフェース (MOSI)

MOSI の CO 文書は IEEE P 855 の草案⁵⁾そのものである。通常の 6 カ月投票の手続きと異なり、IEEE の文書がそのままの形で、フランス語の訳もなく配布され、6 カ月投票が行われた。この MOSI の目指すところを、文書の前書きから引用してみる。

「...MOSI 規格は、共通に使用されるオペレーティング・システム・サービスへのアクセスを与える関数の集まりの形式、パラメータ、演算を定義する。

MOSI 規格はプログラムとそのオペレーティング環境の間のインタフェースを定義する。それら自身については限られた仮定しか設けない。これはオペレーティング・システムの規格ではない。更に、これは特定のファイル・システムやプログラミング言語や計算機構成を定義したり仮定するものではない。

MOSI 規格は現行のどのような単一のオペレーティング・システムに基づくものでもない。マイクロコンピュータの環境で共通に使用される大部分のオペレーティング・システムと互換性があるように設計されている。...」

現在のマイクロコンピュータ・システムでは、異なる OS のもとで同一のプログラムが使用できる場合は、OS に依存する部分のないプログラムの場合のみであり、大変限られる。このような不都合を、プログラムと OS 間に規格化されたインタフェースをかぶせることで解決しようというのが MOSI の考えである。このインタフェースの実現法としては、OS への直接的なものの場合も、MOSI インタフェースからのソース・トランスレーション

の場合も、動的なリンクによるライブラリー・トランスレーションの場合もある。このようにMOSIは、プログラム実行に必要な、言語翻訳器、オペレーティング・システム、物理的機械の3種の成分のどれをも規格化あるいは制約するというようなことをしないでOSや言語と通信するための機構を与えることを目的としている。理想的なMOSIが実現すれば、可搬型の応用プログラムを書くことが可能になり、プログラマーは個々の計算機システム（特定のオペレーティング・システムが走る特定の機械）をほとんど意識しなくて済むことになる。

規格は全体で11章に分かれており、それらはメモリ管理、時間管理、データ転送(I/O)、データ管理、プロセス管理、プロセスの同期と通信、環境とのインタフェース、例外処理、を含んでいる。また付録として各プログラミング言語からMOSIインタフェースへの共通のアクセス機構が、使用上の便宜のためにつけられている。一般の応用プログラムは、その選んだプログラミング言語のもつ機能を使ってMOSIインタフェースにアクセスする必要があるからである。その様なアクセス機構を結合(binding)と呼んでおり、855の作業グループの取扱範囲外のことには属しているが、付録で用意されている。Pascal、C、FORTRAN、COBOL、Ada、PL/Mに対する結合が推奨されており、これらにより実際にどのように利用したらよいか分かる。この意味で高水準言語の拡張と見なすことも可能である。

言語Cにおける関数の推奨シンタクスを見てみよう。各MOSI関数は外部手続きとして呼び出される。それらの外部手続きの名前は対応するMOSI関数の名前に準ずる。但し、一般の手続きとの混同を避けるため頭に"OS"

を付ける。また全体の文字列の長さは7を越えないようにする。メモリ管理のMOSI関数と、それに対応するC言語の結合を表6に示す。各関数毎に分けてあり、初めに関数の形式がある。前のカッコは関数への入力、後ろのカッコは出力である。中カッコはオプションで言語による。その下に2列に分けてC言語での利用法がある。左欄は各関数に必要な宣言、右欄は典型的な使用例である。

表6 メモリ管理のMOSI関数のC言語による結合

Allocate (size),({location},error)	storid_t OsAlloc(size, error)	storid_t location; error_t error;
	unsigned size; errpt_t error;	location=OsAlloc(size, &error);
Get_Allocation_Unit (),({total},largest,error)	OsGtAIU(error)	int unit_size; error_t error; unit_size=OsGtAIU(&error)
	errpt_t error;	
Get_Amount_Remaining (),({total},largest,error)	unsigned long OsGtAmt (largest,error)	unsigned long largest; unsigned long total; error_t error; total=OsGtAmt(&largest, &error);
	unsigned long *largest; errpt_t error;	
Free (location), (error)	OsFree(location,error)	storid_t location; error_t error; OsFree(location,&error);
	storid_t location; errpt_t error;	
Get_Size (location),({size},error)	OsGtSiz(location,error)	storid_t location; error_t error; unsigned long size; size=OsGtSiz(location, &error);
	storid_t location; errpt_t error;	

日本ではTRONプロジェクトが走っており、MOSIとの関係が気になるころである。TRONはインタフェースというよりもOSそのものを含んだ計画であり目的がずれるが、実際上の目的は似ておりIEEEのMOSIとの競合あるいは適合性を議論する必要がある。またISOでも、MOSIを含むOSI全般について調査活動が行われている。

5. アセンブリ言語のニモニツク

このテーマは、SC47Bが出来た時以来のものであるが、なかなかまとまらない。規格化作業は、IEEE P694の草案に基づいて始められた。しかし、この案はあまり賛同を得られなかった。これはアセンブリ言語に対する包括的な要求を完全には満たせない。16ビット、32ビットのプロセッサには向かない。以上のような意見が主なものであった。

そうこうしている間に、1985年のモントリオール会議の前に、DIN関係機関から新たな規格案が登場した。スイスのNicoud(ニクー)教授によるCALM(Common Assembly Language for Microprocessors)と称するもので⁶⁾、CALMのドラフト3.4はDIN66283の草案になっている。CALMの文法はPascal文法風の明確なスタイルで記述されており、定義は包括的である。また案の付録には、Z80、M68000、i8086、NS16000を含む主要なプロセッサに対するCALMでの記述があり、それらを観察する限り16ビット以上のプロセッサにも適合するようである。

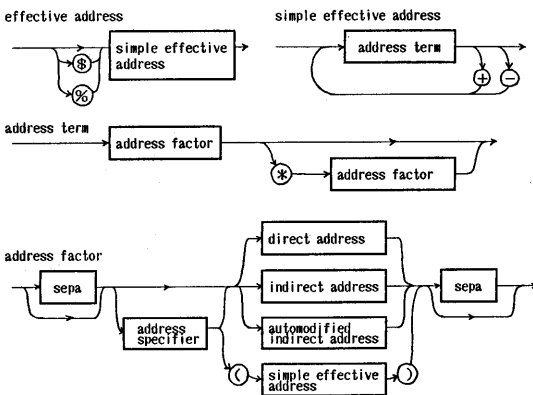


図2 実効番地の構文

実効番地の構文を図2に示す。\$、%でそれぞれI/O空間、データ空間を区別する。再帰的記法が許されており一般的な番地指定が可能である。1

985年のモントリオール会議に先だって開かれた担当作業グループWG1の会合で、IEEE案でなくCALMを採用しようという結論が出た。しかし、本会議においてその結論は採用されず、結局IEEE案とCALMとを合体させたようなものを作ることになり、その作業がWG1に課せられた。残念ながらそれ以降WG1の会合が一度も開かれていないため、その作業は進んでいない。私見であるが、CALMのように完全にまとまっているものにIEEEの案を合わせることが果してうまく行くかどうか疑問である。

対応する国内WGの主査は沖電気の津村和政氏である。

6. その他のテーマの進捗状況

6.1 浮動小数点算術

SC47Bの作成した出版物はまだ一つだけである。浮動小数点算術の規格Publication 559⁷⁾である。これはIEEEのP754の案(ドラフト7.0)をIEC規格としたもので1982年に出版された。実質的な標準となっていたものを追認したものと言える。その後もP754では作業が続けられていた。1984年11月には新たな草案、ドラフト10.1が作成された。IECもこれに合わせて、モントリオール会議で決定され、CO文書として配布された。両者の間に大きな違いはない。全体に10.1の方が簡潔になり分かりやすくなっている。特に、複雑であった未正規化数(unnormalized number)に対する算術の項が削られた。

6.2 用語

モントルーでの第1回会議以来のテーマである。担当する作業グループはないが、会期中に設定される特設作業グループ(AHWG)で活発に議論さ

れた。モントリオールでの編集委員会で最終稿が作られたので間もなく出版される予定である。全部で40ほどの用語が定義されている。リストを表7に示す。幹事国の仕事は主にNTT厚木電気通信研究所の中島孝利氏に担当して頂いた。

表7 マイクロプロセッサの用語

bus	ready signal
arithmetic and logic unit	wait signal
(instruction) control unit	to reset
programme counter	machine cycle
register	anticipatory fetching,
register length	pre-fetching
general purpose register	cascaded carry
address register	high-speed carry
read/write register	look-ahead carry
instruction register	memory segment
accumulator	segment, section,
index register	chapter, partition
indicator	interrupt,
condition code register	interruption
status	bus arbitration
stack	co-processor operation
(pushdown storage)	coprocessor
stack pointer	multiprocessor
bit slice processor	interrupt vector
hold (input) signal	base address
	base address register
	clock cycle
	microprogramme

6. 3 オブジェクト・コード

アセンブリ言語に関連して、「再配置可オブジェクト・コード」を標準化することがモントリオールで決められた。IEEE P695 の案 695-1985 を規格とすることになっている。IEEE 694 でもCALM でもIEEE 695 の使用を仮定しており全く異論は出なかった。P695の案はMUFOM (Microprocessor Universal Format for Object Module) と称するもので、CERNのCUFOMを基にしている。オブジェクト・モジュールはコマンドの系列であり、コマンドはASCII文字である。2進数による表現法の規定がない点で通常のオブジェクト・コードとは種類が異

なる。フランス語訳が遅れているためかまだ投票に入っていない。

オブジェクト・コードに関しては国内でもでも全く別の種類の案が検討されている。MUFOMとは両立するようなものなので、そちらのIECへの提案も考えられよう。

6. 4 予想される将来のテーマ

付録2にIEEEでの関連活動を示す。この中のいくつかは将来SC47Bで取り上げられることになるであろう。また日本からもどしどし規格案が出る事が望まれる。

7. 結び

SC47Bで標準化作業中の主なテーマについて解説した。1981年の第1回会議から5年が経過したが、その割に標準化が進んでいないように思えるかも知れない。しかし、マイクロプロセッサの規格は一つ一つがかなり大きなシステムを対象としていることを考慮すれば、むしろ着実に進んでいると言ってもよいと思う。始めた頃は、各国の間で反対のための反対のような不毛な議論もあつたりしたが、最近では非常に建設的な議論が交わされるようになってきた。議長Dr.PritchardはこれをSC47Bの成熟を示すものだと総括している。また実際に各国で規格化の作業に直接携わっている人々が代表として出てくるようになり、SC47Bの会議は大変内容のあるものになっている。

わが国では、今まであまり標準化の重要性が認識されていなかった。しかし、最近ではその重要性が認識されるようになってきた。マイクロプロセッサに関する係争に見られるように、もはやアメリカの模倣は許されなくなっている。このような状況では、オリジナルなものを持つことが決定的に重要

であり、その際にそれを国際標準とすることが戦略的に大変大きな価値を持つ。(この点を欧米の委員は十分に認識しており、会議における意気込みも違っている。)また国内標準を国際標準に準拠させることは、貿易障壁を作らないという意味でも、今後日本が国際社会で生きて行くための必須条件である。重要性が認識され始めてきたのも、これらの点が理解されるようになってきたからであろう。今後ますます重要性の増す標準化に対する、関係各位のご支援ご協力をお願いいたします。

文献

- 1)田島守彦、マイクロプロセッサシステムに関する標準化動向、情報処理学会マイクロコンピュータ研究会、19-3 (1981).
- 2)田島守彦、IEC/SC47Bストックホルム会議報告、電子工業月報、28、11、pp.53-57 (1986).
- 3)IEC/SC47B, 47B(Secretariat)37 -- Draft - Serial sub-system bus for the IEC 821 bus (1986).
- 4)IEC/SC47B, 47B(Secretariat)38 -- Draft - Parallel sub-system bus for the IEC 821 bus (1986).
- 5)Technical Committee on Microprocessors and Microcomputers of the IEEE Computer Society, Draft American National Standard IEEE Trial-Use Standard Specification for Microprocessor Operating Systems Interfaces, IEEE, New York (1985).
- 6)J.D. Nicoud, Common Assembly Language for Microprocessors CALM Draft 3.4, Swiss Federal Institute of Technology (1984).
- 7)IEC, Publication 559 -- Binary Floating Point Arithmetic for Microprocessor Systems, IEC (1982).

付録1 ピン配置

技術報告

1. 0 範囲

本文書はマイクロプロセッサを基本とするシステムで用いられる各IEC 603-2 コネクタに割り当てられるべき最小限の直流接地端子を記述する。

本文書はまた、マイクロプロセッサを基本とするシステムにおいてIEC 603-2 コネクタを用いる際の電源及び接地の接続の割当に関する推奨を行い制限を記述する。

本文書は、マイクロプロセッサシステムにおける基板とバックプレーンの両方を規定する。

注：用語「ピン」と「端子」は同じ意味に使う。

2. 0 直流接地に対する最小限の要請

マイクロプロセッサシステムは、そのシステム中の各603-2 コネクタ上で少なくとも4個の直流接地信号を供給せねばならない。

3. 0 ピン配置

3. 1 システム中の各IEC 603-2 コネクタの次の端子は、直流の接地に接続するか非使用にすべきである。

1a	1b	1c
32a	32b	32c

3. 2 システム中の各IEC 603-2 コネクタの次の端子は、5.0 V 直流 + 10% を越えない電圧の主直流電源レールに接続するか非使用にすべきである。

2a	2b	2c
31a	31b	31c

4. どのような差動駆動でないバス構造においても、信号のリターンバ

スは一定の高速動作に対してクリティカルである。付加的な信号のリターンバスを配置すると、システムにおける、1枚の印刷回路基板上のドライバから別の何枚かの印刷回路基板上の1個以上のレシーバへの、信号バスの特性インピーダンスにおける不連続性が減少する。一般にシステムバスの完成度は、(本技術報告で指定した直流リターンバス以上の)信号のリターンバスを付加することで増加する。特にそれらが信号の結合部の上に配置されるときにそうなる。

付録2 関連するIEEEでの標準化作業

以下はストックホルム会議の会議文書としてアメリカが配布したものの一部である。

P854 - Radix and Format Independent Floating Point Arithmetic - This is a carry on project from the P754 that has been recently brought to a vote of the nations by this committee.

P896 - Future Bus - This is an advance 32 bit Asynchronous Backplane Bus Structure to serve the multiprocessor bus needs.

P959 - iSBX - I/O Expansion bus

P961 - STD Bus - Process control Bus Structure, 8 bits wide aimed at small process control systems.

P970 - VersaBus - A 32 Bit bus structure.

P1000 - STE Bus - An adaption of the STD bus to the Euro Card Format with some improvements.

P1101 - Mechanical Standards for Euro Card Format Board.

P1014 - VMEBus - This bus has been jointly developed with other members of the IEC community.

P1196 - NuBus - A simple 32 bit synchronous bus structure initially developed at MIT.

P1296 - Multibus II - A more complex bus structure with extended facilities. This is also a synchronous bus structure.