

# 多段スイッチング回路を用いた超高速DSPによる 動き補償高能率符号化方式の動的負荷分散効果

奥村 康行 入江 一成 岸本 了造  
日本電信電話株式会社 伝送システム研究所

本報告では、マルチプロセッサを用いた画像処理において、時間・空間的に偏在した処理負荷を多段スイッチにより動的に分散する方式を提案する。この方式は、多段スイッチを構成する単位スイッチ間に負荷情報を転送する制御線を設けて、ハードウェア的に負荷分散を行うものであり、スイッチ内のトラヒック集中を回避し、高いスループットを確保できるという特徴を有する。

また、代表的な画像処理である動き補償符号化と離散コサイン変換の組み合わせをとりあげ、このマルチプロセッサ構成に適したアルゴリズムとスケジューリングについて述べる。このアルゴリズムとスケジューリングを用いて、プロセッサに必要な処理能力を低減できることを、シミュレーションにより明らかにする。

## Dynamic load balancing effect of motion compensation coding for high-speed DSP using multi-stage switching network

Yasuyuki OKUMURA Kazunari IRIE Ryozo KISHIMOTO  
NTT Transmission Systems Laboratories  
1-2356 Take, Yokosuka-shi, Kanagawa

This paper proposes a dynamic load balancing method using multi-stage switching circuit to overcome one of the greatest difficulties in multiprocessor - load concentration to certain processors. This method avoids a traffic congestion and realizes a high throughput for multi-stage switching circuit by exchanging load information and distributing the load between switch elements.

In addition, a motion compensation algorithm and its process scheduling suitable for the multiprocessor is proposed. This paper also shows a simulation result that the required processing power for the motion compensation algorithm can be reduced by the load balancing method.

## 1. はじめに

テレビ会議、CATV、HDTV等の映像伝送サービス需要の高まり、ならびに光ファイバを用いた高速ディジタル伝送技術や広帯域ISDNの進展を背景に、ディジタル映像伝送方式の研究が進められている。この実現にあたりキーテクノロジーとなるのは映像信号の符号化技術であり、動き補償、DPCM、離散コサイン変換(DCT)、ベクトル量子化等のアルゴリズムが研究されている。<sup>(1)</sup> また、CG、画像認識等の多様な画像処理に関する研究も盛んである。<sup>(2)</sup> 一方、最近のディジタル信号処理プロセッサ(DSP)の進歩に支えられて、DSPの応用分野は拡大しつつあり、DSPの適用により、多彩な画像処理が極めて柔軟に行なえるという利点がもたらされる。このような背景から、符号化をふくめた各種画像処理に対するDSPの適用が検討されるようになった。<sup>(3)</sup>

一般に、画像処理には膨大な処理能力が要求され、例えば、HDTV信号の符号化においては1~10 GOPS程度の処理能力が必要と考えられるため、マルチプロセッサ構成が不可欠となる。画像符号化をマルチプロセッサ型DSPで行う場合、時間的・空間的に所要処理量が変動する情報源に対して、動的負荷分散ならびに実時間処理が必要である。<sup>(4)</sup> 一方、マルチプロセッサの接続構成として、(1)2次元アレイ、(2)共通バス、(3)パイプライン、(4)多段スイッチングが考えられる。この中で、多段スイッチングにおいては動的負荷分散が極めて容易に実現でき、マルチプロセッサ構成に対する柔軟性、様々な画像処理に対する応用等の点で優れていると考えられる。

筆者らは、すでにベクトル量子化に対する、マルチプロセッサのスケジューリングと負荷分散方式について報告した<sup>(5)</sup>。本報告では、二種類の画像処理を組み合わせた場合にも、有効な負荷分散の行なえるスケジューリングを述べる。まず、動き補償(MC)等の符号化アルゴリズムをマルチプロセッサで実行する場合、特定のプロセッサに負荷が集中するという問題点について述べる。ついで、この問題点を解決するために、多段スイッチを用いたマルチプロセッサ型DSPの構成を提案し、MC<sup>(6)</sup>とDCT<sup>(7)</sup>を組み合わせた処理に上記マルチプロセッサ型DSPを適用した場合のスケジューリングを述べる。また、個々のプロセッサならびにスイッチにおけるロードバランスを明らかにする。最後に多段スイッチを用いることによる所要処理量の削減効果について述べる。

## 2. 画像符号化処理量の変動

マルチプロセッサを用いた画像符号化において、以下に述べるように、プロセッサ間での負荷のアンバランスという問題点がある。例えば、テレビ会議伝送システムの符号化装置においては、帯域圧縮ならびに処理量の削減を狙い、単位ブロック毎に前フレームとの相関を調べ、その結果によってMC、ベクトル量子化やDCT等の符号化処理を行うが否かを決定している。例えば、1フレームを8×8画素のブロックに分割し、あるブロックに関するフレーム間差分の2乗和の平均値の平方根がある閾値より大きい場合のみ、有効ブロックと呼び符号化処理を施す。実際のテレビ会議画像においては、有効ブロックは全体の一部であるうえ、その領域が時間的に変動するので、各プロセッサへの負荷割りつけが課題となる。

この有効ブロックが1フレームに含まれる割合(有効ブロック含有率)の空間的ならびに時間的変動を二種類の有効ブロック判定方式について調べた。有効ブロック判定方式として、図1に示すように、(方法1)上述のように前フレームとの差分値の計算によって有効ブロックを求める方法、(方法2)前フレームの動きベクトルに基づいてシフトした領域について前フレームとの差分値を計算する方法、を考えた。ここで、処理画としてテレビ会議画像で人物2人が着席している場面ならびに立ち上がる場面を用いた。この場合の有効ブロック含有率の時間的変動の実測例を図2に示

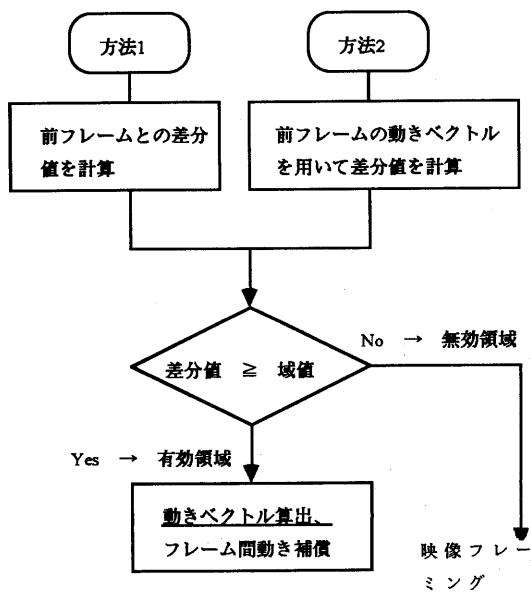
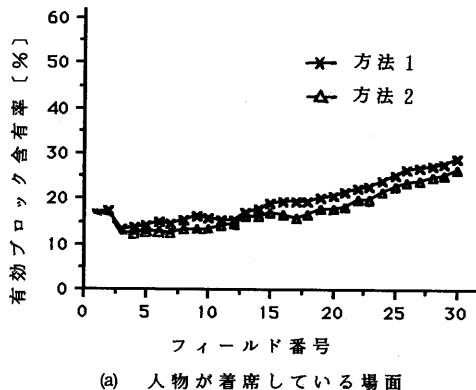


図1 動き補償符号化処理フロー

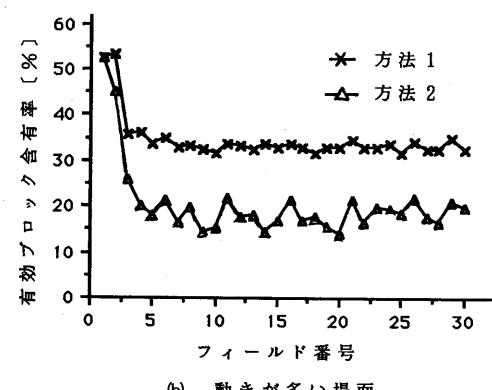
す。図2において、(a)は人物が着席している場面、(b)は動きが多い場面、を示している。

同図(a)より、有効ブロックは全体の30%以下であり、画面を均等に領域分割して各プロセッサに割りつけた場合、70%程度のプロセッサは無駄になることがわかる。また、画面に動きが少ないと、有効ブロック量の時間的変動は少なく、動きベクトルを用いる効果も薄いため、方法1および方法2の間の差も小さいことがわかる。

一方、図2(b)の場合は、フィールド番号の若い時点で有効ブロック含有率が高いが、数フィールド後には20~30%減少する。これは、画像の動きが大きいため、最初有効ブロック含有率が高いことと、時間とともにフレーム間相関が除去されるに従い、有効ブロックが減少するためである。また、方法1に比して方法2の場合に有効ブロック含有率が低いのは、方法2の場合、前フレームの動きベクトルを用いることによりフレーム間相

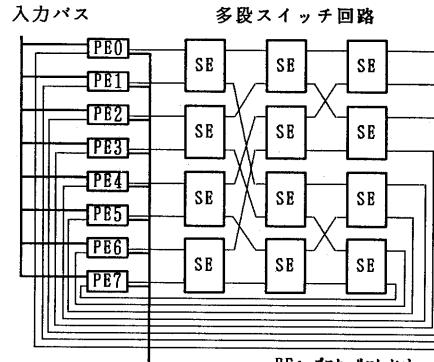


(a) 人物が着席している場面

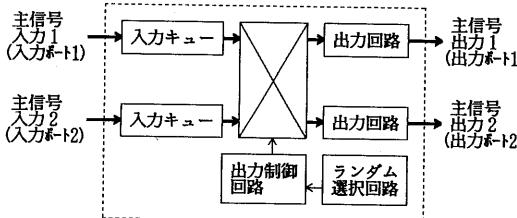


(b) 動きが多い場面

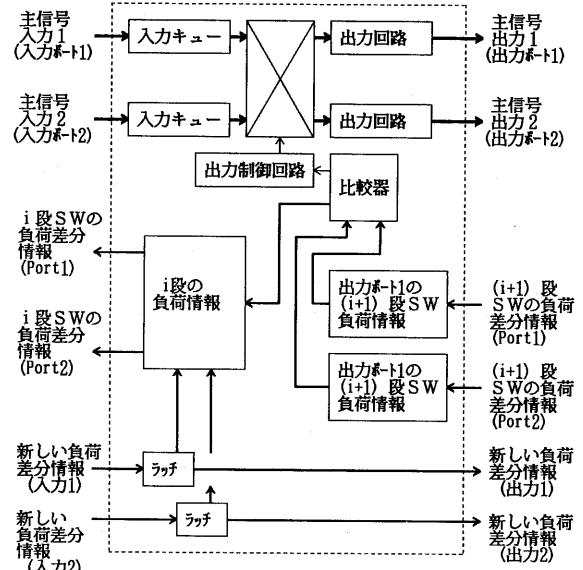
図2 動き補償符号化における有効ブロック含有率測定例



(a) マルチプロセッサ構成



(c) ランダム分散方式の単位スイッチ構成



(b) 最小値負荷分散方式の単位スイッチ構成

図3 マルチプロセッサと単位スイッチの構成

閾除去の効果が増大するためである。

いずれの方法を用いて有効ブロックの判定を行っても、1個のプロセッサにいくつかのブロックを固定的に割り当てるとき、プロセッサ間の均等負荷分散を行った場合に比して、数倍の処理能力が要求される。また、有効ブロック含有率が時間的に変動することから、マルチプロセッサ構成においては領域分割のような静的負荷分散だけでなく、動的に分散する必要があることがわかる。

### 3. 多段スイッチを用いたマルチプロセッサの構成

#### 3.1 構成とスケジューリング

上述のように画面上に偏在した負荷に対し、マルチプロセッサのプロセッサエレメント(PB)へ動的に分散が容易な多段スイッチを用いる構成を検討した<sup>(5)</sup>。これを図3(a)に示す。本稿では、(1) 単位スイッチならびにPB間で負荷情報を転送する転送リンクを有し、新たな負荷を最も負荷値の少ないPBに割り付ける方式(最小値負荷分散方式)<sup>(4)</sup>、(2) 新たな負荷を各PBにランダムに割り付ける方式(ランダム分散方式)、を検討した。単位スイッチ(SE)の構成を図3(b)ならびに(c)に示す。

ここに適用する処理例として、MCとDCTを組み合わせた符号化処理のフローを図4に示す。A/D変換された映像信号は輝度信号と色信号が時分割多重(TDM変換)され、複数の領域に分けられて、ブロック単位に処理される。映像信号はブロック単位で有効/無効判定とMCが施される。MCの結果、動きベクトルが小さい場合は無効ブロックと判定されてフレーム間符号化が適用され、動きが中程度か大きい場合にDCT処理が施される。最後に、映像フレーミングを行った後、伝送される。

この符号化処理をマルチプロセッサを用いて行う場合のスケジューリング例を図5に示す。ここ

で、A/D変換された映像信号は入力バスから各プロセッサに入力される。各プロセッサには、画面の一定の領域が割り当てられる。たとえば、図

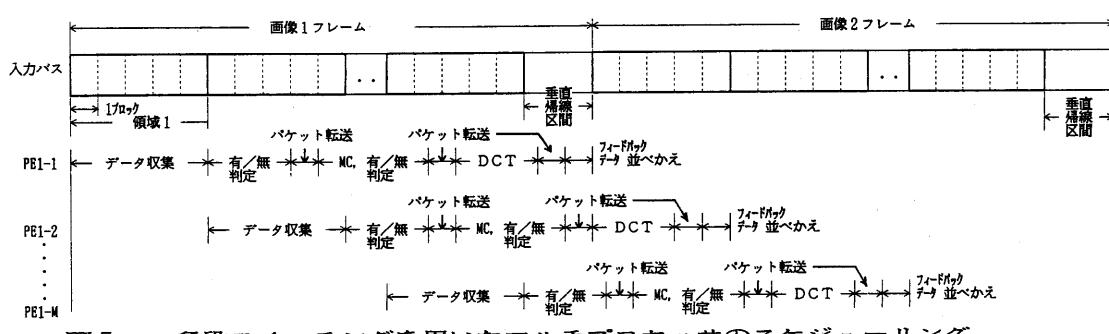
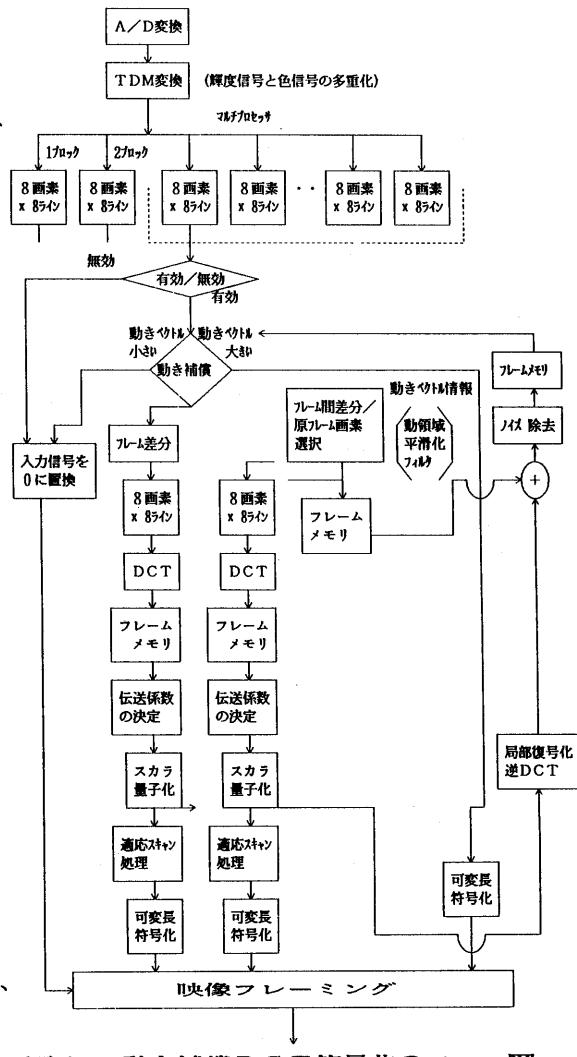


図5 多段スイッチングを用いたマルチプロセッサのスケジューリング

5において、画像1フレーム目の領域1がプロセッサエレメント1(P E 1)に、領域2はP E 2に入力される。符号化は、まず領域をブロック単位に分割し有効／無効判定した後に、有効ブロックに対してのみ動き補償を行うが、有効と判定されるブロックの数がプロセッサによって異なるので、負荷分散を行い有効ブロック数の均等化を図る。負荷分散は、動き補償処理に必要な画面領域ごとにパケット化され、多段スイッチング回路に転送され、各プロセッサにおける負荷が均等化するよう分散される。転送された有効ブロックは受信P Eにおいて動き補償が施され、上述と同様に有効／無効判定・負荷分散・D C Tをおこなわれる。各ブロックには予め最初の転送における転送元P E番号が付与されており、D C Tを終えたブロックはこのP E番号に従って多段スイッチング回路内をルーティングされて、元のP Eへ送られる。さいごに、各P Eでは収集したブロックをフレームに組立て、出力バスに送出する。

このスケジューリングにより、時間的・空間的に処理負荷量が変動する映像信号に対し、プロセッサの効率的割付けが可能になる。

### 3.2 動的負荷分散の効果

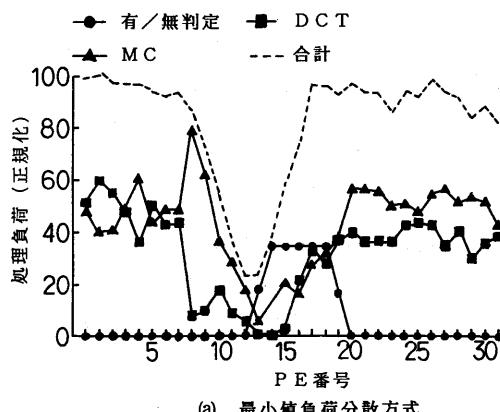
多段スイッチによる負荷分散の効果を見るために、各P Eの負荷量ならびに各SEでの待ち合わせブロック数を表1の条件下でシミュレーションによって求めた。全P E数は32とし、3個のP Eに100%の負荷を与える、それ以外は0%とし（平均有効ブロック含有率：18%）、極端に偏在した状態を想定した。各P Eの処理量を図6に、SEにおける待ち合わせデータ量のピーク値の分布を図7に示す。図6では100%の負荷が加わるP E13～P E19がデータ収

集を行っており、他のP Eは動き補償あるいはD C Tを行っている期間に測定時間を限定している。

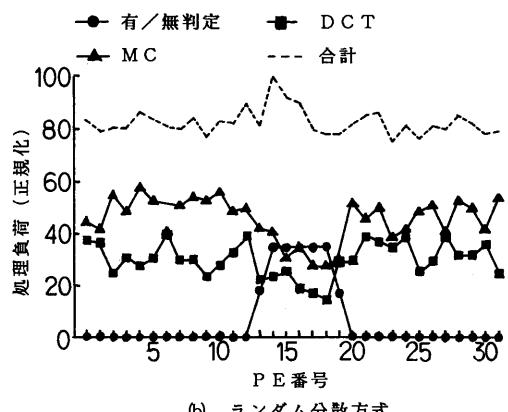
図6より、P E13～P E19は主として有効／無効判定を行い、その他のP Eは動き補償あるいはD C Tをおこなっているため、全体として負荷の均等化が図られていることがわかる。但し、ランダム分散方式において処理負荷が、より均等化されている。また、図7では、入力段に近いSEほど待ち合わせデータ量が多い。最小値分散方式の場合、出力段に近いSEでも滞留データ個数の多いものがある。これは、各P Eが有する処理待ちパケットの個数を平均化するよう制御しているため、処理待ちパケットの少ないP Eがあると、そこへトラヒックが集中するためと考えられる。ランダム分散方式の場合はほぼ均等に分散されており、入力段に近いSEだけにおいて滞留データが集中している。

表1 シミュレーションのパラメータ

項目	設定値	項目	設定値
P E数	32	フレーム周期	30フレーム/sec
1 P Eの処理能力	50～100 MOPS	画素数	$1,067 \times 10^6$ /フレーム
S Wの転送能力	100～200 Mb/s	1ブロックの処理量	1448 OPS (DCT) 1050 OPS (MC) 80 OPS (有効／無効)
1ブロック	4 × 4画素	シミュレーションクロック	100kHz (20ブロック)
1 P Eの処理領域	20ブロック × 104	1フレーム	$104 \times 32 = 3328$



(a) 最小値負荷分散方式



(b) ランダム分散方式

図6 各P Eの処理量の分布例 (1 P E : 50MOPS、平均有効ブロック含有率 : 18%)

多段スイッチ					
PE0, 1	38	31	13	4	4
PE2, 3	30	14	9	5	7
PE4, 5	27	14	8	4	8
PE6, 7	24	17	17	5	13
PE8, 9	19	20	11	3	10
PE10, 11	20	19	9	5	9
PE12, 13	25	18	9	5	10
PE14, 15	24	29	25	15	16
PE16, 17	23	31	8	7	16
PE18, 19	26	16	7	15	21
PE20, 21	33	13	14	4	14
PE22, 23	35	18	34	14	8
PE24, 25	42	20	9	4	12
PE26, 27	43	19	8	9	14
PE28, 29	51	21	12	3	12
PE30, 31	48	29	28	5	4

(a) 最小値分散方式 (平均滞留個数 : 16)

多段スイッチ					
PE0, 1	30	12	7	4	4
PE2, 3	29	9	6	4	4
PE4, 5	29	10	7	4	4
PE6, 7	29	11	8	4	4
PE8, 9	28	11	7	4	4
PE10, 11	29	15	9	4	4
PE12, 13	31	10	7	4	4
PE14, 15	33	8	7	5	7
PE16, 17	33	9	6	5	5
PE18, 19	33	9	7	6	5
PE20, 21	37	10	7	4	4
PE22, 23	35	11	9	5	4
PE24, 25	32	13	6	4	4
PE26, 27	31	12	7	4	4
PE28, 29	36	14	6	4	4
PE30, 31	30	9	10	4	4

(b) ランダム分散方式 (平均滞留個数 : 11)

図 7 多段スイッチ内部の滞留データ個数

#### 4. 多段スイッチを用いたマルチプロセッサの能力

マルチプロセッサに要求される処理能力を、M CとD C Tの組合せを例に表1の条件下でシミュレーションにより解析した。2章での検討結果より、各PEへの入力負荷分布として、特定のPEに負荷が集中するモデルを仮定した。この入力負荷分布モデルを図8に示す。同図(a)は入力負荷分布が時間的に一定なモデルであり、同図(b)は負荷が集中する領域が時間的に変動するモデルである。

##### 4.1 処理時間の解析

図8(a)および(b)のモデルにおいて、負荷の集中するPE数を変化させることによって、平均有効ブロック含有率と最大処理時間との関係を求めた。この結果を図9(a)および(b)に示す。負荷特性が時間的に一定であっても、変動するものであっても、傾向は一致する。また、1フレームが3328(32[PE] × 104[クロック/PE])クロックであることから、最大処理時間がこの値を越えると、急激に増大する。これは、PEでは後から入力される画像データの処理に追いつかなくなるためである。また、負荷特性が時間的に一定の場合も変動する場合も、多段スイッチの負荷分散効果によって、処理時間はほとんど変わらない。

##### 4.2 所要処理能力

4.1節で述べたように1フレームを3328クロックと仮定したので、図9における最大処理時間が3328クロック以下であることが許容限界である。この条件より、有効ブロック含有率に対する所要処理能力を図10(a)ならびに(b)に示す。同図より、負荷分散なしの場合は、常に負荷のピーク値を処理する能力を有する必要があり、オーバヘッドが

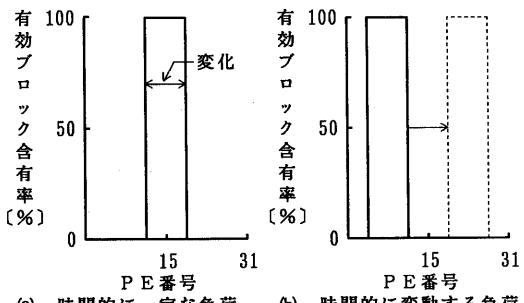


図8 入力負荷モデル

極めて大きい。一方、多段スイッチにより、負荷分散を行った場合、有効ブロック含有率にほぼ比例した処理能力でよいことがわかる。また、入力負荷が時間的に一定であっても変動するものであっても、多段スイッチの効果によって、両者の特性はほとんど変わらない。特に、有効ブロック含有率が2章で述べたように20~30%程度の場合、負荷分散なしの場合に比して、所要処理能力は最小分散方式、ランダム分散方式ともに約40%で済み、効果が大きい。

#### 5. むすび

各種画像処理を柔軟に実現するために不可欠なマルチプロセッサの構成法と特性について述べた。本報告では特に動き補償とD C Tを組み合わせた符号化処理において、テレビ会議画像のように処理量が画面上で均等でない場合、多段スイッチを用いた動的負荷分散効果が極めて大きいことがわかった。

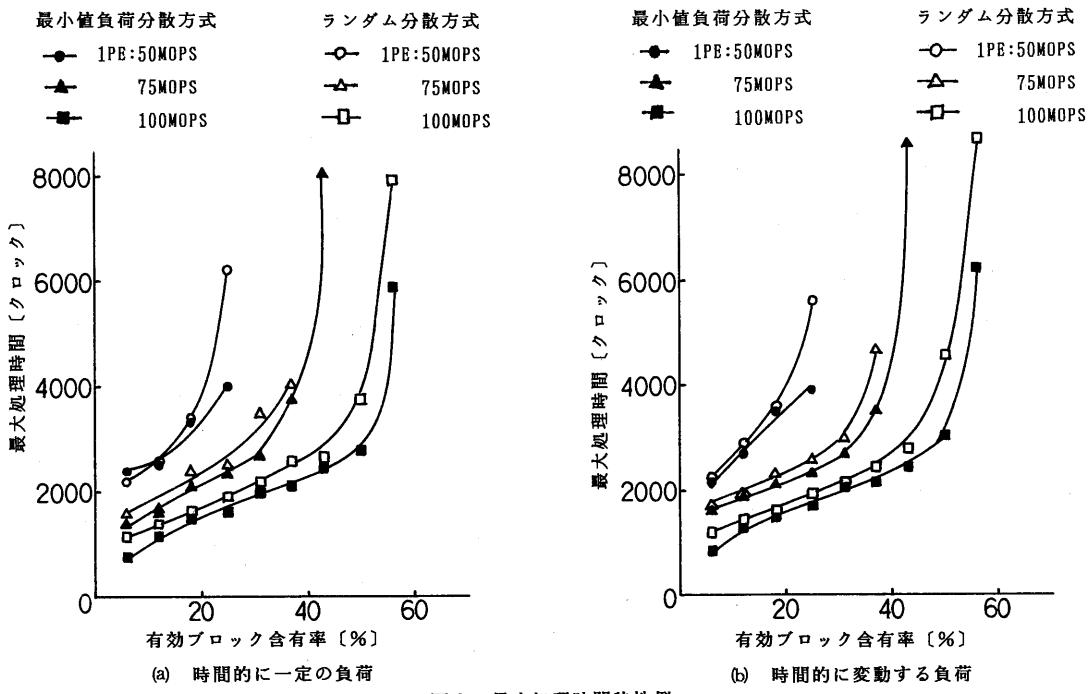


図9 最大処理時間特性例

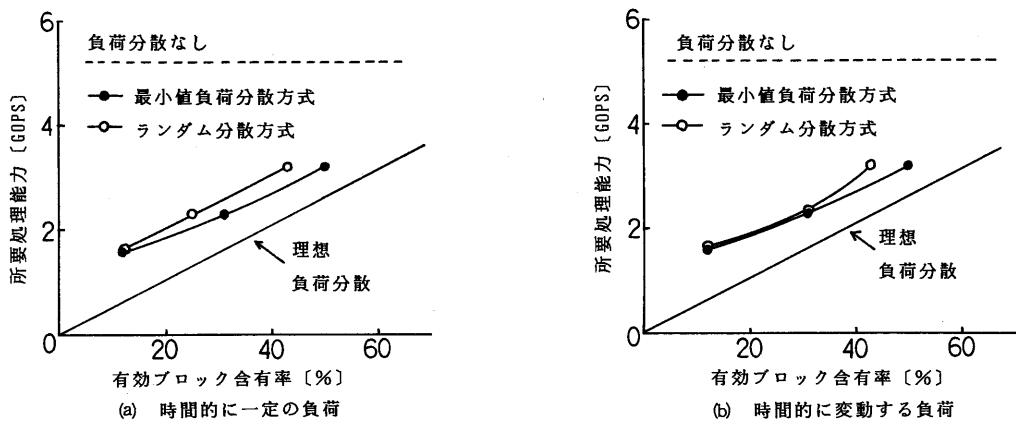


図10 所要処理能力特性

今後は、ハードウェアの実現法ならびに、CG等の画像処理へ適用した場合の特性等について検討する。

謝辞　日頃、御指導頂く伝送システム研究所小山部長、ならびに御討論頂いた同所山口主幹研究員に感謝いたします。

## 文献

- (1) T. Itoh et. al. "A 64 kbps MOTION PICTURE CODER," Proc. GLOBECOM 86, pp63-67 (1986).
- (2) 河合他 "並列画像生成システム L I N K S - 2 のアーキテクチャ," 情報処理学会論文誌, Vol. 29, No. 8, pp. 729-740 (1988).
- (3) T. Nishitani et. al. "VIDEO SIGNAL PROCESSOR CONFIGURATION BY MULTIPROCESSOR APPROACH", Proc. IEEE, ICASSP86, pp797-800, (1986).
- (4) 岸本他 "動的負荷分散制御による多段スイッチング回路の構成", 信学技報 SE87-61, (1987).
- (5) 奥村他 "多段スイッチング回路によるマルチプロセッサ型 D S P のシミュレーション解析," 信学技報 CAS88-18, (1988).
- (6) A. N. Netravali, et. al. "MOTION-COMPENSATION TELEVISION CODING", B. S. T. J., 58, 3, pp. 631-670 (1979).
- (7) W. Chen et. al. "SCENE ADAPTIVE CODER," IEEE Trans. Commun., COM-32, 3, pp. 225-232, (1984).