

## 光ニューラルコンピューティング

田井 修市 光永 一正 久間 和生  
三菱電機（株） 中央研究所

光ニューロチップを中心に、ベクトル・マトリクス乗算方式の光ニューラルネットワークについて述べる。まず、基本構成要素である光ニューロンの仕組みについて簡単に触れた後、アルファベット26文字の認識が行える光ニューラルシステムについて詳述する。光ニューロチップとしてはスタティック型とダイナミック型について最近の研究成果を示す。特に、ダイナミック光ニューロチップでは世界で初めて成功したオンチップ学習について述べる。

## OPTICAL NEURAL COMPUTING

Shuichi Tai, Kazumasa Mitsunaga, and Kazuo Kyuma  
Central Research Laboratory, Mitsubishi Electric Corporation

The present status of optical neural computing systems are discussed, with focusing on optical neurochips. At first, the opto-electronic neural network that can recognize the 26 characters of the alphabet is described. Next, the recent results of the static- and dynamic-optical neurochips are presented. Especially, the dynamic-optical neurochip using novel type of variable sensitivity photodiode as a synaptic device is described in detail.

## 1. まえがき

光技術の大きな特長である強力なインターフェクション能力や空間並列性を活用すれば超並列で大容量の情報処理システムの構築が可能である。特に、現行のコンピュータが不得手とする音声や手書き文字および画像情報のパターン認識・連想記憶などに威力を発揮するニューロコンピュータの分野では、膨大な数のニューロン間配線（シナプス結合）の実現のために光技術の導入が待望されている。これは、光の空間並列性を利用したプログラムや空間光変調素子（光シナプス結合素子）などを用いた空間光配線技術により膨大な数のニューロン間配線が容易に行えるためである。<sup>1) 2)</sup> また、各ニューロン間の結合強度（シナプス結合強度）をダイナミックに制御・変更することが可能なため、学習機能の実現も容易である。

本論文では我々の研究成果を中心にこの分野の現状を述べる。

## 2. 光ニューラルネットワーク

### 2.1 光ニューロン

ニューラルネットワークはニューロンと呼ばれる多入力／一出力型の非線形素子が相互に結合されたものである。ニューラルネットワークでは全結線の場合にはニューロン数の2乗に相当する膨大な数の配線が必要である。従って、電気的な手段ではニューロン数の増加とともに配線数が爆発的に増大するため、その実現は次第に困難になって行く。この問題を回避するために光技術を適用したもののが光ニューラルネットワークである。

図1に光ニューロンの基本構成を示す。光ニューロンは自分を含めた多くの光ニューロンからの光信号強度を変調するための空間光変調素子、空間光変調素子透過光を加算して電気信号に変換するための受光素子、電気的な比較器、および光ニューロンの出力のための発光素子によって構成されている。このような光ニューロンはレンズとマトリクス状の空間光変調素子および発光・受光素子アレイとを組み合わせることにより容易に構成できる。ニューロンの興奮状態は発光素子の点滅状

態に対応している。各発光素子出力 $v_j$ はシナプス結合強度 $W_{ij}$ に対応してその透過率が与えられた空間光変調素子（SLM）に照射される。ただし、 $i, j = 1, 2, \dots, N$ であり、 $N$ はニューロン数である。SLM透過光強度は $W_{ij}v_j$ に比例する。SLM透過光は全て受光素子（PD）に集光される。従って、PD出力 $u_i$ は、 $u_i = \sum W_{ij}v_j$ と表わされる。この信号は比較器でしきい値処理され、新しいニューロンの興奮状態、すなわちLEDのオン／オフ状態が決まり、他のニューロンへと信号が送られる。この基本単位である光ニューロンを多数組み合わせることにより、光ニューラルネットワークを構成することができる。最近では後述するようなこれらを集積化した光ニューロンチップと呼ばれる素子も試作されている。

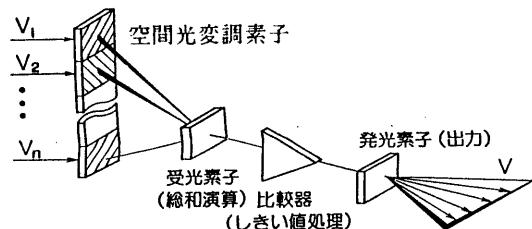


図1 光ニューロンの基本構成

### 2.2 光ニューラルネットワークの構成例

光ニューロンを多数個集合させたものが光ニューラルネットワークである。光ニューラルネットワークの主な機能は前述したようにベクトル・マトリクス乗算 $u_i = \sum W_{ij}v_j$ が光の空間並列性を利用して瞬時に実行できることである。図2はアルファベット26文字の認識を行う光ニューラルネットワークの構成を示したものである。<sup>3)</sup> 各ニューロン間のシナプス結合は液晶型のSLMによって実現されており、安定性の向上、光クロストークの回避、光軸調整の簡略化などのためにLEDアレイとSLMとはバンドル光ファイバで接続されている。

このシステムは入力層、中間層、出力層とて構成される3層構造のバックプロパゲーション学習則に基づくフィードフォワード型のネットワークを

構成している。ニューロン数は入力層が30個、中間層が32個、出力層が26個である。3層構造のネットワークを構成するためにはふたつのSLMが必要であるが、本システムでは次のようにひとつのSLMを時分割で利用することによってこれを実現している。まず、入力ベクトル $v^{(1)}$ と入力層／中間層のシナプス結合マトリクス $W(I, H)$ をそれぞれLEDアレイとSLMに呈示する。このときのPDアレイ出力信号 $u^{(2)}$ は比較器によってしきい値処理され、中間層の状態ベクトル $v^{(2)}$ となる。次に、 $v^{(2)}$ と中間層／出力層のシナプス結合マトリクス $W(H, O)$ をそれぞれLEDアレイとSLMに呈示する。PDアレイの出力信号 $u^{(3)}$ は最大値選択回路へ導かれる。26個の出力層のニューロンのうち、最大値を取るものが入力信号に対する認識結果に相当している。本システムで使用している液晶型SLMはオン・オフタイプのものため、離散的なシナプス結合強度でも学習が進むように量子化学習則<sup>4)</sup>を採用している。図3は学習に用いたアルファベット26文字のパターンである。学習信号は図3のように30ビット長のベクトルをあたかもアルファベット(a～z)のように二次元元に配列したものである。学習は入力された文字に対応する出力ニューロンのみが興奮するように行われる。

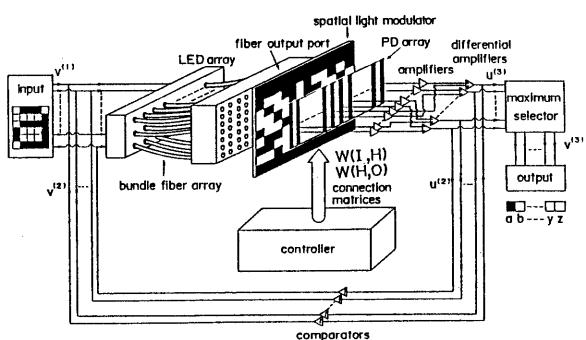


図2 文字認識用光ニューラルネットワークの構成

このシステムでは、全ての学習信号に対して完全な認識が行えるばかりでなく、図4に示すように不完全入力に対する連想機能をも有している。図5は実験によって得られた認識率とハミング距離dとの関係を示したものである。認識率は各ハミング

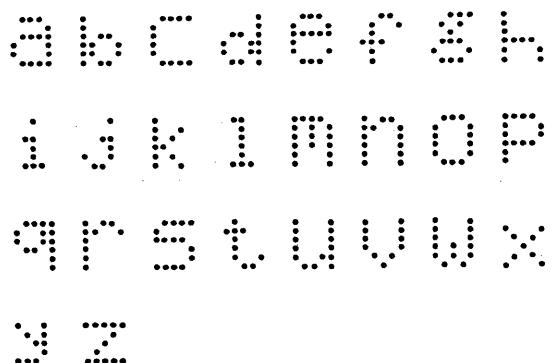


図3 学習信号

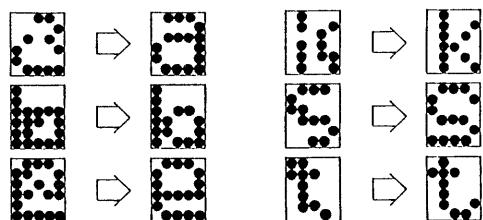


図4 認識実験結果の一例

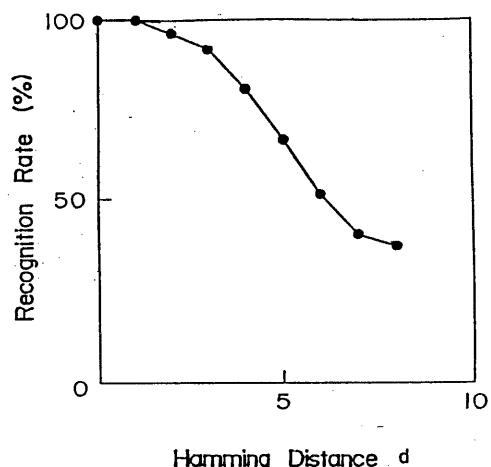


図5 認識率とハミング距離との関係

距離においてランダムに選択した100パターン以上の入力に対する出力の正否を平均したものである。d=2以下の不完全入力については、ほとんど全ての入力が完全に認識されていることがわかる。

### 3. 光ニューロチップ

#### 3-1 基本構成

前述した光ニューラルネットワークは個別光学部品によって構成されているため、機械的外乱に弱くまた寸法も大きいという難点がある。これらの問題を解決するものとして、光ニューラルネットワークの光学系を集積化した光ニューロチップがある。<sup>5)</sup> 光ニューロチップにはSLMの光透過パターンが固定のもの（スタティック型）と書き換え可能のもの（ダイナミック型）とがある。

スタティック型光ニューロチップの構成を図6に示す。チップはLEDアレイとPDアレイおよびSLMをスタックした構造である。<sup>6)</sup> LEDアレイとPDアレイはストライプ状で、発光面と受光面が向き合い、かつストライプが互いに直交するように配置されている。SLMはLEDアレイとPDアレイの間に挟み込まれている。この構成でベクトル・マトリクス乗算 $u_i = \sum W_{ij} v_j$ が並列に実行できる。このように集積化することにより、小型で機械的安定性に優れ、電子回路との整合性も良いという利点が生ずる。また、高密度集積化も容易である。

図7は試作したチップのベクトル・マトリクス乗算器としての特性を示す実験結果である。<sup>6)</sup> これは発光しているLEDの総数に対するPDの出力電流をプロットしたものである。LEDの各エレメントへの注入電流は30mAである。図より良好な直線性が得られており、このチップがベクトル・マトリクス乗算器として動作していることがわかる。LEDとPDの送受信系の応答速度は立ち上がりが0.2μs、立ち下がりが0.4μsである。

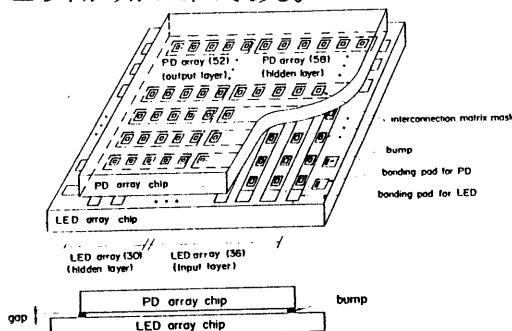


図6 光ニューロチップの構成

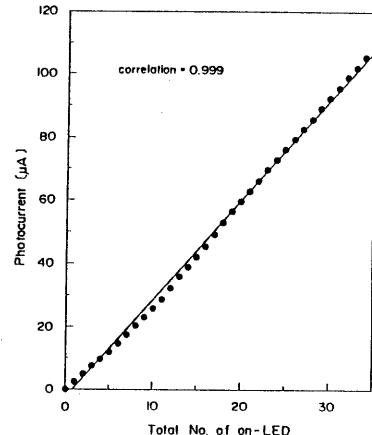


図7 発光しているLEDの数と光電流の関係

#### 3-2 スタティック光ニューロチップ

スタティック光ニューロチップとしてはフィードバック型とフィードフォワード型のものが作製されている。フィードバック型のものはニューロン数32で蓄積情報数が3個であり、ハミング距離が10程度の不完全入力に対してもほぼ100%の認識率が得られている。<sup>5)</sup>

文字認識のためのフィードフォワード型の光ニューロチップを用いたシステムの構成とチップの外観写真をそれぞれ図8、9に示す。<sup>6)</sup> これはバックプロパゲーションモデルに基づくものであり、ニューロン数は入力層が35個、中間層が29個、出力層が26個である。また、興奮性、抑制性のニューロンに対応したLED、空間光変調素子およびPDとは同一チップに集積化されている。従って、チップに集積化されているLED、PDの総数はそれぞれ66と110である。シナプス結合マトリクスはあらかじめ計算機上でバックプロパゲーション学習則を用いて決定されている。その際、シナプス結合値を3値(-1, 0, 1)にするために量子化学習則が用いられている。<sup>4)</sup> チップサイズは10.39 × 10.75 mm<sup>2</sup>であり、図9に示すように281ピンPGAパッケージにマウントされている。

学習パターンは5×7ドットで表現された大文字

のアルファベット26文字である。図8に示すように入力層の信号として35(5×7)ドットの入力情報としきい値調整用の信号を入力層のLEDに入力する。58個の中間層PDの出力信号(29個は興奮性、残りは抑制性シナプスに対応している)を引算器に入力し、興奮性と抑制性の成分間の差を計算した後、しきい値処理を施す。このようにして得られた29個の信号としきい値調整用信号の合計30個の信号を中間層のLEDへ入力する。同様に出力層のPDからの52個の信号は引算器によって26個の出力信号とされた後、最大値選択回路に入力され、認識結果が出力される。

一例としてパターン“A”に対する認識実験の結果を図10に示す。認識率は各ハミング距離に対して100回の平均をとったものである。図より本チップは学習パターンの認識だけではなく、不完全入力に対する連想能力をも有していることがわかる。

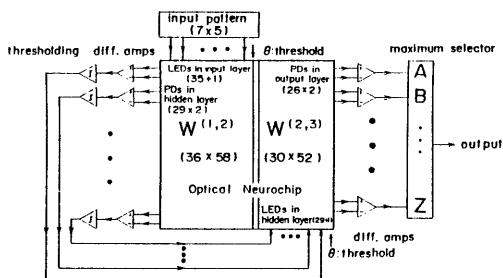


図8 文字認識用光ニューロチップのシステム構成

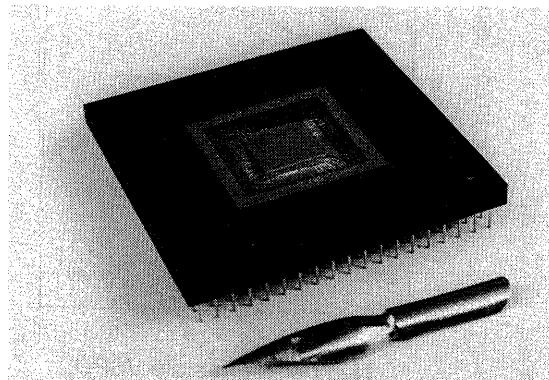


図9 光ニューロチップの外観写真

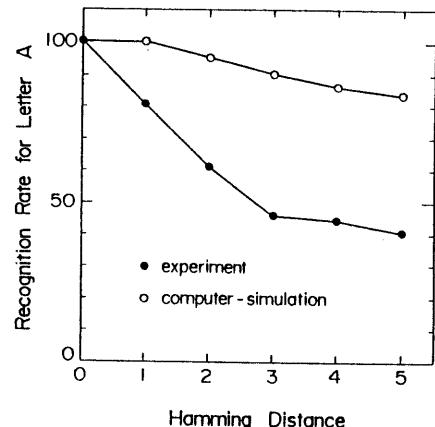


図10 文字“A”に対する認識実験結果

### 3-3 ダイナミック型光ニューロチップ

ニューラルネットワークの大きな特長は学習能力を有することにある。光ニューロチップに学習機能を導入するためには図11(a)に示すようにSLMをLEDアレイとPDアレイの間に挟み込む方法が考えられるが、一般にSLMの厚みにより光クロストークが発生するという問題がある。そこで我々は図11(b)のような構成の、感度可変PD(VSPD:Variable Sensitivity PD)アレイを用いたダイナミック光ニューロチップの試作を行った。<sup>7)</sup> VSPDはSLMとPDの機能を兼ね備えた素子である。従って、チップはLEDアレイとVSPDアレイとの2層構造となり、光クロストークの発生は少ない。しかも、LEDとVSPDとのモノリシック集積化、高速応答性、メモリ機能の付加などの可能性がある。

VSPDはPDの感度を外部電圧によって制御できるものである。VSPDとしての動作が可能な構造のPDとしては、例えばMSM(Metal-Semiconductor-Metal)型のPDがある。図12はこのMSM構造のVSPDの構成を示したものである。<sup>8)</sup> このMSM-VSPDはAlのショットキー電極をGaAs基板上に形成することによって作製されている。受光部分の面積は10

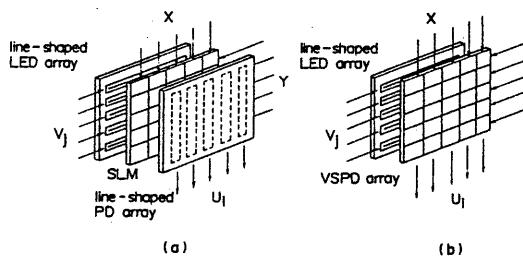


図11 ダイナミック光ニューロチップの構成概念  
(a)SLM利用方式 (b)VSPD利用方式

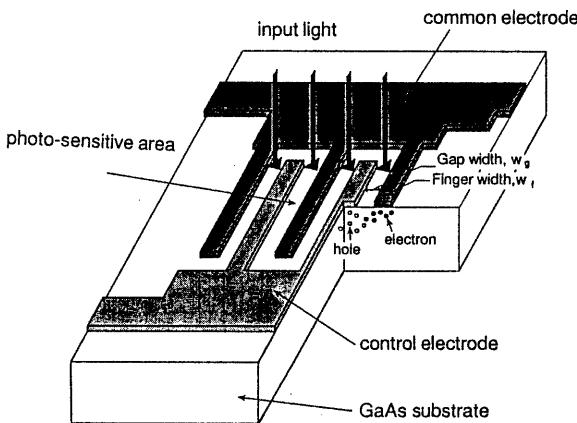


図12 VSPDの構成

$0 \times 100 \mu\text{m}^2$ である。VSPDのバイアス電圧と流れる光電流との関係を図13に示す。これは $30 \mu\text{W}$ の光を照射した時のものであり、8個の素子の特性をまとめてプロットしたものである。図よりバイアス電圧によって光電流すなわち検出感度が連続的に制御できることがわかる。バイアス電圧が $10\text{V}$ のときの検出感度は $0.3\text{A/W}$ である。また、バイアス電圧の極性によって光電流の向きが変化することもわかる。これはひとつの素子で興奮性と抑制性の結合が表現できることを示している。

図14はMSM-VSPDを $8 \times 8$ のマトリクス状に集積化した素子によってベクトル・マトリクス乗算を行った結果である。VSPDへのバイアス電圧を変えることにより、直線の傾きが符号をも含めて変化していること、すなわち興奮性・抑制性アナログシナプス結合が実現されていることがわかる。

この $8 \times 8$ のVSPDアレイを用いたダイナミック光ニューロチップによって学習実験を実施した。<sup>9)</sup>そのシステム構成を図15に示す。ネットワークの構成は3層フィードフォワード型で、各層のニューロン数はそれぞれ8、8、3である。各層間の結合は時分割によって実現している。学習にはバックプロパゲーション学習則を用いている。学習パターンには16個の8ビット長のベクトルを使用し、3項

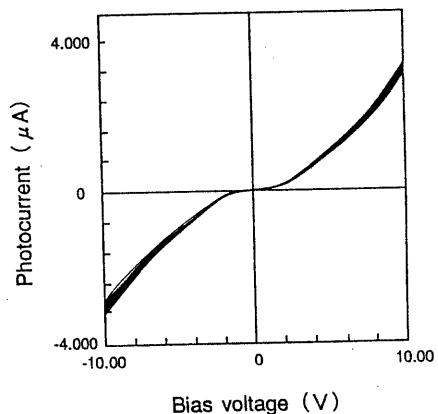


図13 VSPDのバイアス電圧と光電流の関係

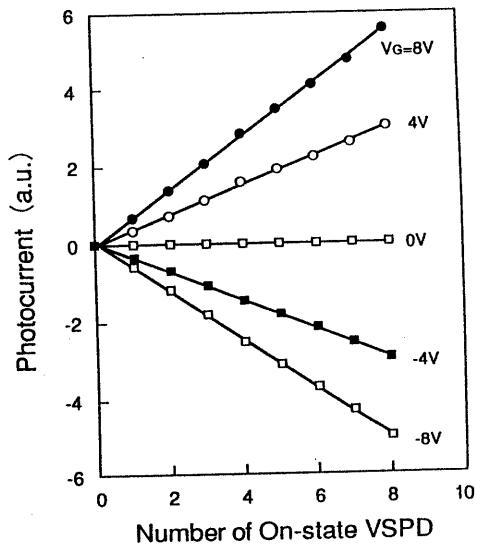


図14 VSPDアレイを用いたベクトル・マトリクス乗算結果

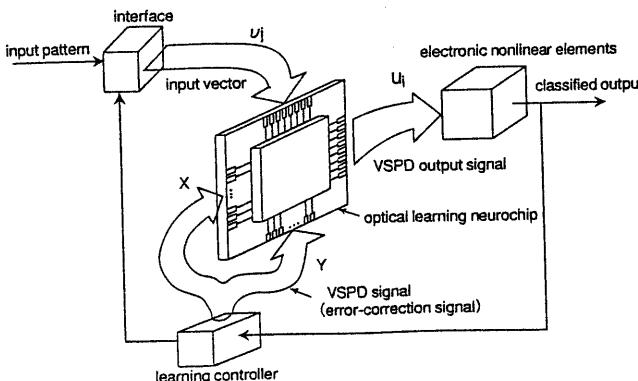


図15 学習実験のシステム構成

目に分類することを試みた。図16は学習特性の一例を示したものである。

ここで述べたダイナミック光ニューロチップの理論的な最大集積密度を見積るために集積密度に対する光クロストークと信号のS/N比を計算した。その結果を図17に示す。<sup>10)</sup> パラメータはVSPDとLEDとのギャップ間隔および信号帯域である。光クロストークは学習により最大-5dB程度まで許容されるため、必要なS/N比を20dBとすれば、ギャップ間隔が $2\text{ }\mu\text{m}$ 、信号帯域幅が10MHzのとき、集積密度は最大2000ニューロン/ $\text{cm}^2$ と予測される。

#### 4. あとがき

光ニューロコンピューティングについての我々の研究成果の一端を紹介した。特に光ニューロチップについてその構成、基本特性を詳しく述べた。

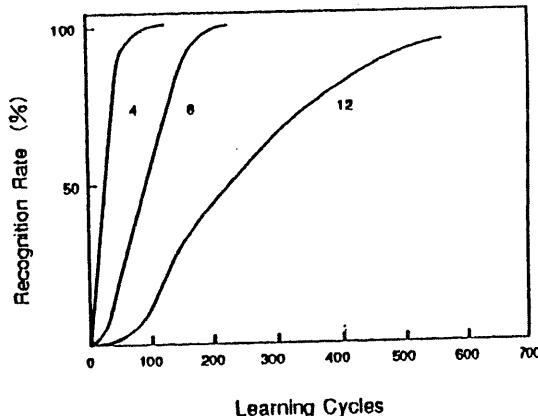


図16 学習特性

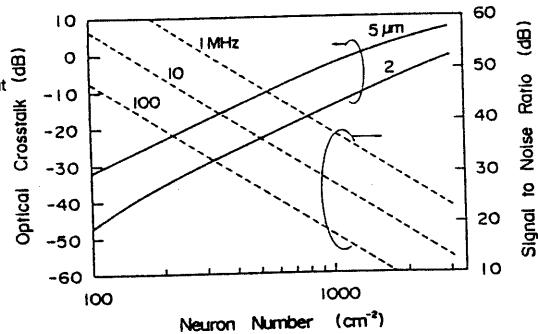


図17 ニューロン数の集積密度に対する光クロストークとS/N比の関係

これらは現状では小規模なデバイスであるが、今後、結晶成長技術や光デバイスのアレイ化技術などの進展を図ることにより、超高速の大規模ニューロンコンピュータの実現が期待される。

#### 【参考文献】

- 1)久間他：電子情報通信学会誌、73、pp.712-718 (1990)
- 2)N.H.Farhat:Appl.Opt.,26, pp.5093-5103 (1987)
- 3)S.Tai,et.al.:Int'l Joint Conf.on Neural Networks(IJCNN),II-203,Washington,D.C., Jan., (1990)
- 4)M.Takahashi,et.al.:Conf.Record of Int'l Topical Meeting on Optical Computing, pp.321-322,Kobe, Apr., (1990)
- 5)J.Ohta,et.al.:Opt.Lett.,14,pp.844-846 (1989)
- 6)J.Ohta,et.al.:Opt.Lett.,23,pp.1362-1364 (1990)
- 7)新田他：1991年春季応用物理学会予稿、31aA/III-6 (1991)
- 8)Y.Nitta,et.al.:Opt.Lett.,to be published (1991)
- 9)太田他：1991年春季応用物理学会予稿、31aA/III-7 (1991)
- 10)K.Kyuma:Conf.Record of Int'l Topical Meeting on Optical Computing,p.147,Kobe, Apr., (1990)