

## 60Gbps級並列光インタコネクタモジュール(ParaBIT-1F)の開発

大木 明、佐藤信夫、碓氷光男、田中伸幸、桂 浩輔、香川俊明\*、安東泰博

NTT通信エネルギー研究所  
NTTフォトンクス研究所\*  
〒243-0198 神奈川県厚木市森の里若宮3-1  
TEL:046-240-2077 FAX:046-270-2315  
e-mail:ohki@aecl.ntt.co.jp

あらまし

マルチメディア時代の基盤となる大容量ATMノードやコアルータ等のシステム開発においては、ボードスループットの増大につれて信号配線の伝送容量がシステム性能のボトルネックになりつつある。このボトルネック解消の切り札として注目されているのが光インタコネクタである。我々は、これらのシステムでの装置内信号配線の光化を目的として、大容量かつ経済的なボード間並列光インタコネクタ技術：ParaBIT(Parallel Inter-Board Optical Interconnection Technology)の開発を進めてきた。本報告では、試作したスループット60Gbps級(1.25Gbps×48ch)の汎用タイプの並列光インタコネクタのフロントエンドモジュール(ParaBIT-1F)の実装構造と伝送特性を述べるとともに、2.5Gbps/chに対応した並列光インタコネクタモジュールの実現に向けた技術開発の方向性を探る。

キーワード

ParaBIT-1F、光インタコネクタ、面発光レーザ、完全DC結合、オフセットキャンセラ

## Development of 60 Gbps-class Parallel Optical Interconnection Module (ParaBIT-1F)

Akira Ohki, Nobuo Sato, Mitsuo Usui, Nobuyuki Tanaka, Kosuke Katsura, Toshiaki Kagawa\*, and Yasuhiro Ando  
NTT Telecommunication Energy Laboratories  
NTT Photonics Laboratories\*  
3-1 Morinosato Wakamiya, Atsugi-Shi, Kanagawa Pref., 243-0198, Japan\*  
Phone:+81-46-240-2077 Fax:+81-46-270-2315  
e-mail: ohki@aecl.ntt.co.jp

Abstract

Recent exponential growth of communication traffic by the deployment of multimedia and computer networks urges the development of network node systems with capacities up to 1 Tb/s in the near future. In the design of these systems, however, the capacity of electronic interconnection reaches the limit and disturbs an improvement of their performance, which is so called interconnection crisis or bottleneck. Optical interconnections are going to replace metal cable with optical fibers and are expected to solve this interconnection crisis because of the excellent features of optical fibers, such as wide bandwidth, low loss, and immunity to electromagnetic interference. To utilize these advantages of optical interconnections, NTT develops the Parallel inter-Board optical Interconnection Technology, or ParaBIT, with the aim of making high-capacity and low cost optical interconnections. In this report, we describe the packaging structure and transmission characteristics of a ParaBIT-1F modul of which total throughput is 60Gbps (1.25Gbps X 48 ch). We also mention the technical prospect of realizing a parallel optical interconnection module with the bit rate of 2.5Gbps/ch.

Key word

ParaBIT-1F, Optical Interconnection, VCSEL, DC coupled receiver, Offset canceller, Bit error rate

## 1.はじめに

マルチメディア時代のネットワーク基盤を支える大容量ATMノードやコアルータ等のシステム開発においては、LSIの高速・高集積化に伴うボードスループットの増大によるボード間信号配線の伝送容量がシステムの性能向上のボトルネックになりつつある。このボトルネック解消の切り札となる技術が光インタコネクタ技術であり、現在活発な開発競争が世界的な規模で繰り広げられている。NTTでも、近い将来の大容量交換機等への適用を目的に、ボード間並列光インタコネクタ技術：ParaBIT (Parallel Inter-Board Optical Interconnection Technology) の開発を進めてきた[1]。本報告では、ParaBITの基本的なコンセプトを述べるとともに、試作したスループット60Gbps級の並列光インタコネクタモジュール(ParaBIT-1F)[2]の概要と諸特性について報告する。

## 2. ParaBIT-1Fの開発コンセプトと実装構造

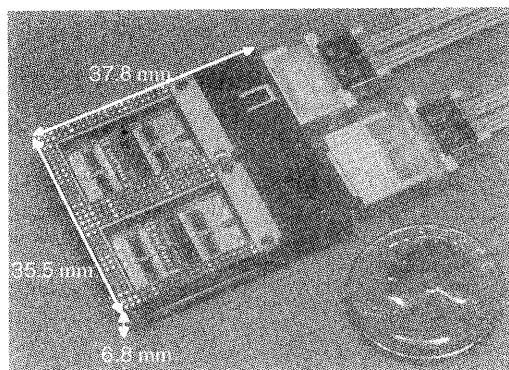
ParaBIT-1Fモジュールの開発は、以下の3項目のコンセプトに従って進められた。

- (1)小形・高スループットかつ汎用的であること。
- (2)経済化可能なデバイスおよび実装構造の選定。
- (3)ボードアセンブリの経済化。

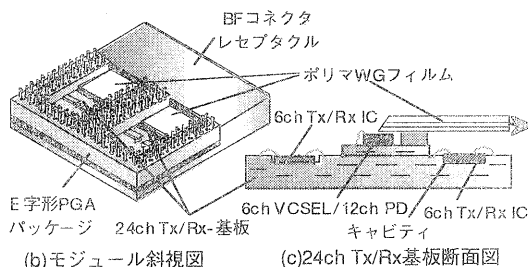
これらの3項目を実現するため、ParaBIT-1Fモジュールの試作にあたり、表1に掲げる設計目標を設定した。ここでの最大の長は、体積9ccの小形筐体内に60Gbpsという高いスループットの送信もしくは受信機能を収容して世界最高のスループット密度3.3 Gbps/cc (送受信込み)を実現した点である。同時に、48チャンネルという超並列化は、32ビット幅データとクロック・フレーム等の制御信号の並列伝送を可能にしている。また、チャンネル当たりの伝送速度でも、DC~1.25Gbpsという高帯域を実現し、OC-3(156Mbps)、

OC-12(622Mbps)およびギガビットイーサ(1.25Gbps)等の種々のインタフェースに対応可能な汎用性の高さを有している。

図1にParaBIT-1Fモジュールの外観写真と構造図を示す。モジュール構造の決定にあたっては、ParaBIT-0Fからの要素技術(Siバイポーラ送受信IC[3]、p基板VCSELアレイ[4]、光導波路フィルムを用いたパッシブ光結合[5]、24心BF (Bare Fibre) コネクタ等[6])を継承しつつ、部品実装の高密度化とパッケージ構造の改良による小型・高スループット性の確保とデバイス・ボードアセンブリを含む実装コストの低減が可能な構造を目指した。具体的には、図1に示すように24chごとに分割した2枚の配線基板をE字型のPGAパッケージに搭載する構造を採用した。これらの配線基板では、パッド配置を送受信間で統一し、同一パッケージ内にTx用配線基板1枚とRx用配線基板1枚を搭載した24chトランシーバモジュールも容易に構成できる。さらに配線基板の上にキャビティを形成して、光入出力用スペースとして使われてきた光導波路フィルム下部にも6ch送受信ICを2個搭載して実装密度を約2倍に高度化した。同時に、信号配線の等長化も進め、48ch中の最大配線長差を1mm以下にして低スキュー化を実現した。



(a)モジュール外観写真



(b)モジュール斜視図 (c)24ch Tx/Rx基板断面図

図1. ParaBIT-1Fモジュール写真と構造図

表1. ParaBIT-1Fモジュールの設計仕様

項目	モジュールの設計仕様
モジュールサイズ	9cc : 37.8×35.5×6.8 mm
チャネル数	48 Ch or 24Ch-Tx/24Ch-Rx
ビットレート	DC~1.25Gbps or 156Mbps~1.25Gbps
発光素子	p基板6Ch VCSELアレイ×8
送受信IC	Si-Bipolar 6ch-IC×8
信号端子	PGA
電気インタフェイス	ECL差動
光インタフェイス	ファイバ(保証機構付き <sup>2</sup> ) 24心BFコネクタ×2

モジュール構成部品の見直しも合わせて進め、従来石英製であった光結合系の構成部品(24心BFコネクタ部・光ファイバ整列部品等)を樹脂一体成形部品[7,8]に変更し、個別部品の経済化と部品点数削減による組立工程の簡素化・経済化を図った。また、光導波路フィルムも高耐熱材料を用いた部品に変更し、ハンダリフロー可能な耐熱性の高いモジュールを実現している。

以上に概要を述べてきたParaBIT-1Fモジュールについて以下にその伝送特性を述べる。

### 3. ParaBIT-1Fの伝送特性

今回、試作したParaBIT-1Fモジュールの信号伝送特性を送信、受信モジュールの順に以下に述べる。

#### 3.1. 送信モジュール

ParaBIT-1F送信モジュールでは、6ch-VCSELアレイを6ch送信LSIで駆動する構成を送信用AIN配線基板内に4個並べて24ch分の光出力ポートを形成し、この基板を2枚パッケージ内に搭載して48chの並列光送信モジュールを実現している。VCSELは、直流電流であるバイアス電流に信号に対応したパルス電流を重畳して駆動される。バイアスおよびパルス電流の調整は、モジュール組立後にLSI毎(すなわち6ch毎)に設けられたバイアス調整用およびパルス調整用の抵抗をトリミングして行う。バイアス電流は、VCSELの発振遅延のパラつきによる送信スキューを低減するため、閾値電流値を若干上回る値に調整される。また、パルス電流は、送信モジュールに装着した多心光ファイバコネクタ(BFコネクタ)からの光出力が0.3~0.5mW程度になるよう調節する。

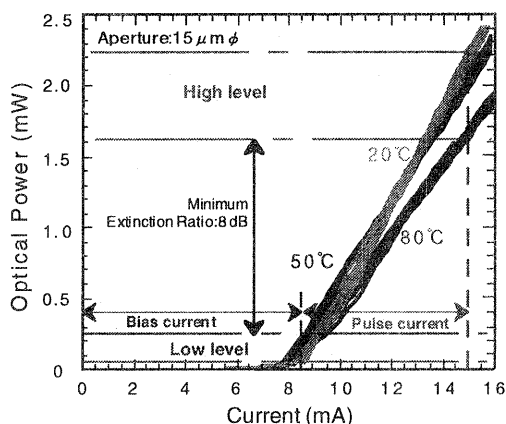


図2. VCSELアレイのI-L特性

このような固定電流値駆動方式は、送信LSIの簡素化・低消費電力化、APC(Auto Power Control)が不要になることによる実装工程の簡素化・低コスト化等のメリットをもたらす反面、発光素子に対してアレイ内特性の高い均一性と温度変化に対する特性の安定性を要求する。この発光素子に対する厳しい要求を満足できるのがVCSELである。すなわち、VCSELでは劈開によるキャビティ形成が不要なため、ウエハ状態で特性を調べて均一性の高いアレイチップを選択して切り出せる。さらに、VCSELでは光学利得のピーク波長とキャビティモード間の温度依存性の差を利用して閾値電流の温度変化を小さくする素子設計が可能である[9]。ParaBIT-1Fでは、これらの利点に着目してVCSELを発光素子として採用している。図2にParaBIT-1Fで実際に使用しているVCSELアレイのI-L特性をチップ温度20、50、80°Cで測定した結果を示す。VCSELアレイのI-L特性の高均一性と低温度依存性が確認できる。また、閾値電流以上にバイアス電流値を設定してもVCSELの高均一性と低温度依存性により、1.25Gbpsで8dB以上の消光比(20~80°C)が確保できている。ここで述べてきた駆動方式は、現状で量産化可能なVCSELアレイの特性に合わせた場合である。理想的には量産レベルでVCSELの低閾値化(<1mA)が進み、数mAのパルス電流のみで駆動可能となることが、低消費電力化と消光向上の観点からも望まれている。

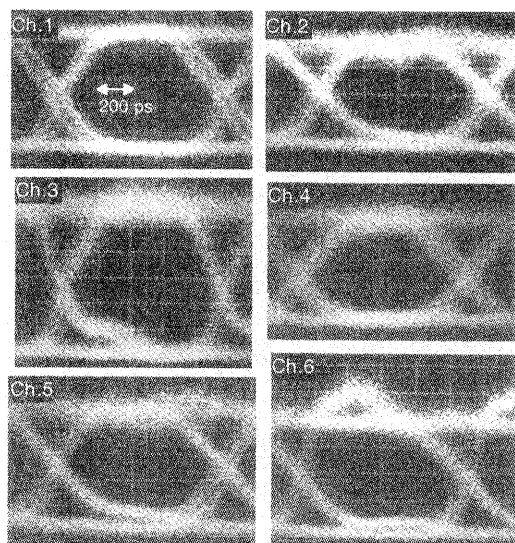


図3. 6Ch動作時の送信波形のアイパターン

完成した送信モジュールのch.1~6を1Gbpsの疑似ランダム信号(PRBS)で駆動し、マルチモードファイバ(MMF:GI-50/125)を100m伝搬した後の送信波形(アイパタン)が図3である。クロストークによるノイズ増加の見られるチャンネルもあるが、全6chとも良好なアイ開口を示している。ParaBIT-1Fでは、6ch-VCSELアレイと6ch送信LSIの組み合わせ毎に個別のグランド端子や電源端子を設けており、隣接するLSIやVCSEL間のクロストークは極めて小さい。実際に、ch.1~12までの12ch動作時にも図3と同等なアイパタンが得られることを確認している。

さらに、ParaBIT-1Fでは1.25GHzのクロック並送や将来の2.5Gbpsでのデータ伝送への対応を視野に入れ、高速性に優れた0.5 $\mu$ mのSi-bipolarプロセスを用いてLSIを試作している。実際にch.1を用いて1.25GHzのクロックおよび2.5GbpsのPRBS(2<sup>23</sup>-1)を送信した際の光出力波形を図4に示す。クロックについては、良好なパタンが得られているが、疑似ランダム信号では、ジッタの増加によりアイ開口部が狭められており、高速信号伝送でのパタンジッタの低減がParaBIT-1F送信モジュールの今後の課題である。この課題に対しては、送信LSIだけでなく電気実装やモジュール形態も含めたトータルな検討・見直しが必要と考えられる。

### 3.2. 受信モジュール

ParaBIT-1Fの受信モジュールは、受信方式の違いにより、完全DC結合タイプとオフセットキャンセラ内蔵タイプに分けられる。以下に各々の特性を述べる。

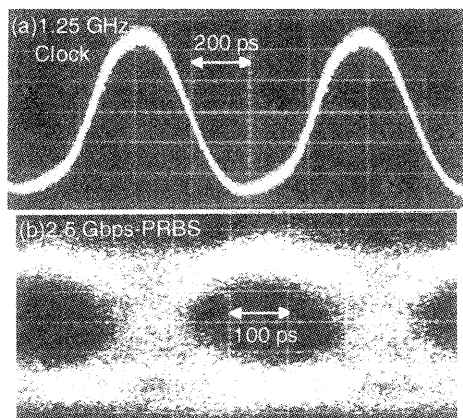


図4. 高速信号の送信波形

#### 3.2.1. 完全DC結合型

完全DC結合型のParaBIT-1F受信モジュールでは、6ch受信IC毎に設けられた識別レベル設定用抵抗をトリミングして受信可能な光信号強度を決定する固定値識別方式を採用している。この方式のメリットは、任意フォーマットのデータ受信が可能であり、かつ回路構造が簡素化されるため受信LSIの小形・低消費電力化が促進される点にある。

前節で述べた送信モジュールのch.1に1.25GHzのクロック信号、ch.4に1.25Gbps-PRBS(2<sup>23</sup>-1)、ch.2~12中の残りのチャンネルに1Gbps-PRBS(2<sup>23</sup>-1)を与え、長さ100mのマルチモードファイバを伝送後にこれらの信号を対応するチャンネルで受信し、モジュールの受信特性を評価した。図5は、ch.1の受信クロック信号およびch.4の疑似ランダム信号の受信アイパタンを示す。クロック、疑似ランダム信号ともに良好な受信特性を示している。この状態で、ch.4の送信光信号の消光比を8dB、受信識別レベルを-7dBmに設定し、室温で測定した符号誤り率(BER)特性を図6に示す。チャンネル間クロストークや電源ノイズ等により誤り率10<sup>-12</sup>におけるダイナミックレンジは約5dBとなる。前節で述べたように、ParaBIT-1F送信モジュールの信号光強度のチャンネル間バラつきは室温で約2dBに抑えられているが、モジュール温度の70℃付近までの上昇を考慮すると、さらに2dB程度の信号光強度の低下を加味する必要がある。そのため、5dBのダイナミックレンジではマージンがほとんど無く、ダイナミックレンジの拡大が完全DC結合型の課題の一つである。

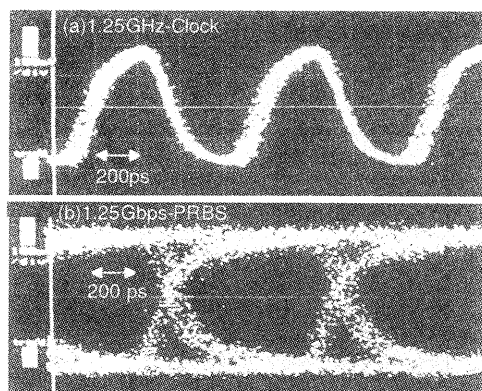


図5. ParaBIT-1F-Rxの受信波形

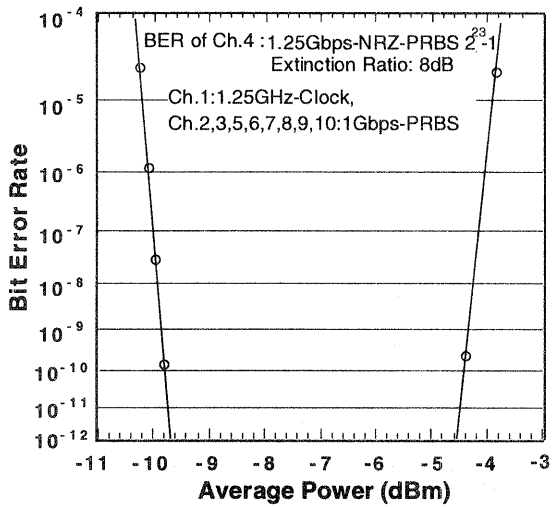


図6. 完全DC結合型のBER特性

完全DC結合型の他の問題点として、受信スキューが挙げられる。入力する光信号は、理想的な矩形ではなく、100~250ps程度の立ち上がり時間( $T_r$ )と立ち下がり時間( $T_f$ )を有する台形波となっている。そのため、立ち上がりエッジが同じタイミングの光信号が入力しても、信号のピーク強度によって固定された受信識別レベルを通過するタイミングには差が生じる。この差が受信スキューの支配要因となっている。図7は、ch.1で1.25GHz (消光比8dB) のクロック信号を伝送した際の信号光強度に対する受信クロック信号の立ち上がりエッジの遅延時間を示している。この時、光信号強度の設定には伝送路中に挿入した可変光アテネータを用い、遅延時間測定のための基準信号には電気で並送した1.25GHzクロック信号を用いている。図7から判るように、約4dBの光信号強度の変動が約140psの遅延を引き起こしている。この結果は、チャンネル間に4dBの信号光強度の差があった場合に、140ps程度の受信データスキューが生じることを意味しており、同期系データを扱う際の伝送距離に著しい制限が加わる。

### 3.2.2. オフセットキャンセラ型

完全DC結合型には、任意の信号フォーマットに対応可能な反面、受信ダイナミックレンジが狭く、光信号強度の差により大きなスキューを生じる等の問題がある。特にスキューに関しては、伝送信号の高速化に伴い厳しさを増すため、1.25Gbps以上の高速域では、完全DC結合型の受信方式は実用的とは言い難い。そ

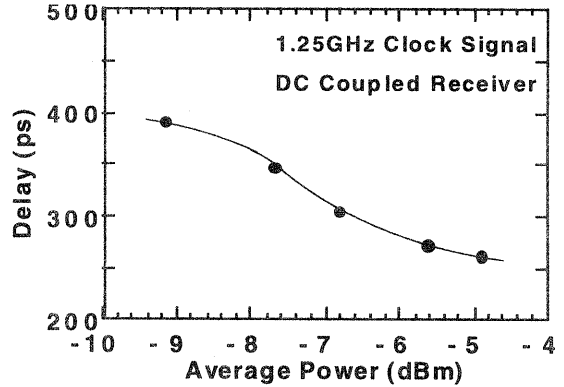


図7. 受信信号遅延量の信号光強度依存性

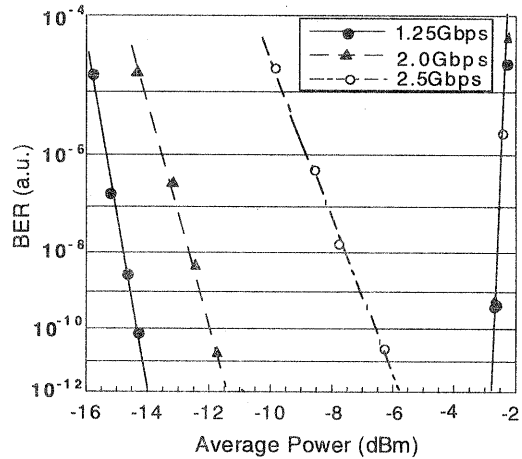


図8. オフセットキャンセラ型のBER特性

こで、オフセットキャンセラを内蔵した受信LSIを試作してParaBIT-1Fモジュールに搭載し、その受信特性を検討した結果を以下に述べる。

試作したオフセットキャンセラ型ParaBIT-1F-Rxと前述したParaBIT-1F-Txを対向し、100mのMMFで接続した場合の符号誤り率特性を1.25、2.0、2.5Gbps (1ch動作時) のPRBS( $2^{23}-1$ )信号を用いて測定した結果を図8に示す。図中の実線が示すように1.25Gbpsでは、実用上十分な11dBのダイナミックレンジが確保されている。しかし、図中の破線と一点鎖線が示すようにビットレートが増加に伴い、8dB(2.0Gbps)、3dB(2.5Gbps)とダイナミックレンジは急激に狭小化する。図9に1.25、2.0、2.5Gbpsでの受信信号のアイパタンを示す。2.5Gbpsでは、ジッタの増加によりアイ開口部が著しく狭められている。このジッタ増加による伝送特性劣化は、送受信モジュール単体だけでは無く、評価のためにモジュールを実装する際に用いたPGAソケットやブ

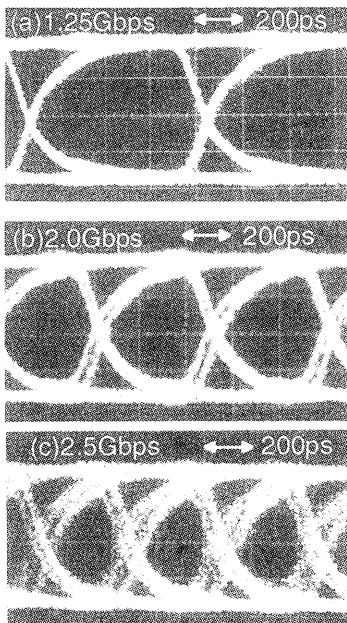


図9. オフセットキャンセラ型での受信アイパターン

リント板等を含めた系で複合的に起きている可能性が高い。実用レベルの2.5Gbps対応の並列光インタコネクタモジュールの開発では、モジュール構造やLSIのリファインだけでなく、モジュールの実装形態の見直しや信頼性の高い評価・検査技術の確立も重要なポイントと考えられる。

さらに、受信スキューの程度を把握するため、入力信号光強度を8dB (-3.3dBm~-11.3dBm) 変えた際の受信波形のタイミング変化を調べた。その結果を図10に示す。8dBの強度変化によっても基準信号に対する受信信号の遅延量はほとんど変化せず、ジッタが50ps (-3.3dBm)から100ps(-11.3dBm)に増えたのが主な変化である。このことから、高速データの並列光伝送には、オフセットキャンセラ型の受信方式が有利であり、信号の符号化によりDCおよび低速信号に対処するような技術的選択が有望と考えられる。

#### 4. まとめ

NTTにおいて開発中の並列光インタコネクタモジュールParaBIT-1Fの開発コンセプトを述べ、その仕様を明らかにした。さらに、受信方式の異なる2種類のParaBIT-1Fモジュールを試作し、その伝送特性を比較検討した。この検討結果に基づき、2.5Gbps対応並

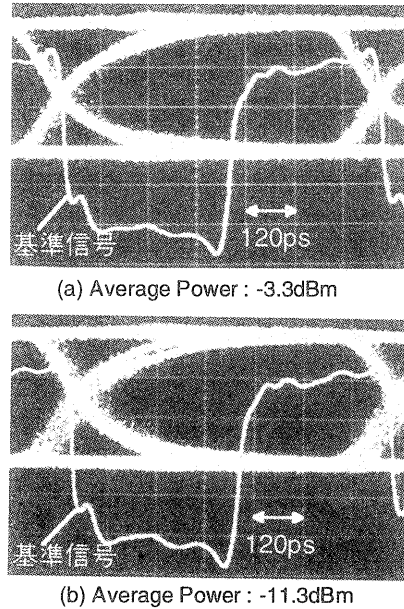


図10. 受信信号パタンの送信信号光強度依存性

列光インタコネクタモジュール開発における技術的な選択方向の見通しを述べた。

#### 謝辞

ParaBITの開発にあたり、日頃からご協力頂いているNTT通信エネルギー研究所およびフォトニクス研究所の各位に深く感謝致します。

#### <参考文献>

- [1] Y. Ando et. al., Proc. of 10 th IEEE LEOS AnnualMeeting, vol. 1, pp.126-127, (1997).
- [2]大木他：1999年信学会ソサイエティ大会B-10-133.
- [3]田中他：1997年信学会ソサイエティ大会B-10-132.
- [4]Y. Kohama et. al., IEEE Photon Tech. Lett., vol. 9 (3), pp. 280-281, (1997).
- [5]M. Usui et. al., Proc. of 2nd IEMT/IMC Symp., pp.127-132, (1998).
- [6] 佐藤他：1999年信学会ソサイエティ大会C-3-3.
- [7] 碓氷他：1999年信学会総合大会No.SC-5-6, 1999.
- [8] 佐藤他：1998年信学会ソサイエティ大会C-3-130.
- [9]D.B. Young et. al., IEEE Photonics Tech. Letters., Vol.5, pp129-132 (1993).