

量子回路シミュレータの実行環境に拠る性能評価と比較

青木望美† 山崎雅文‡ 平井聡‡ 山岡茉莉‡ 福本尚人‡ 小口正人†
†お茶の水女子大学 ‡富士通株式会社

1 はじめに

量子コンピュータは量子の性質を利用して高速な計算を実現しようと研究・開発が進められているコンピュータである。現存する量子コンピュータはノイズの影響を受けてしまい完全なものとは言い切れないものの、理想的な挙動をする量子コンピュータが実現すれば量子化学計算など一部の問題について非常に高速な計算を行うことができるとされている。そして量子コンピュータ開発と同時進行でアプリケーション開発を行うことは重要であり、従来型コンピュータ上で量子コンピュータの挙動を表現することができる量子回路シミュレータは非常に有用である。

本稿では Qiskit Aer シミュレータ [1] と Qulacs シミュレータ [2] について、異なる環境下で量子回路を実行し性能データの収集を行い、収集したデータをもとに各環境下で両シミュレータの性能特性の比較と性能向上に向けた検討を行う。

2 実験

2.1 実験概要

本研究ではすべての量子状態をメモリに保持し、行列ベクトル積を計算することで量子コンピュータの挙動を表現する State Vector 方式を採用した。作成した量子回路には、量子体積モデル (QV) 回路 [3] と Quantum Software Benchmarks (QSB) 回路 [4] を用いた。また、量子ビットの個数は 30 個、量子回路の深さは 10 とした。

また、システム稼働状況のデータ収集には CPU 使用率などに関する情報を取得可能な mpstat, Linux Kernel のイベントデータ収集が可能な perf stat[5], CPU のリソース利用などの情報を取得可能な PCM Tools[6] を使用した。

実験環境をそれぞれ表 1 と表 2 に示す。以降, Primergy RX2540 M1 は RX サーバと記述する。

実験の際は各シミュレータのライブラリを使用したプログラムを実行し、その間のシステム稼働状況を複数性能分析ツールを用いて収集する。シミュレータ間の比較に焦点を当てるため実験には全 CPU コアを使

Performance evaluation and comparison of quantum circuit simulator depending on execution environments

†Nozomi Aoki
‡Masafumi Yamazaki
‡Akira Hirai
‡Mari Yamaoka
‡Naoto Fukumoto
†Masato Oguchi
†Ochanomizu University
‡FUJITSU LIMITED

表 1: 実験環境 1

| | |
|--------------------|---|
| 実験用サーバ | Primergy RX2540 M1 |
| OS | Rocky Linux 8.6 |
| CPU | Intel Xeon プロセッサ E5-2697v3(2.60 GHz) |
| CPU コア数 | 14 |
| L1d/L2/L3 キャッシュ | 32 KB(core)/256 KB(core)/35 MB |
| メモリ | DDR4(2133) 128 GB |

表 2: 実験環境 2

| | |
|--------------|-------------------------|
| 実験用サーバ | FX700 |
| OS | Rocky Linux 8.5 |
| CPU | Fujitsu A64FX (2.0 GHz) |
| CPU コア数 | 48 |
| L1d/L2 キャッシュ | 64KB(core)/8MBx4(CMG) |
| メモリ | HBM2 32 GB |

用する。また、性能分析ツールは 1 秒間隔でデータ収集を行う。

2.2 結果

2.2.1 実行時間

はじめに各プログラムの実行時間を表 3 に示す。いずれの回路・環境においても、Qiskit Aer シミュレータより Qulacs シミュレータの方が実行時間は短い結果となった。

表 3: 実行時間 (秒)

| | Qiskit Aer | | Qulacs | |
|-------|------------|-------|--------|-------|
| | QV | QSB | QV | QSB |
| RX | 129.1 | 280.7 | 119.0 | 233.8 |
| FX700 | 77.5 | 223.5 | 49.5 | 57.0 |

2.2.2 ユーザ時間割合

mpstat を使用してユーザ時間割合を計測したところ、環境や回路に関わらずプログラム実行中は 100 %近い部分と一部低い部分が存在していた。

2.2.3 キャッシュミス率

続いてキャッシュミス率の計測結果について、それぞれRXサーバは表4、FX700サーバは表5に示す。これらの表から、RXサーバにおいて異なるシミュレータ間の同一回路比較からL1D、L2キャッシュミス率はQulacsシミュレータの方が高いが、L3キャッシュミス率はQiskit Aerシミュレータの方が高いとわかる。FX700サーバにおいてはL1D、L2キャッシュ共にQulacsシミュレータの方がキャッシュミス率が高いとわかる。

表4: RXサーバキャッシュミス率 (%)

| | Qiskit Aer | | Qulacs | |
|-----------|------------|------|--------|------|
| | QV | QSB | QV | QSB |
| L1D キャッシュ | 1.5 | 2.1 | 2.7 | 2.4 |
| L2 キャッシュ | 45.9 | 39.1 | 54.3 | 53.0 |
| L3 キャッシュ | 67.9 | 58.9 | 38.4 | 37.6 |

表5: FX700サーバキャッシュミス率 (%)

| | Qiskit Aer | | Qulacs | |
|-----------|------------|------|--------|------|
| | QV | QSB | QV | QSB |
| L1D キャッシュ | 1.5 | 2.8 | 2.8 | 3.2 |
| L2 キャッシュ | 29.6 | 16.5 | 34.2 | 42.7 |

2.2.4 メモリバンド幅

続いてメモリバンド幅の計測結果について記す。RXサーバでの計測にはPCM Toolsのpcm-memory、FX700サーバでの計測にはperf statを使用した。RXサーバの結果を図1に、FX700サーバの結果を図2にそれぞれ示す。各グラフから、Qulacsシミュレータは環境、回路に関わらずメモリバンド幅を高水準で引き出していることがわかる。

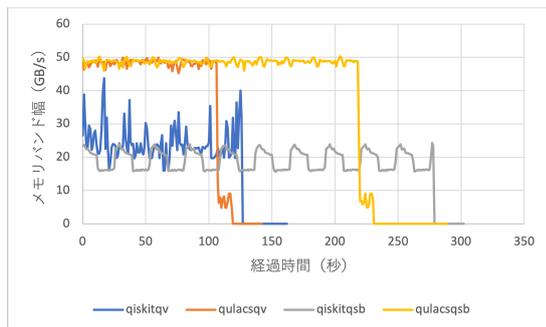


図1: RXサーバメモリバンド幅 (GB/s)

3 まとめと今後の予定

本稿では2つの量子回路シミュレータについて、異なる環境下かつ2つの量子回路を用いて性能分析を

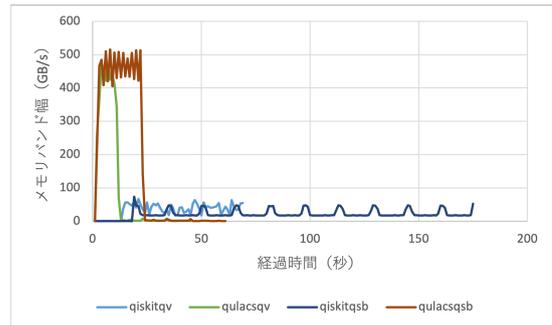


図2: FX700サーバメモリバンド幅 (GB/s)

行った。その結果、実行時間はQulacsシミュレータの方が短い傾向であり、シミュレータ実行中のCPU使用率は100%近い部分と一部低い部分があった。また、キャッシュミス率はキャッシュの階層により大小関係の傾向の違いが見られ、メモリバンド幅はQulacsシミュレータの方が値を高水準で引き出していることがわかった。これらの結果から、量子回路シミュレータの性能向上にはメモリバンド幅を引き出す工夫をすることが有効という前報 [7] の考察がより強固なものとなった。

今後もさらに詳細な分析を続けるとともに、性能向上手法の考案と実装、検証を行なっていく。

4 謝辞

本研究の一部はお茶の水女子大学と富士通株式会社との共同研究契約に基づくものであり、JST CREST JPMJCR22M2の支援を受けたものである。

参考文献

- [1] Qiskit aer simulator. https://qiskit.org/documentation/tutorials/simulators/1_aer_provider.html.
- [2] Qulacs ドキュメンテーション — qulacs ドキュメント. <http://docs.qulacs.org/ja/latest/index.html>.
- [3] A. W. Cross, L. S. Bishop, S. Sheldon, P. D. Nation, and J. M. Gambetta. Validating quantum computers using randomized model circuits. *Phys. Rev. A*, Vol. 100:p.32328(online), 2019. DOI: 10.1103/PhysRevA.100.032328.
- [4] Quantum software benchmarks. <https://github.com/yardstiq/quantum-benchmarks>.
- [5] Perf wiki. https://perf.wiki.kernel.org/index.php/Main_Page.
- [6] Intel® performance counter monitor - a better way to measure cpu utilization. <https://www.intel.com/content/www/us/en/developer/articles/technical/performance-counter-monitor.html>.
- [7] 青木 望美, 山崎 雅文, 平井 聡, 山岡 茉莉, 福本 尚人, and 小口 正人. 量子回路シミュレータの性能向上のための分析と考察. マルチメディア、分散、協調とモバイル (DICOMO2023) シンポジウム, 2023.