

FPGA を用いた 12 画面タイルドディスプレイシステム

木村 智美^{1,a)} 柴尾 啓太¹ 成見 哲^{1,b)}

概要: 本研究では、12 枚のディスプレイを組み合わせて一つの画面 (約 84 インチ相当) を構成するシステムを開発した。FPGA を用いた専用ハードウェアを開発したため、安価ながら画面間の同期ズレを防ぎティアリングが発生しない。大きなサイズのディスプレイを使わないことから、ばらして持ち運べる、余ったディスプレイを有効活用出来るというメリットもある。実演では、Kinect と組み合わせた大画面 VR ゲームのデモを行う。

1. はじめに

近年、ディスプレイやプロジェクターなどの表示機器を用いて情報を発信するデジタルサイネージの普及が進んでいる [1]。主に商業施設や屋外などの公共空間で利用されている。広告の媒体として用いる場合、従来の紙に比べて、特に若い世代に対してデジタルディスプレイを用いた情報提供が有効だという報告 [2] もあるように、集客効果や誘目性の向上も期待される。一方で設置コストや故障リスクが大きいというデメリットもある。

このデメリットに対して、複数台のディスプレイをタイル状に並べて 1 つの大画面を構成するタイルドディスプレイが有用である。超大型サイズのディスプレイではなく、一般的な大きさのディスプレイを用いるため、より安価である。また、故障したディスプレイのみを取り外せるためメンテナンス性が高い。

タイルドディスプレイの問題点の 1 つは、ディスプレイ間の同期である。SAGE2[3] はネットワークを介してタイルドディスプレイを実現する技術であるため、ディスプレイ間で完全に同期を取ることが難しい。専用ディスプレイや業務用機器 [4] を使う方法もあるが、専用機材は高価である。また、複数画面出力に対応した GPU (Graphics Processing Unit) を用いてタイルドディスプレイを構築することもできるが、多画面を同期したい場合には高価になることや、PC を介さないと表示できないなどの問題がある。

本研究では、FPGA (Field Programmable Gate Array) を用いてタイルドディスプレイシステムを構築した。FPGA

は映像処理を行うデバイスとしても使用されている [5]。FPGA で専用ハードウェアを開発したことによって、ディスプレイ間で同期を取ることが可能となった。HDMI (High-Definition Multimedia Interface) で出力を行うため、一般的な PC 用ディスプレイが使用できる。

当研究室では、これまでも FPGA を用いたタイルドディスプレイシステムの開発を行ってきた。特に、6 枚のディスプレイを使用して最大 2976x1128 ピクセルで表示するシステム [6] や 4K 解像度 (3840x2160 ピクセル) に対応した 4 画面タイルドディスプレイシステム [7] では、高解像度を実現している。本研究では、安価な FPGA ボードを複数枚使用することで 3840x2880 ピクセルの高解像度を表示可能な 12 画面タイルドディスプレイシステムを開発した。

2. タイルドディスプレイシステム

本研究では、図 1 のように 12 画面タイルドディスプレイを構築する。HDMI 映像入力ポート 1 つと HDMI 映像出力ポート 3 つを備えた FPGA ボードを 4 枚用意した。これらを、4 つの出力端子を持つ GPU に接続する。接続はすべて HDMI ケーブルを用いる。これに NVIDIA Surround を適用することで 12 枚のディスプレイを 1 つの大画面として PC 側に認識させることが可能である。12 画面を同期して表示しようとする通常は業務用の GPU が必要となるが、本システムの GPU にはコンシューマー用の安価なものをを用いることができる。

2.1 システム概要

本研究では、Digilent 社の Zybo[8] を使用した。これは Xilinx 社の提供する SoC である Zynq[9] を搭載した FPGA 開発ボードである。約 100g と軽量で、複数枚使用しても

¹ 電気通信大学
The University of Electro-Communications
^{a)} k2131063@edu.cc.uec.ac.jp
^{b)} narumi@cs.uec.ac.jp

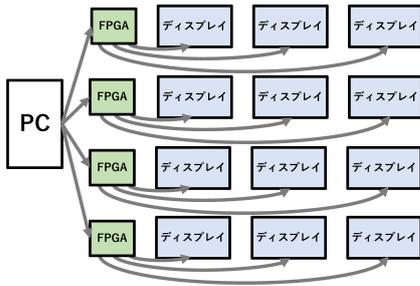


図 1 12画面タイルドディスプレイシステム

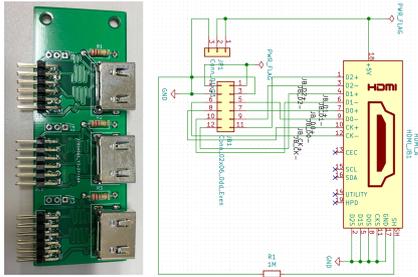


図 2 作成した基板とその回路図

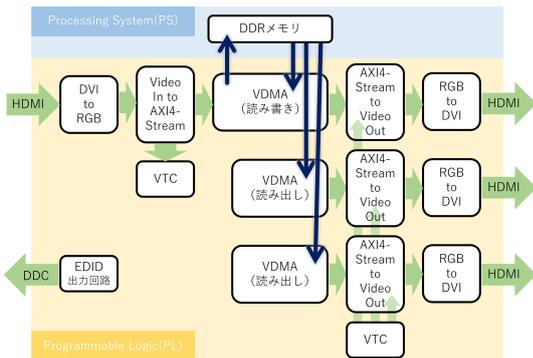


図 3 FPGA 内のブロック図

持ち運びが容易である。Zybo には入出力可能な HDMI 端子が 1 ポートのみ搭載されている。そのため、Pmod コネクタ経由の拡張基板を作成し、出力のみ対応の HDMI 端子を 3 ポート増設した (図 2)。

FPGA の内部は、図 3 のようになっている。入力された HDMI 信号は、「DVI(HDMI) 信号を RGB 信号に変換する回路」と「RGB 信号を AXI4-Stream インターフェイス信号とタイミング信号に変換する回路」を経由して、VDMA 回路によって DDR メモリに書き込まれる。VDMA は、「入力された映像信号を DMA(Direct Memory Access) 方式で DDR メモリに読み書きする回路」である。HDMI を出力する際は、入力の 1/3 の画面について VDMA 回路を用いて DDR メモリから読み出し、「AXI4-Stream インターフェイス信号を RGB 信号に変換する回路」と「RGB 信号を DVI(HDMI) 信号に変換する回路」を経由して出力する。3 枚のディスプレイに出力される表示解像度はそれぞれ 1280x720 ピクセルである。



図 4 ベゼルコレクション適用前 図 5 ベゼルコレクション適用後

2.2 ベゼルコレクション

1 つのディスプレイで表示する映像の解像度は 1280x720 ピクセルである。1 枚の FPGA ボードにはディスプレイを 3 枚接続し、それを横に並べて使用する。そのため、FPGA に入力する映像の解像度は 3840x720 ピクセルでよいと考えられる。しかし、単純に横に 3 分割を行って表示した場合、ベゼルと呼ばれるディスプレイの枠部分において映像がずれて見える (図 4)。この、タイルドディスプレイ固有の問題に対して、ベゼルコレクションを行って映像表示の違和感を軽減する。ベゼルコレクションとは、使用するディスプレイの持つベゼルの幅を考慮して映像の一部をあえて表示しないことにより、コンテンツの上にベゼルが覆いかぶさっているように表示する手法である。

今回使用するディスプレイの表示領域とベゼル幅の比率を考え、水平方向に 168 ピクセル追加し、4008x720 ピクセルの解像度で FPGA ボードへの映像入力を行うこととした。1280x720 ピクセル毎に行っていた DDR メモリからのデータ読み出し開始位置もベゼルの幅を考慮して調整した。垂直方向には、NVIDIA Surround の機能を用いてベゼルコレクションを行った。その結果が図 5 である。

2.3 入力データのリフレッシュレート

本研究で用いる FPGA の汎用 I/O ポートのデータ転送速度は 1 ペアあたり 1Gbps 強である [10] ため、ピクセルクロックはこれに律速する。Full-HD 解像度 (1920x1080 ピクセル) で 60Hz のリフレッシュレートで入力する場合の映像データレートは 4.46Gbps であるため、汎用 I/O ポートを 4 ペア使用する HDMI 信号ではこれが限界である。ここで、60Hz で 4008x720 ピクセルの入力を行うとすると、映像データレートは 6Gbps を超える。したがって本研究では入力データ量削減のため、リフレッシュレートを 30Hz とした。60Hz での入力に比べて、データレートも半分になる。

リフレッシュレートを小さくすることで、映像の滑らかさは減ってしまう。特に、変化の激しい動画を視聴する際に影響が出る。ただし、後述するデモシステムにおいては使用する Kinect のフレームレートが 30Hz であるため、問題ないとする。

2.4 EDID

EDID(Extended Display Identification Data) とは、コ

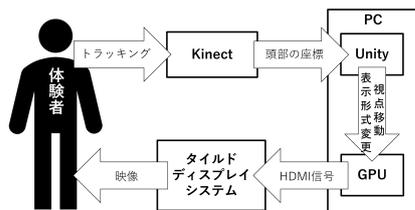


図 6 デモシステムの構成図



図 7 デモを操作している様子

ンピュータやディスプレイなどの機器間で動作設定に関する情報を交換するためのフォーマットである。HDMIでは、映像出力機器がDDC(Display Data Channel)というチャンネルを通じて、EDIDで記述されたディスプレイの情報を取得する。本システムでは、リフレッシュレートが30Hzで4008x720ピクセルの解像度という一般的ではないタイミングモードを用いる。そのため、これに対応するEDIDをDELTA CAST社のE-EDID Editor[11]を用いて作成し、HDMI入力ポートのDDCチャンネルへの出力とした。

3. デモについて

UnityとKinect[12]を用いた大画面VRディスプレイシステムのデモシステムは図6のようになっている。Kinectで体験者をトラッキングした情報に基づいて、ディスプレイに表示する内容をリアルタイムに更新する。映像の表示は、開発した12画面タイルドディスプレイシステムを用いて行う。体全体を動かしてアバターを操作し、前方の様々な位置から近づいてくる黒色のターゲットに触れてポイントを獲得するゲーム“CreditCachingVR”を制作した(図7)。同様に出現する赤色のターゲットを一定数取ると失格になってしまうため、赤色のターゲットを避けながら黒色のターゲットを獲得する必要がある。

COVID-19の影響もあり室内での運動に対するニーズが高まっている[13]ことやVRと音楽を組み合わせてエクササイズを行うことで運動の楽しみをより引き出すことができる[14]などの理由で、VRエクササイズは今後も成長が期待されている。しかし、現在普及しているHMD(Head Mounted Display)タイプのVRには、「周囲の情報が遮断されてしまう」「HMD本体の重量による頭や首への負担が大きい」「顔との接触部分が蒸れてしまい不快感がある」などの問題もある。本システムでは、HMDより安全に動き回ることができるため、手軽かつ快適に運動を行うことができる。

4. まとめ

本研究では、複数のFPGAを1つのコンシューマーGPUに接続することにより、安価に12枚のディスプレイを組み合わせたタイルドディスプレイを構築した。特にディスプレイは不要となったPC用のものを用いており、高解像

度な大画面をエコに構築したとも言える。この大画面システムの応用例として、Kinectによるトラッキングを活用したVRゲームを開発した。

今後は、リフレッシュレートや解像度の向上が課題となる。より高性能なFPGAボードの使用や、他の映像フォーマットに対応してデータ量を削減することを検討する。

参考文献

- [1] 富士キメラ総研：一段と注目高まる国内 デジタルサイネージ市場を調査, 富士経済グループ(オンライン), 入手先 (<https://www.fuji-keizai.co.jp/press/detail.html?cid=19040>) (参照 2022-07-23).
- [2] Ervasti, M., Häikiö, J., Isomursu, M., Isomursu, P. and Liiska, T.: Digital Signage Effectiveness in Retail Stores, *Human-Computer Interaction - INTERACT 2015*, Berlin, Heidelberg, Springer-Verlag, pp. 455–462 (2022).
- [3] University Of Illinois Electronic Visualization Laboratory (EVL) : SAGE2, University Of Illinois (online), available from (<https://sage2.sagecommons.org/>) (accessed 2022-07-23).
- [4] ジャパンマテリアル株式会社: GeoBox G413 多機能マルチディスプレイコントローラー, ジャパンマテリアル株式会社(オンライン), 入手先 (<https://jimgs.jp/products/vns.g413.html>) (参照 2022-07-23).
- [5] Suzuki, H., Hsieh, R., Tsuda, R. and Shirai, A.: Ex-Pixel FPGA: multiplex hidden imagery for HDMI video sources, *SIGGRAPH '15: ACM SIGGRAPH 2015 Posters*, California, Los Angeles, Association for Computing Machinery (2015).
- [6] 岩田拳太郎: FPGAを用いた6画面タイルドディスプレイシステムの開発, 修士論文, 電気通信大学情報理工学研究所 (2018).
- [7] 白井 暁: FPGAを用いた4Kタイルドディスプレイシステムの開発, 修士論文, 電気通信大学情報理工学研究所 (2020).
- [8] Digilent: Zybo, Digilent (online), available from (<https://digilent.com/reference/programmable-logic/zybo/start>) (accessed 2022-07-23).
- [9] Xilinx: Zynq-7000 SoC, Advanced Micro Devices, Inc (online), available from (<https://japan.xilinx.com/products/silicon-devices/soc/zynq-7000.html>) (accessed 2022-07-23).
- [10] Xilinx: LVDS Source Synchronous 7:1 Serialization and Deserialization Using Clock Multiplication Application Note (XAPP585), Advanced Micro Devices, Inc (online), available from (<https://docs.xilinx.com/v/u/en-US/xapp585-lvds>

source-synch-serdes-clock-multiplication) (accessed 2022-07-25).

- [11] DELTACAST: E-EDID Editor, DELTACAST (online), available from <https://www.deltacast.tv/products/free-software/e-edid-editor> (accessed 2022-07-23).
- [12] Center, J. N.: Kinect for Windows v2 センサー, Microsoft (オンライン), 入手先 <https://news.microsoft.com/ja-jp/2014/07/13/blog-kinect-for-windows-v2/> (参照 2022-07-25).
- [13] 水野映子: “イエナカ”で運動したいのは誰か〜コロナ禍がもたらしたニューノーマルの運動習慣のゆくえ〜, Life design report, 第一生命経済研究所, Tokyo (2021).
- [14] M.Bird, J., I.Karageorghis, C., J.Baker, S., A.Brookes, D. and V.Nowicky, A.: Ready Exerciser One: Effects of music and virtual reality on cycle ergometer exercise, *British Journal of Health Psychology*, Vol. 26, No. 1, pp. 15–32 (2021).