

FPGA アクセラレータを用いた大規模 NoC におけるルーティング手法の検討

史 発[†] Thiem Van Chu[‡] 吉瀬 謙二[§][†] 東京工業大学 工学部情報工学科 [‡] 東京工業大学 情報理工学研究所 計算工学専攻[§] 東京工業大学 情報理工学院

E-mail: {shi, thiem}@arch.cs.titech.ac.jp, kise@c.titech.ac.jp

1 はじめに

近年では、一つのチップに多数のコアを搭載するマルチコアプロセッサが主流となっている。マルチコアプロセッサに搭載されるコア数は増加の一途を辿り、いずれはより大規模なコアを持つメニーコアプロセッサが普及すると見込まれる。メニーコアプロセッサにおいて、効率的にコア間通信を行うためのアーキテクチャがネットワークオンチップ (NoC) であり、盛んに研究が行われている。NoC の研究には、通常ソフトウェアシミュレータが利用されるが、従来のソフトウェアシミュレータでは数千コア規模の NoC のシミュレーションは膨大な時間を必要とするため現実的ではなかった。しかし、FPGA アクセラレータ [1] の登場により、短時間で大規模な NoC のシミュレーションを行うことが可能になった。

本稿では、NoC の性能を決める重要な要素であるルーティングについて、二次元メッシュトポロジを対象として、従来の数十個程度のコアを持つ NoC と、数千個のコアを持つ大規模 NoC についてそれぞれサイクルレベルでのシミュレーションを行う。そしてその結果から大規模 NoC における効率的なルーティング手法のための検討を行う。そしてその結果から、大規模 NoC で性能を左右する要因を考察する。

2 二次元メッシュ NoC におけるルーティング手法

本章では、今回のシミュレーションで評価するルーティング手法とその概略について述べる。尚、本稿で対象とする NoC のトポロジである二次元メッシュとは、オンチップルータとコア (以下、この二つを合わせたものをノードと呼ぶ) が平面上に配置され、 x 方向と y 方向の隣接する 4 ノードと通信を行うことができるトポロジのことである。

2.1 XY/YX 次元順ルーティング

XY(YX) 次元順ルーティングは、送信ノードから受信ノードへまず $x(y)$ 座標が同じになるまでフリットが移動し、その後受信ノードまでは $y(x)$ 方向に移動するルーティング手法である。これらはその実装の簡単さと、必要なソースの少なさ、またデッドロックが発生しないことが保証されていることなどから最もよく使われるルーティング方法の一つである。

2.2 Long Edge First ルーティング [2]

Long Edge First (LEF) ルーティングは、長方形に長いトポロジの場合、その長辺方向に先に向かうルーティングの方が性能が良いという実験的な事実から提案され

A Study of Routing Methods in Large-Scale NoCs Using An FPGA.

Hatsu Shi, Thiem Van Chu, and Kenji Kise
Tokyo Institute of Technology

表 1: シミュレーションパラメータ

| | |
|-------------------|-------------|
| # of VCs per port | 4 |
| Input buffer size | 4-flit |
| Router pipeline | 5 stages |
| Packet size | 16-flit |
| Flow control | Credit-Base |

たルーティング手法である。LEF ルーティングでは、送信受信ノード間の x 軸における距離が y 軸における距離以上の場合に XY 次元順ルーティングを、それ以外の時に YX 次元順ルーティングを実行する。

XY 次元順ルーティングと YX 次元順ルーティングが混在する場合、デッドロックが発生してしまう可能性がある。デッドロック回避のために、LEF ルーティングでは、一本の物理チャネルを複数の分割した仮想チャネル (VC) として扱う。LEF ルーティングでは、一本の物理チャネルにつき VC が VC_1 から VC_N まで N 本ある場合、XY 次元順ルーティングで x 方向に移動する際には VC_1 の使用を禁止して、ターンの後に y 方向に移動する際は全ての VC を使えるようにする。同様に、YX 次元順ルーティングにおいても、フリットが y 方向に移動する際には VC_1 の使用を禁止する。このルールによって、それぞれの次元において、 VC_1 はターンを終えたフリットの専用の経路となり、デッドロックを回避することができる。

3 評価

本稿でエミュレーションするのは、表 1 のような 5 段パイプラインで、各方向にそれぞれ VC を 4 つずつ備えている、NoC の典型的なルータアーキテクチャである。

また、1 章で述べたように、大規模 NoC のシミュレーションを現実的な時間で終わらせるために、今回のシミュレーションには論文 [1] の FPGA アクセラレータを利用した。このアクセラレータは、NoC 研究でよく使われるソフトウェアシミュレータである BookSim [3] に比べ、5,000 倍以上の高速化を実現している。

実際の NoC では、必ずしもアプリケーションが正方形にマッピングされるとは限らない。そのため、本稿では表 1 に示すように、小規模 NoC と大規模 NoC でそれぞれ正方形と長方形のメッシュの計 4 パターンのトポロジにおいて、スループットを評価する。

評価の結果を図 1 に示す。(a)、(b) は小規模 NoC における Uniform random トラフィックの評価である。Uniform random トラフィックでは、全てのノードは等しい確率で他のノードにパケットを送信する。小規模 NoC において、正方形のメッシュ (a) では LEF ルーティングが次元順ルーティングより僅かに良い性能を示した。一方、 x 軸が長辺となる長方形型のメッシュ (b) では、XY 次元順

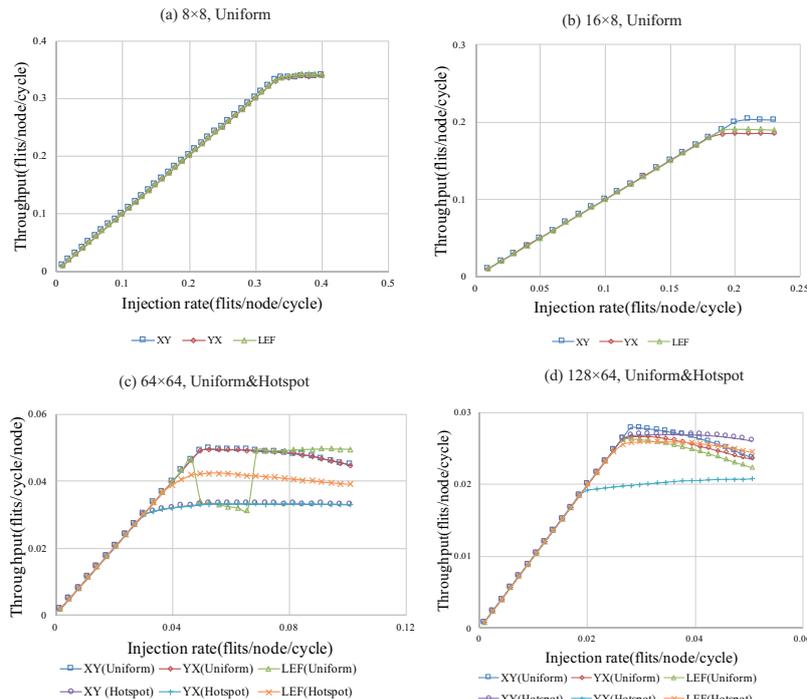


図 1: 評価結果

ルーティングが一番良い性能を示し、その後には LEF ルーティング, YX 次元順ルーティングと並んだ。

大規模 NoC における, Uniform random トラフィックと Hotspot トラフィックでの評価の結果が (c), (d) である。Hotspot トラフィックとは, あるノード群が Hotspot として選ばれ, それらが受信ノードとなる確率が他のノードより高くなるトラフィックパターンである。LEF ルーティングは Uniform random トラフィックでは正方形メッシュ, 長方形メッシュ共に XY, YX 次元順ルーティングより性能が出ないという結果を示した。これは, 小規模 NoC での結果とは対照的である。Hotspot トラフィックでは, LEF ルーティングは小規模 NoC と同じように, 正方形のメッシュでは一番高いスループットを示し, 長方形では XY 次元順ルーティングと YX 次元順ルーティングの間のスループットを示した。

4 考察

大規模 NoC において LEF ルーティングは, Hotspot トラフィックでは小規模 NoC のように次元順ルーティングより高いスループットを示した。しかし Uniform random トラフィックにおいては, XY/YX 次元順ルーティングより低いスループットを示した。

LEF ルーティングが XY/YX 次元順ルーティングよりスループットが下がる原因として考えられるのは, VC の扱い方である。2.2 節に記述した通り, LEF ルーティングでは, デッドロックを回避するために, x 方向, y 方向それぞれで VC_1 をターンした後のフリットの為に確保している。そのため, ターンする前のフリットは VC_1 を使用することができない。一方, XY/YX 次元順ルーティングは VC_1 から VC_N までの全ての VC を扱うことができる。この扱える VC の数の差が, スループットに大きな影響を与えたと考えられる。そこで, 本稿では LEF ルーティングの VC 使用の自由度を上げるルーティング手法を提案する。

LEF ルーティングでは, フリットが XY/YX 次元順ルーティングどちらで送信されても, ターンする前は VC_1 を使用することができない。これはデッドロックを回避するためであるが, この制約は XY 次元順ルーティングか YX 次元順ルーティングどちらか一方のみに適用するだけでも, デッドロックを回避することが可能である。そうすることによって, 制約を受けていない方の次元順ルーティングは VC_1 から VC_N までの全ての VC を利用することが可能となる。従って, VC をより多く使うことが可能となり, スループットの向上が見込まれる。

5 まとめ

本稿では, 二次元メッシュトポロジにおける XY/YX 次元順ルーティングと LEF ルーティングを, FPGA アクセラレータを用いて小規模 NoC と大規模 NoC の両方で評価した。その結果, 小規模 NoC で良い性能を示したルーティング手法であっても大規模 NoC では同じような性能が出ない場合があることがわかった。そして, その原因が VC の扱い方によるものという検討をして, 扱える VC の数を増やす手法を提案した。

今後の課題としては, 大規模 NoC では利用できる仮想チャンネルの数がスループットに大きな影響を与えるという主張に十分な根拠を示すことが挙げられる。さらに, 提案した手法が, 大規模 NoC でより良いスループットを示すことができるかを実際に検証することが挙げられる。

参考文献

- [1] Thiem Van Chu, S. Sato and K. Kise Ultra-fast NoC emulation on a single FPGA. *FPL* 2015
- [2] R. Sasakawa, K. Kise. LEF: long edge first routing for two-dimensional mesh network on chip. *NoCArc*, 2013
- [3] Nan Jiang, Daniel U. Becker, George Micheliogiannakis, James Balfour, Brian Towles, John Kim and William J. Dally. A Detailed and Flexible Cycle-Accurate Network-on-Chip Simulator. *ISPASS*, 2013