# クラウド環境におけるキャッシュメモリ QoS 制御の評価

高野 了成<sup>1,a)</sup> 広渕 崇宏<sup>1</sup>

概要:Broadwell 世代以降の Intel Xeon プロセッサでは、キャッシュメモリ QoS 制御機構が実装され、ラ ストレベルキャッシュをスレッドや仮想マシンに対して明示的に割り当てることが可能になった。本論文 では、クラウド環境における性能隔離・確保を目的に、キャッシュメモリ QoS 制御の効果を、SPEC CPU 2006 に含まれる SPECint ベンチマークを用いて評価した結果について報告する。実験の結果、仮想マシ ンに割り当てるキャッシュメモリを適切に調整することで最大 40%の性能向上が得られる一方で、キャッ シュメモリ QoS 制御だけでは、別の仮想マシンからの干渉の影響を完全に抑制できず、10%程度性能が低 下するプログラムが存在することがわかった。

## 1. はじめに

データセンタやエンタプライズ環境では、1台の物理マ シンで複数の仮想マシンを同時に動作させるサーバコン ソリデーションが一般化している。なかでも従量課金を 行うクラウド環境では、ユーザ間の公平性の観点から仮 想マシン間の性能隔離は重要な課題である [1]。従来より、 CPU コアやメインメモリ、ネットワーク等の I/O に関し ては、仮想マシンに排他的に割り当てることで性能の干渉 を最小化する試みが効果をあげてきたが、キャッシュメ モリ (ラストレベルキャッシュ) についてはハードウェア 支援の不備もあり、十分に検討されてこなかった。キャッ シュメモリの割り当てをソフトウェアから制御できる機構 は、京に搭載されている SPARC64 VIIIfx のセクタキャッ シュ [2] など、HPC 向けに実用化されてきた。さらに近年、 クラウド環境で一般に利用される Intel プロセッサにおい ても、Broadwell 世代以降の Intel Xeon には CAT (Cache Allocation Technology) と呼ばれるキャッシュメモリ QoS 制御機構が実装され [3]、仮想マシン間の性能隔離を実現 するために利用可能となった。

本論文では、仮想マシン環境におけるキャッシュメモ リ QoS 制御の効果を、SPEC CPU 2006 [4] に含まれる SPECint ベンチマークを用いて評価する。実験では1台 の物理マシン上にベンチマークプログラムを実行するター ゲット VM とメモリ負荷を加えるバックグランド VM の2 台の仮想マシンを用意し、バッググランド VM からの干渉

シュメモリを適切に割り当てれば最大で40%の性能向上が 得られた。一方で、キャッシュメモリ QoS 制御だけでは、 他 VM からの性能干渉を完全に回避できず、10%程度性能 が低下するプログラムが存在することも明らかになった。 本論文の構成は以下のとおりである。本実験の目的と技 術的な背景について2節で詳しく述べる。続いて3節で実

験環境、および実験結果を示し、4節にて考察を行う。関 連研究について5節で言及し、最後に6節でまとめを行う。

による性能劣化、およびキャッシュメモリ QoS 制御による

性能改善を計測した。その結果、ターゲット VM にキャッ

## 2. 目的と背景

#### 2.1 目的

本研究で想定する環境を図1に示す。1台の物理マシン 上に2台の仮想マシンが動作している。ターゲットアプリ ケーションを実行する仮想マシンをターゲットVM、もう 一方をバックグランドVMと呼ぶ。バックグランドVMか らターゲットVMへの性能干渉を抑えることが本研究の目 的である。CPUコアとメインメモリは各仮想マシンに対 して排他的に割り当てられているが、ラストレベルキャッ シュ(LLC)は共有している。

詳細な実験環境は3節で説明するが、ターゲット VM に おいて SPECint ベンチマークを実行し、バックグランド VM ではバースト的にメモリアクセスを行うことでキャッ シュを汚染するメモリストレスプログラム (cache jammer)を実行した場合の、性能低下を**表**1に示す。hmmer や h264ref などほとんど性能に影響がないアプリケーショ ンが存在する一方で、mcf や xalancbmk などは 35%以上 の性能低下が見られる。

国立研究開発法人 産業技術総合研究所 情報技術研究部門 Information Technology Research Institute, National Institute of Advanced Industrial Science and Technology (AIST)
a) takano-ryousei@aist.go.jp

o-ryouser@alst.go.jp

情報処理学会研究報告

IPSJ SIG Technical Report



図1 想定環境

**表 1** SPECint ベンチマークに対する cache jammer の影響

Benchmarks	w/o jammer	w/ jammer	Ratio
400.perlbench	31.89	27.90	0.87
401.bzip2	18.67	15.18	0.81
403.gcc	25.91	21.49	0.83
429.mcf	31.36	19.86	0.63
445.gobmk	20.97	19.70	0.94
456.hmmer	23.26	22.91	0.99
458.sjeng	22.38	20.43	0.91
462.libquantum	52.59	46.75	0.89
464.h264ref	37.36	35.50	0.95
471.omnetpp	18.03	12.91	0.72
473.astar	16.73	14.37	0.86
483.xalancbmk	29.63	19.40	0.65

上記の問題を解決するために、図 1 (b) に示すように、 プロセッサが持つハードウェアキャッシュメモリ QoS 制 御を用いることで、ターゲット VM に明示的に LLC を割 り当て、性能の確保を図る。

#### 2.2 Intel RDT の概要

本研究で使用するキャッシュメモリ QoS 制御機構で ある Intel Resource Director Technology (RDT) [5] の概 要について述べる。RDT は LLC やメモリ帯域といった 共有資源を監視・管理するハードウェアフレームワーク であり、Cache Monitoring Technology (CMT)、Memory Bandwidth Monitoring (MBM)、Cache Allocation Technology (CAT)、Code and Data Prioritization (CDP)等 の総称である。なかでも本研究では CAT および CMT を用いた。CAT は Broadwell 世代以降の Xeon において 搭載されており<sup>\*1</sup>、アプリケーション優先度や Class of Service (COS) に基づいて LLC を隔離することができる。

仮想マシン毎に LLC を割り当てたり、LLC 占有率、パ フォーマンスモニタリングカウンタ (PMC)を取得するた めに pqos ユーティリティプログラム [5] を用いた。pqos を用いて CAT の設定を行う方法について以下で述べる。-e オプションで COS を定義し、-a オプションで CPU コアに COS を割り当てる。下記の例では、COS0 に 8 MB、COS7 に 4 MB の LLC を排他的に割当て、CPU コア 7 が COS7、

\*1 Haswell 世代においても、特定の SKU は CAT に対応している。

	<b>表 2</b> 物理マシンの諸元		
Hardware			
CPU	8-core Intel Xeon D-1540/2.0 GHz		
	LLC 12 MB		
M/B	Supermicro X10SDV-TLN4F		
Memory	64 GB DDR4-2133		
Storage	Crucial m4 CT512M4SSD2 512 GB		
Software			
OS	Debian GNU/Linux 8.3		
Kernel	Linux kernel 4.1.17		

その他のコアが COS0 を利用するよう設定している。COS の定義はビットマップにより指定するが、本研究で使用し た Xeon D 環境では1ビットが1 MB に相当する。以上の 設定により、CPU コア7とその他の CPU コアが利用する LLC は互いに隔離されることになる。

#	⁺pqos -e		"llc:0=0xff0;llc:7=0x00f;"	
		-a	"llc:0=0-6;llc:7=7;"	

pqos プログラムでは、CMT と MBM のモニタリング結 果を出力することもできる。3 節の実験では、「MISSES」 列に示される LLC ミス回数と、「LLC」列に示される LLC 占有サイズを参照する。

# pqos -r -i 10					
CORE	IPC	MISSES	LLC[KB]	MBL[MB/s]	MBR[MB/s]
:					
0	0.41	9907	32.0	0.3	0.0
1	0.36	190312791	8160.0	14524.3	0.0
2	0.23	2537	0.0	0.0	0.0
3	0.25	2563	0.0	0.0	0.0
4	0.88	66305	32.0	2.6	0.0
5	0.24	13501	0.0	0.1	0.0
6	0.10	18645	0.0	0.3	0.0
7	1.20	19505540	4096.0	89.3	0.0

## 3. 実験

#### 3.1 実験環境

表 2 に実験に用いた PC の諸元を示す。プロセッサと して、Intel Xeon (Broadwell 世代) ベースの SoC (Systemon-Chip) である Xeon D-1540 を用いた。CPU コア数は 8 であり、各コアは L1 キャッシュをデータ/命令ともに 32 KB、L2 キャッシュを 256 KB、L3 キャッシュ (LLC) を 1.5 MB 持ち、各コアはリングバスで接続される。した がって LLC の総量は 12 MB となる。Hyper threading は 無効にした。なお、Debian GNU/Linux 8.3 の標準カーネ ルでは、Xeon D 固有のパフォーマンスカウンタを取得で きないため、Linux kernel 4.1.7 を用いた。

続いて表3に実験に用いた仮想マシンの諸元を示す。本 実験では、ターゲット VM とバックグランド VM として

#### Vol.2016-HPC-156 No.16 2016/9/16

#### 情報処理学会研究報告

IPSJ SIG Technical Report

	<b>表 3</b> 仮想マシンの諸元		
Hardware			
CPU	QEMU Virtual CPU version 2.1.2		
Memory	4 GB		
Storage	QEMU QCOW Image (v3) 40 GB		
Software			
OS	Debian GNU/Linux 8.3		
Kernel	Linux kernel 3.16.0-4-amd64		

#### 表 4 SPECint ベンチマーク

Benchmarks	Description
400.perlbench	PERL Programming Language Compression
401.bzip2	Compression
403.gcc	C Compiler
429.mcf	Combinatorial Optimization
445.gobmk	Artificial Intelligence: go
456.hmmer	Search Gene Sequence
458.sjeng	Artificial Intelligence: chess
462.libquantum	Physics: Quantum Computing
464.h264ref	Video Compression
471.omnetpp	Discrete Event Simulation
473.astar	Path-finding Algorithms
483.xalancbmk	XML Processing

同一構成の仮想マシンを各1台準備し、taskset コマンド を用いて、使用する物理 CPU コアをそれぞれの仮想マシ ンに対して排他的に割り当てて起動した。メインメモリも 重複しない領域から4 GB づつ割り当てた。

#### 3.2 ベンチマークプログラム

ターゲットアプリケーションとして、SPEC CPU 2006 に含まれる SPECint ベンチマークプログラムを使用した。 **表**4に SPECint に含まれるプログラムを示す。コンパイ ル手法 (チューニング) は base、測定メトリックスは speed を用いた。スコアは3回実行したときの中央値を用いた。 また、cache jammer として、下記のオプションを指定し て stress コマンドを実行した。スレッド数は1、64 MBの メモリを malloc し、キャッシュラインサイズの 64 バイト ごとにストライドアクセスする。

% stress -m 1 --vm-keep --vm-bytes 64M --vm-stride 64

#### 3.3 予備実験: SPECint 性能と LLC サイズの関係

予備実験として、SPECint 性能と LLC サイズの関係に ついて調べた。本実験に限り、バックグランド VM は起動 せず、ターゲット VM のみ起動した状況で測定を行った。 CAT を用いてターゲット VM に割り当てる LLC サイズを 10 MB から 2 MB に 2 MB 刻みで変更した。ターゲット アプリケーション以外のプロセス実行は無視できるので、 CAT 無効時には、ほぼすべての LLC をターゲットアプリ



**図 2** ターゲット VM が利用可能な LLC サイズを縮小したときの 相対性能

<b>表 5</b> 物理マシン	と仮想マ	シンの性	能比較
Benchmarks	PM	VM	Ratio
400.perlbench	32.20	31.89	0.99
401.bzip2	18.74	18.67	1.00
403.gcc	25.37	25.91	0.98
429.mcf	32.37	31.36	0.97
445.gobmk	21.05	20.97	1.00
456.hmmer	23.33	23.26	1.00
458.sjeng	22.72	22.38	0.98
462.libquantum	54.05	52.59	0.97
464.h264ref	37.30	37.36	1.00
471.omnetpp	18.89	18.03	0.95
473.astar	17.24	16.73	0.97
483.xalancbmk	31.56	29.63	0.94

#### ケーションが占有していると推測する。

図2にCAT 無効時と比較した相対性能を示す。キャッシュサイズに対する影響度合いはまちまちであるが、概し て利用可能なキャッシュサイズが減少すると性能が低下す る。例外として、462.libquantum では僅かながら性能が 向上している。この原因については4節にて考察する。ま た、物理マシンでも同様の実験を行ったが、傾向に差は見 られなかった。表5に、LLCサイズが12 MBのときの物 理マシンと仮想マシンの性能差を示す。SPEC CPUに含 まれるベンチマークは CPU インテンシブなプログラムな ので、概して仮想化によるオーバヘッドは無視できる。

#### 3.4 キャッシュメモリ QoS 制御の効果

キャッシュメモリ QoS 制御の効果を確認するため、バッ クグランド VM で cache jammer を起動しつつ、ターゲッ ト VM に割り当てる LLC サイズを 10 MB から 2 MB ま で 2 MB 刻みで変更し、SPECint の性能を測定した。

結果を図3に示す。キャッシュメモリ QoS 制御の効果 が明白に確認できる。特に486.xalancbmk は40%以上の 性能向上が得られている。LLC 割当てを縮小すると性能が 低下し、アプリケーションによっては LLC が4 MB 以下 辺りからキャッシュ割当てが少なすぎるために、QoS 制御 **IPSJ SIG Technical Report** 



図 3 キャッシュメモリ QoS 制御の効果(QoS 制御無効時と比較した相対性能)



図 4 キャッシュメモリ QoS 制御による性能隔離(バックグランド ∨M 未動作時と比較した相対性能)

無効時よりも性能が低下する。

仮想マシン間において LLC を含む資源を完全に分割で きたとすると、理想的には、ターゲットアプリケーション は cache jammer による性能劣化を受けないはずである。 これを確認するため、バックグランド VM の有無の違いに よる相対性能を **図**4に比較する。429.mcf、462.libquantum、471.onnetpp は1割程度性能が低下しており、cache jammer の影響を受けていることがわかる。この原因につ いては、4節で考察する。

## 3.5 キャッシュ占有率とキャッシュミスの関係

CMT によるキャッシュ占有サイズと PMC による LCC ミス回数を qpos コマンドを用いて計測した。まず、もっとも キャッシュメモリ QoS 制御の効果が大きかった xalancbmk の場合の結果を図 5 に示す。横軸は経過時間、縦軸は秒間 の LLC 占有サイズおよび LLC ミス回数である。同じベン チマークを 3 回連続して実行した結果を示しているため、 同じパターンが 3 回現れている。なお、横軸は経過時間 を示しているがキャッシュメモリ QoS 制御が無効の場合 (a) と有効の場合 (b) および (c) で若干スケールが異なる ことに注意されたい。なお、(b) はターゲット VM に対し て 10 MB のキャッシュを占有し、(c) は 2 MB を占有した



図 5 キャッシュメモリ QoS 制御による性能隔離: xalancbmk

場合の結果である。3 者でキャッシュミスのパターンは類 似しているが、キャッシュの占有サイズは大きく異なる。 (a) は、cache jammer が LLC を利用するためターゲットア プリケーションが利用できる LLC が大きく変動している のに対して、(b) や(c) では、常に 10 MB または 2 MB の LLC がターゲットアプリケーションに占有されていること がわかる。さらに全体の LLC ミス回数は、(a) が 45.4 G 回、(b) が 44.8 G 回と、キャッシュメモリ QoS 制御を行う ことで約 560 M 回削減されている。この結果として実行 時間が 5 秒短縮した。一方、(c) の LLC ミス回数は 46.8 G 回とこれらを上回っており、結果として実行時間の増加を 導いている。これは必要以上に LLC 割り当てを削減した ことによりキャッシュの競合が増加したことが原因と考え られる。

続いて、キャッシュメモリ QoS 制御の効果が小さかっ た libquantum と hmmer の結果を図 6 と図 7 にそれぞれ 示す。libquantum の LLC ミス回数は、(a) が 209.8 G 回、

#### 情報処理学会研究報告

IPSJ SIG Technical Report







(b) QoS 制御あり (キャッシュ 10 MB 占有)
図 7 キャッシュメモリ QoS 制御による性能隔離: hmmer

(b) が 209.7 G 回で、その差は 132 M 回である。(b) の実行時間は(a) より約 1 秒短縮している。一方、hmmer のLLCミス回数は、(a) が 27.4 G 回、(b) が 27.3 G 回で、その差は 175 M 回あるが、実行時間に差はない。

### 4. 議論

図3より明らかなように、仮想マシン間におけるLLC アクセスの干渉を抑制することで最大40%の性能向上が得 られた。一方で、LLC占有量を制限しすぎた場合は、ター ゲットアプリケーションが十分なLLCを利用できず性能低 下を招いてしまう。全体の性能バランスを考慮したキャッ シュメモリ QoS 制御の最適化は今後の課題である。

また、図4で示した性能隔離の不完全性については、下 記のように考えられる。CAT 機能によりLLC は仮想マシ ンごとに隔離できたが、LLC からメインメモリへのアク セスについてはメモリバスを共有することになるので、性 能の干渉を受ける可能性がある。言い換えると、CAT 機 能はキャッシュミス率を制御することはできるが、キャッ シュレイテンシの問題を解決することはできない。この仮 定を検証するには、メモリチャネルのインタリービングを 無効化し、仮想マシンのメモリを別々のメモリチャネルに 接続されたメモリから確保して、実験する方法が考えられ る。しかし、実験に用いた Xeon D-1540 は 2 つのメモリ チャネルを有しているが、インタリービングを無効化でき ないため、追加実験を行うことはできなかった。本問題の さらなる追求は今後の課題とする。

図 2 において、直感に反して、libquantum は LLC サイ ズを少なくした方がわずかながら性能がよい。図 6 などか らわかるように、キャッシュメモリ QoS 制御の有無に関 わらず、LLC ミス回数は定常的に 150 K 回/秒と他のベン チマークプログラムと比較してキャッシュミスの頻度が高 い。これは libquantum がキャッシュセンシティブなプロ グラムである証拠であるが、2 MB から 12 MB の範囲に 限っては、キャッシュサイズには影響を受けていない。ま た、キャッシュ占有率を小さくすると、キャッシュミス回 数が減少している。この結果より、キャッシュ割り当てが 大きい方が、プリフェッチ等により、無駄なキャッシュの 追い出しが発生し、性能が低下した可能性が考えられる。

## 5. 関連研究

クラウド環境における仮想マシン間の性能干渉に関して は数多くの先行研究がある [1]。なかでもキャッシュメモ リに着目した研究としては、アプリケーションが提示する SLA に応じて、プロセッサの割り当てを調整する資源管 理フレームワークである Q-clouds [6] や、干渉による性能 低下を予測し、最適なワークロードの組み合わせを求める Caunta [7] などの研究がある。本研究と異なり、これらは キャッシュメモリのハードウェア QoS 制御機構を前提と していないため、アプリケーションに対するキャッシュメ モリ割り当てを直接的に制御しているわけではない。

ソフトウェアによるキャッシュメモリ隔離手法として

## 6. おわりに

本論文では、仮想マシン環境におけるキャッシュメモ リ QoS 制御の効果を、SPEC CPU 2006 [4] に含まれる SPECint ベンチマークを用いて評価した。キャッシュメ モリを仮想マシンに適切に割り当てることで、他の仮想 マシンからの干渉を抑制できることを確認した。例えば、 486.xalancbmk では 40%以上の性能向上が得られた。し かし一方で、キャッシュメモリ QoS 制御だけでは、他の 仮想マシンによる性能干渉を完全に避けることはできず、 10%程度の性能低下の影響を受けるプログラム(429.mcf、 462.libquantum、471.omnetpp)も存在した。その原因と して、メモリバス等の共有資源の存在による影響が考えら れる。今後は、本問題の原因を追求すると共に、CPU イ ンテンシブなターゲットプログラムに限らず、メモリや I/O インテンシブなプログラムを対象とした実験を行う 予定である。具体的には、ネットワーク仮想化(Network Function Virtualization) アプライアンスの性能確保への 応用を検討している。NFV を仮想マシン上に実装する際 に、キャッシュメモリ QoS 制御を適用することにより、パ ケット処理スループットの向上や、レイテンシの削減等の 効果が期待できる。

**謝辞** 本研究は、文部科学省イノベーションシステム整 備事業の補助による「光ネットワーク超低エネルギー化技 術拠点(VICTORIES 拠点)」での研究成果の一部を用い ている。

## 参考文献

- Koh, Y., Knauerhase, R., Brett, P., Bowman, M., Wen, Z. and Pu, C.: An analysis of performance interference effects in virtual environments, *Proceedings of the IEEE International Symposium on Performance Analysis of Systems and Software (ISPASS 2007)*, pp. 200–2009 (2007).
- [2] Perarnau, S. and Sato, M.: Discovering Sector Cache Optimizations on the K Computer, Asia-Pacific Programming Languages and Compilers Workshop (APPLC) (2013).
- [3] Herdrich, A., Verplanke, E., Autee, P., Illikkal, R., Gianos, C., Singhal, R. and Iyer, R.: Cache QoS: From concept to reality in the Intel® Xeon® processor E5-2600 v3 product family, *Intl. Symp. on High Performance Computer Architecture (HPCA)*, IEEE, pp. 657–668 (2016).
- Henning, J. L.: SPEC CPU2006 benchmark descriptions, *ACM SIGARCH Computer Architecture News*, Vol. 34, No. 4, pp. 1–17 (2006).
- [5] Intel: Intel(R) RDT Software Package, https://github.com/01org/intel-cmt-cat (2016).
- [6] Ripal Nathuji, Aman Kansal, A. G.: Q-Clouds: Managing Performance Interference Effects for QoS-Aware Clouds, Proceedings of the 5th European conference on Computer

systems (EuroSys 2010), pp. 237–250 (2010).

- [7] Govindan, S., Liu, J., Kansal, A. and Sivasubramaniam, A.: Cuanta: Quantifying Effects of Shared On-chip Resource Interference for Consolidated Virtual Machines, *Proceedings of the 2nd ACM Symposium on Cloud Computing*, SOCC '11, ACM, pp. 22:1–22:14 (2011).
- [8] Zhang, X., Dwarkadas, S. and Shen, K.: Towards practical page coloring-based multicore cache management, *Proceedings of the 4th European conference on Computer* systems (EuroSys 2009), pp. 89–102 (2009).