

テレビ画像処理 LSI のファームウェア・ハードウェア協調検証環境

庄野 温夫[†]

株式会社 東芝[†]

1 はじめに

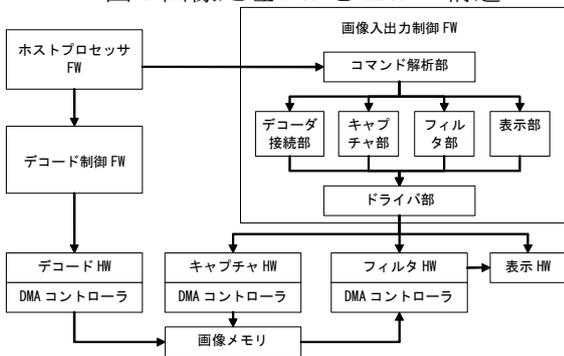
テレビ用システム LSI では画像演算専用ハードウェア(以下 HW)、組み込みプロセッサ、制御ファームウェア(以下 FW)を組み合わせてリアルタイム高画質化処理を実現している。今日では入力画像特性、出力装置特性、人視覚特性に応じた木目細かな制御のために FW が複雑化し、製品化へのクリティカルパスになりつつある。この対策として FW と HW の組み合わせ動作をシミュレートする検証が考えられている。しかし HDL シミュレータではシミュレーション実行速度に課題があり、エミュレータやアクセラレータは装置へのマッピングに課題がある。そこで期待されるのが高位言語で HW モデリングする協調検証である。本稿では画像入出力制御 FW 不具合要因の分析に基づく HW モデリングの工夫を含め、協調シミュレーションの高速化と、

検証環境の早期構築の取り組みを紹介する。

2 テレビ画像入出力制御ファームウェア

本稿で述べる環境による検証の対象とする画像入出力制御 FW の位置付けと内部構造の要点を図 1 に示す。コマンド解析部はホストプロセッサより画像入出力制御コマンドを受領し解析する。デコーダ接続部は動画ストリームデコーダから垂直同期ごとに画像を入力する。キャプチャ制御部は画像取り込み HW を制御し垂直同期ごとに画像を入力する。フィルタ部は入出力画像領域と制御パラメータをフィルタ HW(ノイズレデューサ、デインタレーサ、スケーラ等)に与え、適切な画素数の画像(通常はプログレッシブ形式)に変換する。表示部は表示 HW を制御し表示垂直同期ごとに画像を出力させる。ドライバ部は HW に対し測定値と設定値を読み書きする。

図 1 画像処理 FW と HW の構造



3 不具合特性分析

協調検証を適用しなかった場合に LSI サンプル評価時に発見された FW 不具合要因分類の一例を次に示す。図 2-1 のとおり、コマンド解析、ドライバ部の不具合は全体の 17%に過ぎず、フィルタ、表示、キャプチャ関連の不具合が支配的である。図 2-2 から図 2-4 のとおり、DMA 設定、座標・位相(フィールド識別)計算の誤りが上位にある。不具合の 70%以上は単純な HW 設定誤りに起因していた。

図 2-1 不具合要因分布

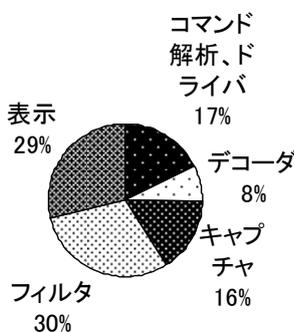


図 2-2 キャプチャ内訳

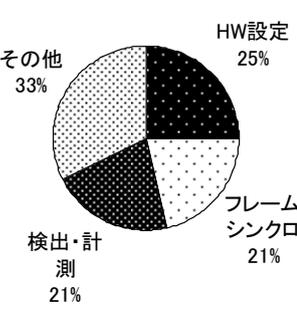


図 2-3 フィルタ内訳

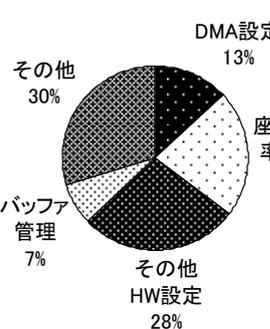
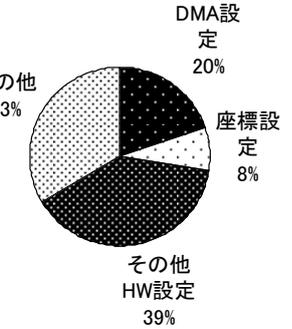


図 2-4 表示内訳



Firmware-hardware co-verification environment for TV video processing LSI

[†]Atsuo Shono · Embedded System Platform Development Department, Core Technology Center, Toshiba Corporation

とキャプチャ画像を同時表示する際のフィールド番号および画面上配置に応じたデインタレーサおよびスケラ設定値誤りである。

「その他」とは例外的あるいは複合的不具合、例えばアナログビデオデッキ特殊再生画像(非標準信号)の取り込み表示制御誤りである。

4 協調検証シミュレータ

本稿で述べる LSI は当社 MeP (Media embedded Processor) で FW を実行する予定である。当社は MeP 開発用 MPI (MeP Integrator) を用意している。FW バイナリイメージを命令セットシミュレータ (ISS) で実行し、C++ 言語記述でモデル化した周辺ハードウェアを ISS に接続できる^[1]。MPI による協調検証は下記の点で画像入出力制御 FW 検証に適する。

- HW 論理回路レベルシミュレーションに比べ高速である。
- 複数 MeP の並列シミュレーションにより、画像入出力と画像・音声ストリームデコーダの FW-HW システム全体検証ができる。

5 HW モデリングの工夫

HW モデリングでは精度と性能(シミュレーション実行速度)が相反するので、検証対象の不具合特性に応じた工夫が重要と考える。3 節の検討の結果、DMA 設定と座標倍率計算を含む単純動作に関わる HW 設定値を反映した出力動画を目視し妥当性を確認できる精度が適切と考える。

5.1 画像処理 HW のモデリング

ノイズレデューサ、デインタレーサ、スケラ、表示等の画像処理 HW はアルゴリズムを記述した関数でモデル化する。実 HW は画素単位にパイプライン演算を行うが、モデルでは画面単位に画像を配列変数に置いて演算する。モデル記述が単純化しシミュレーション実行も速くなる。関数を論理回路レベル HW 検証のリファレンスにもすることによって、実 HW とモデルの等価性を確保するので、協調検証を通った FW は HDL シミュレータやエミュレータでの FW-HW 結合検証も滞りなく通る期待が高い。ノイズレデューサ、デインタレーサ制御 FW に多い画像参照制御不具合は、出力動画のフレーム順不正(動画ぶれ)で発見できる。スケラ制御 FW に多い垂直座標計算誤りは、出力動画の垂直位置異常(静止画がたつき)で発見できる。表示制御 FW に多い高画質化設定誤りは、出力画像の色化けや効果異常(輪郭がくっきりしないなど)で発見できる。

5.2 DMA のモデリング

モデルでの DMA は実 HW と異なり、メモリモデルである配列変数上の 2 次元領域を一塊に読み書きする。モデル記述が単純化しシミュレーション実行も速くなる。FW に多い転送 ON/OFF 制御誤りは黒画面出力や、モデルによる不正設定検知で発見できる。実 HW と同等にアドレスで領域を指定するので、設定を誤って表示画像を壊す不具合も発見できる。

5.3 垂直同期のモデリング

キャプチャおよび表示では FW がフレームシンクロ制御用に表示およびキャプチャ中のライン番号を知る必要がある。ここでキャプチャ画像を時折繰り返して表示(表示側の周波数が高い場合)あるいは飛ばし表示(キャプチャ側の周波数が高い場合)する制御をフレームシンクロと称する。モデルは MeP 命令実行周波数と垂直同期周波数の比率に基づく時間間隔でライン番号レジスタ値をインクリメントし、垂直同期タイミングを作る。既述のように画像処理と DMA は画面単位でモデリングし、ライン番号レジスタのみライン単位でモデリングすることで、FW 検証の必要を満たしつつモデルを単純高速にする。フレームシンクロ制御 FW 誤りでフレーム再生順が不正になると出力動画ぶれで発見できる。

6 おわりに

テレビ画像処理 LSI 開発で焦点となっている FW-HW 組み合わせ動作検証を効果的に実施するために高位言語記述モデルを用いる協調検証環境を構築している。要点は下記のとおりである。

- 画像処理と DMA を画面単位でシミュレート、ライン番号レジスタのみライン単位でシミュレートし、FW 検証の必要を満たしつつモデルを単純高速にする。
- 画像処理関数を HW 検証に用い、モデルと HW の等価性を確保する。
- 処理結果を動画として目視することで、FW 不具合発見が容易になる。

今後は本環境適用効果を確認するとともに、キャプチャ部検出計測 HW や非定常現象をモデル化し、検証品質を向上する計画である。

参考文献

[1] 水野淳, 大友吾一: システム LSI のアーキテクチャ検討, Design Wave Magazine, No.57, pp54-59 (Aug. 2002)