

1ZB-1

生産型キュープロセッサの実用化設計に関する研究

仲谷 陵[†] Ben A. Abderazek[†] 吉永 努[†] 曾和 将容[†]

電気通信大学大学院情報システム学研究科[‡]

1. 概要と目的

我々は、式評価の中間結果をキューレジスタ (以降はキューと表記) に格納するマシン、並列キュープロセッサ(PQP)の研究を行ってきた。PQPは、命令レベルの並列性を最大限引き出す事ができ、ハードウェアが複雑にならないという特徴を持つ[1][2]。PQPには、生産消費型(PQPpcf)、生産型(PQPpf)、消費型(PQPcf)の3モデルが定義されている[1]。我々はPQPpfを、実用レベルで実装する事を目的として研究を行った。初期段階としてFPGA上での実装を目標とし、Verilog-HDLを用いてRTL設計を行った。

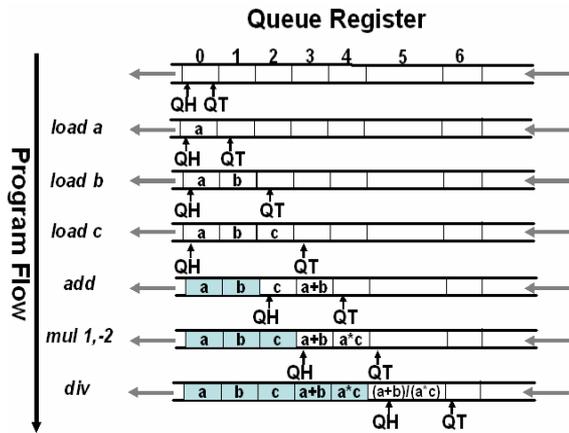


図1 生産型キュープロセッサの実行過程

2. キュー計算モデル

キュー計算モデルとは、どの命令もキューの先頭(以降はQHと表記)からデータを消費し、その結果をキューの末尾(以降はQTと表記)に格納する計算モデルである。このような構造のため、真のデータ依存関係を持つ命令が離れて並ぶことになり、もし複数のユニットにより命令を同時に実行する場合には、依存関係による制約を受ける事なく、同時に複数の命令を実行できる。このように、キュー計算モデルは、並列処理に適していることがわかる[2]。

3. 生産型キュープロセッサ

キュー計算モデルに基づいて実行を行うプロセッサを、キュープロセッサと定めている。

生産型キュープロセッサは、キュー計算モデルに基づいて計算を行い、さらに一見消費された様に思われるデータをLQHというポイントによって保護することができ、そのデータを後の演算で再利用する事を可能としている[1]。これは命令量の削減と実行ステップの削減に貢献し、実行速度の向上が期待できる。図1に、生産型キュープロセッサによる計算の実行過程を示す。

4. アーキテクチャ

本プロセッサでは、命令長を2byte固定長と

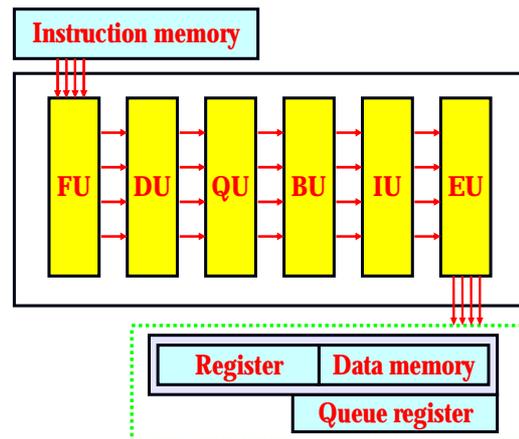


図2 パイプライン図

定め、4命令並列実行を行う。本プロセッサのパイプラインの概要は以下の通りである。

- FU(フェッチ)：命令のフェッチ
- DU(デコード)：命令のデコード
- QU(キュー計算)：キューポイントの割り当て
- BU(バリア付加)：バリア命令の制御
- IU(発行)：発行可能な命令の発行
- EU(実行)：発行された命令の実行

図2に、本プロセッサにおけるパイプラインの流れを示す。次に、本プロセッサによる多重サブルーチンと多重割り込みの処理の原理について説明を行う。

5. サブルーチンコール

サブルーチンコールは、call命令の実行を契機に開始する。その際、キューのQHとQTの間

Research of designing PQPpf for practical used.
[†]Ryo Nakatani and Ben A. Abderazek and Tutomu Yoshinaga and Masahiro Sowa.
[‡]The Graduate School of Information Systems, The University of Electro-Communications

