

適応型光近接効果補正技術の領域分割による 高速化手法の提案と検証

野里博和[†] 松縄哲明^{††} 坂無英徳[†]
村川正宏[†] 樋口哲也^{†,††}

本論文では、半導体リソグラフィの光近接効果補正において、マスクレイアウトパターンを領域分割し、それぞれの領域を並列処理する高速化手法を提案した。我々は、すでに、半導体リソグラフィのマスク製造コストの削減を目指し、最適化手法を用いた適応型光近接効果補正技術（適応型 OPC 技術）を提案している。この適応型 OPC 技術の特徴は、レイアウト後に OPC 調整する際、その調整で考慮する影響範囲を隣接するセルに限定しても、OPC 精度を落とさずに調整することができる点である。この技術の検証に用いる光学シミュレーションの計算時間は、計算面積の 2 乗に比例して増加するので、なるべく計算面積を小さくすることができれば、OPC の計算時間を抑えることができる。そこで、本論文では、適応型 OPC 技術の特徴を活かし、より効果的に OPC 計算を高速化するため、計算するレイアウトパターンを領域分割し、それぞれの領域を並列処理する高速化手法を提案する。提案手法を用いた実験の結果、並列処理の代表的なマスタスレーブモデルと比較して、約 2 倍の高速化を実現し、最先端プロセスで求められている要求精度 3% を満たす OPC 精度を得ることができた。本提案手法を導入することで、適応型 OPC 技術が、最先端プロセスにおける大規模なレイアウトパターンにも適用できる見通しを得た。

A Fast Method of Adaptive Optical Proximity Correction Using Region Segmentation

HIROKAZU NOSATO,[†] TETSUAKI MATSUNAWA,^{††}
HIDENORI SAKANASHI,[†] MASAHIRO MURAKAWA[†]
and TETSUYA HIGUCHI^{†,††}

This paper proposes a fast method of adaptive optical proximity correction (OPC) using region segmentation. We have demonstrated the adaptive OPC technique using genetic algorithm which is an efficient optimization technique based on population genetics. When this method is applied to full-chip OPC, it is difficult to optimize OPC features efficiently. This is because the adaptive OPC method can only correct the OPE which is dependent on neighboring patterns. In order to overcome this problem, we propose a fast method of adaptive OPC using region segmentation. This proposed method partitions mask layout by region segmentation for adaptive OPC methods. Moreover, this region segmentation can use parallel processing for OPC optimization. In a conducted experiment, we successfully corrected OPC features by the proposed OPC method with six processors, which was two times faster than the Master-Slave model with six processors.

1. はじめに

半導体産業では、半導体集積回路の集積密度の増加にとともない、シリコンウェハ上に LSI パターンを転

写する光リソグラフィの解像度を向上させるための技術が求められてきた。その代表例として、位相シフトマスク¹⁾ や変形照明²⁾ などの超解像度技術があげられる。しかしながら、現在、これらの技術だけでは、ウェハに転写する LSI パターンの忠実性を維持することが困難になっている。なぜならば、転写する LSI パターンの微細化が進むにつれて光近接効果（OPE: Optical Proximity Effect）が顕在化するからである。これは、マスクパターンで回折した光のうち、低次成分の回折光しかウェハ上に集光されず、パターンの忠

[†] 産業技術総合研究所次世代半導体研究センター半導体 MIRAI プロジェクト

MIRAI-ASRC, National Institute of Advanced Industrial Science and Technology (AIST)

^{††} 筑波大学大学院システム情報工学研究科

Graduate School of Systems and Information Engineering, University of Tsukuba

実性が低下する現象である．そこで、現在では、この OPE を打ち消す補正パターンを生成する手法の光近接効果補正 (OPC: Optical Proximity Correct) が必要不可欠となっている³⁾．

従来の OPC では、最小単位の回路パターンであるセルをレイアウトしてマスクパターンを構成した後に、マスク全面に対して OPE 補正図形生成の計算 (チップ全面 OPC) を行っていた．しかし、LSI パターンの微細化にともなう OPC 計算の複雑化のために、OPC に要する計算負荷 (計算時間、マスクデータ量) が増加している．これが、マスクコストを引き上げる深刻な要因の 1 つとなっている．

これらの問題を解決するために、cell-wise OPC と呼ばれる OPC 手法が提案されている．cell-wise OPC は、レイアウトする前にセルごとの OPC 計算を行うことでチップ全面 OPC を不要とし、OPC の計算時間を低減させる手法である⁴⁾．しかしながら、セルレイアウト後の隣接するセルからの OPE の影響について十分な補正精度が確保されておらず、補正精度を確保するためには、さらに複雑な計算を必要とするなどの問題が残されている．

そこで、これらの問題を解決するために、我々は、すでに、新たな OPC 手法として適応型光近接効果補正技術 (適応型 OPC 技術) を提案した⁵⁾．この提案では、次の 2 つの基本概念を示し、シミュレーション実験によりその有効性を示した．

- (1) Adjustable OPCed cell: これは、あらかじめ OPC が適用されたセルであり、OPC 図形の調整が可能な Adjustable 領域と、OPC 図形が固定された Fixed 領域を持つ．
- (2) セルレイアウト後の OPC 図形の最適化: Adjustable OPCed cell によりレイアウトを行った後、Adjustable 領域の OPC 図形を最適化手法により調整する．

上記の適応型 OPC 技術の特徴は、Adjustable OPCed cell をレイアウト後に調整する際、その調整で考慮する影響範囲を隣接するセルに限定しても、精度を落とさずに調整することができる点である．そして、OPC 図形の調整効果を検証するための、光学シミュレーションの計算時間は、計算する面積の 2 乗に比例して増加するので、なるべく計算面積を小さくすることができれば、検証に要する計算時間を抑えることができる．そのため、適応型 OPC 技術を、LSI チップなど大きなマスクパターンに適用した場合、レイアウトされた各セルの調整を、それらのセルに隣接した小さな領域に限定した最適化調整により行うことがで

ければ、より効果的にその特徴を活かすことができ、調整精度を落とさずに、さらなる OPC 処理時間の短縮が期待できる．

そこで、本論文では、光学シミュレーションで計算するレイアウトパターンの領域を分割し、それぞれの領域を並列処理する高速化手法を提案する．提案手法では、適応型 OPC 技術の Adjustable OPCed cell を基本とした領域で分割し、それぞれを別々の CPU で並列処理させることで、1CPU あたりのシミュレーション面積、最適化調整する OPC 図形数を少なくし、最適化調整に必要な時間を削減することが可能となる．

実験の結果、並列処理の代表的なマスタスレーブモデルと比較して、約 2 倍の高速化を実現し、3%以内の OPC 精度を得ることができた．この結果、我々の提案した適応型 OPC 技術は、OPC の計算領域を削減できるだけでなく、領域分割による並列処理を行うことで、従来よりも高精度に高速化できる特徴を持つことを示した．

以下、2 章では従来の OPC 手法の問題点について説明し、3 章でそれら問題点を解決するための提案手法について述べる．4 章では、実験結果から、領域分割による並列処理の有効性を示し、実際の LSI チップでの期待効果について考察する．最後に、5 章では、今後の課題について議論し、結論を述べる．

2. 光近接効果補正とその問題点

半導体製造における光リソグラフィでは、マスクパターンによって回折された光をレンズを介してシリコンウェハ上に集光させることで LSI パターンを形成し、半導体集積回路の LSI パターンを転写する．しかし、半導体集積回路の微細化にともない、転写する LSI パターンの最小ピッチの半分 (hp: half pitch) が露光波長以下になると、マスクパターンによって回折された光のうち、低次成分しかレンズを通過できなくなる．このため、ウェハ上に到達できる回折光の次数が低下し、LSI パターンの忠実性が低下する．この現象を光近接効果 (OPE) と呼ぶ．

OPE は、露光波長 248 nm で hp350 nm の LSI パターンを転写する 350 nm 世代 (hp > 露光波長) の光リソグラフィではそれほど問題視されていなかったが、現在主流となっている露光波長 193 nm で hp90 nm の 90 nm 世代 (hp < 露光波長) の光リソグラフィでは深刻な問題となっている．この OPE を補正する技術である光近接効果補正 (OPC) は、OPE を事前に予測し、マスクパターンの寸法や形状を補正することで、LSI パターンのウェハへの転写精度を向上させる技術

である．現在，用いられている OPC の手法は，主にルールベース OPC⁶⁾ とモデルベース OPC⁷⁾ に大別することができる．

2.1 ルールベース OPC とモデルベース OPC

ルールベース OPC は，隣接パターンの距離や寸法に応じて補正図形の形状や寸法を定めるルールテーブルを作製し，これに従いマスクパターンを補正する．この方法には，計算速度が速く，補正後のマスクデータ量があまり大きくならないという利点がある．しかし，補正精度を向上させるためにはより複雑なルールが必要となるため，ルールを作製する作業負荷が増大する．さらに，半導体集積回路の微細化が進むと，OPE の影響範囲が，隣接するパターン間の最小距離を越え，1 つ先のパターンからの OPE により，補正精度が急激に悪化する．そのため，hp130 nm 世代以降の OPC では，ルールベース OPC は精度があまり必要とされない部分などに限定され用いられている．

モデルベース OPC では，OPE によって変動する露光パターンの形状や寸法を光学シミュレーションにより予測して，これを打ち消すための補正図形を作製する．この方法は，ルールベース OPC よりも緻密な補正を行うことができるため，hp130 nm 世代以降の OPC の補正精度に対応可能である．しかしながら，モデルベース OPC では，マスクパターンを構成するすべてのパターンに対して補正計算を行う（チップ全面 OPC）ために，膨大な計算負荷（時間，マスクデータ量）がかかるという問題点がある．特に光学シミュレーションでは，光学理論に基づく計算モデルを用いているため，その処理時間は，計算するレイアウトパターンの面積（メッシュ数 × 精度）の 2 乗に比例して増大する．これらの計算負荷は，半導体集積回路の微細化とともに増加しており，マスクコストを引き上げる深刻な要因の 1 つとなっている．この問題点は，半導体産業において，デバイスの微細化を妨げる深刻な問題として認識されている³⁾．

現在では，モデルベース OPC の計算時間を削減するため，複数の CPU を用いた並列処理が可能になっている．これにより，単純に計算して並列化した台数分だけ計算時間を割ることができ，計算時間の削減を行うことが可能となっている．

2.2 cell-wise OPC

チップ全面のモデルベース OPC の問題点を解決するための手段として，cell-wise OPC が提案されている．cell-wise OPC の特徴は，レイアウト設計の前段階としてセルごとに OPC を適用することでチップ全面 OPC を不要とし，計算時間とマスクデータ量を削

減することである．代表的な cell-wise OPC では，セルライブラリ設計段階で使用頻度の高い標準的なセルに対して OPC を適用している⁴⁾．しかしながら，次の 2 つの理由から，cell-wise OPC では高精度な補正が困難と考えられる（1）OPE は隣接セルの影響を受けるため，最適な OPC 図形はセルの隣接環境によって大きく変化する．加えて，セルの隣接環境はレイアウトの後まで決定することができない（2）各セルの周辺部に特定のパターンを定義することで，セルがレイアウトされる環境を想定している．そのため，想定外のセルがレイアウトされると OPE を打ち消すことが困難になる．

3. 提案手法

本章では，上述した問題点を解決するためのアプローチとして，適応型 OPC 技術を基に提案する領域分割による高速化手法について述べる．まず，3.1 節で適応型 OPC 技術の概要を説明し，3.2 節で本論文で提案する領域分割による高速化手法について述べる．3.3 節では並列最適化調整アルゴリズムについて詳細を述べる．

3.1 適応型光近接効果補正技術の概要

適応型 OPC 技術は，あらかじめ OPC を適用した，Adjustable 領域と Fixed 領域を持つ Adjustable OPCed cell をレイアウトし，その周辺からの OPE に合わせ Adjustable 領域を最適化調整する手法である．Adjustable 領域は，セルの周辺部に位置し，調整可能な OPC 図形を含む領域である．これにより，隣接セルの影響による OPE を補正することができる．一方，Fixed 領域は隣接セルによる OPE の影響が少ないセルの中心部に位置し，OPC 図形が固定された領域であるため，レイアウト後に OPC 図形を再計算する必要がない．図 1 に，従来のチップ全面 OPC 手法と比較した，レイアウト後のセルの OPC 計算領域を示す．網掛け部が OPC の計算領域，白色部が計算不要の領域を示している．適応型 OPC 技術を用いるこ

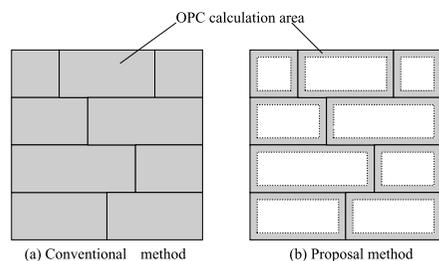


図 1 適応型光近接効果補正技術の特徴

Fig. 1 Adaptive OPC method.

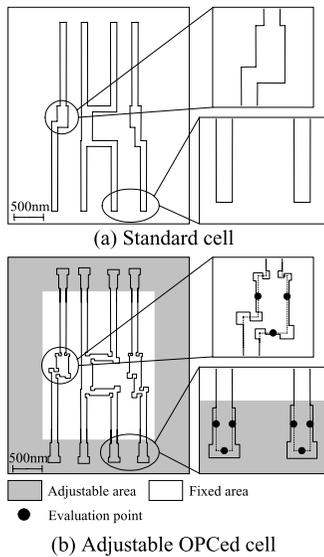


図 2 Adjustable OPCed cell の構成例
Fig. 2 Adjustable OPCed cell.

とで、OPC の計算領域を削減できるため、処理時間の大幅な短縮が期待できる。

図 2 に Adjustable OPCed cell の構成例を示す。(a) は通常のセルで、これは設計パターンのみで構成されている。一方、(b) は Adjustable OPCed cell である。Adjustable OPCed cell は、(a) の設計パターンに OPC を適用した後、セルの周辺部を Adjustable 領域、セルの中心部を Fixed 領域と定義することによって作製される。Adjustable 領域の OPC 図形を Adjustable 図形、Fixed 領域の OPC 図形を Fixed 図形と呼ぶ。(b) の網掛け部が Adjustable 領域、白色部が Fixed 領域を表す。なお、(b) の黒点は評価点を示しており、これは、設計パターン上で、コンタクト部や拡散層上の配線部など、高精度な OPC が求められる箇所に設定する。評価点では、OPC 図形の効果を検証するために、光学シミュレーションによる投影像と設計パターンのずれの割合を誤差として測定する。適応型 OPC 技術では、最適化手法によって、Adjustable 図形部分を、この誤差が最小となるように調整する。

3.2 領域分割による高速化手法

適応型 OPC 技術の特徴は、Adjustable OPCed cell をレイアウト後に調整する際、その調整で考慮する影響範囲を隣接するセルに限定しても、調整精度を落とさずに調整することができる点である。そして、OPC 図形の調整効果を検証するための、光学シミュレーションの計算時間は、計算する面積の 2 乗に比例して増加するので、なるべく計算面積を小さくすることができ

れば、検証に要する計算時間を抑えることができる。そのため、適応型 OPC 技術を、LSI チップなど大きなレイアウトパターンに適用した場合、レイアウトされた各セルの調整を、それらのセルに隣接した小さな領域に限定した最適化調整により行うことができれば、より効果的にその特徴を活かすことができ、調整精度を落とさずに、さらなる OPC 処理時間の短縮が期待できる。

そこで、提案手法では、1 つの Adjustable OPCed cell を基本とした領域で分割し、それぞれを並列処理することにより、レイアウトパターンの規模に関係なく、適応型 OPC 技術の特徴を効果的に活かす高速化手法を提案する。本提案手法が持つ具体的な利点は、以下の 3 点に集約される。

- (1) 光学シミュレーション時間の短縮
領域を分割することで、シミュレーションするレイアウトパターンの面積を分割し、投影像の計算時間を短縮することが可能になる。
- (2) 最適化調整の高速化
領域を分割することで、1 つの領域あたりの調整変数を減らし、最適解への収束性を高めることが可能になる。さらに、並列処理により、分割した領域を同時に最適化することができるので、全体の調整時間を短縮することが可能になる。
- (3) 高精度な調整
分割したパターンの周辺部に、隣接するセルの OPC 図形を含む参照領域 (3.2.1 項で詳細を述べる) を持つ。その参照領域の図形を、分割後も、元の OPC 図形の最適化に合わせて変更する。これにより、隣接したセルからの OPE を正確に考慮することが可能になり、高精度の調整をすることが可能になる。

以下では、適応型 OPC 技術の特徴を活かした、領域分割したパターンの構成について概説し、提案手法を用いた OPC 補正手順について説明する。

3.2.1 領域分割パターンの構成

本研究では、適応型 OPC 技術の特徴を活かすため、Adjustable OPCed Cell = 1 領域とする領域で分割する。これにより、シミュレーション範囲および最適化調整する範囲を Adjustable OPCed Cell 1 つに限定し、高速な OPC 補正を実現する。

図 3 に、レイアウトパターンを領域分割したパターンの構成例を示す。図 3 の (a) は、分割前のレイアウトパターン例で、6 つの Adjustable OPCed cell で構成されている。(b) と (c) は、それぞれレイアウトの左上、上中央を領域分割したパターンである。各領域の

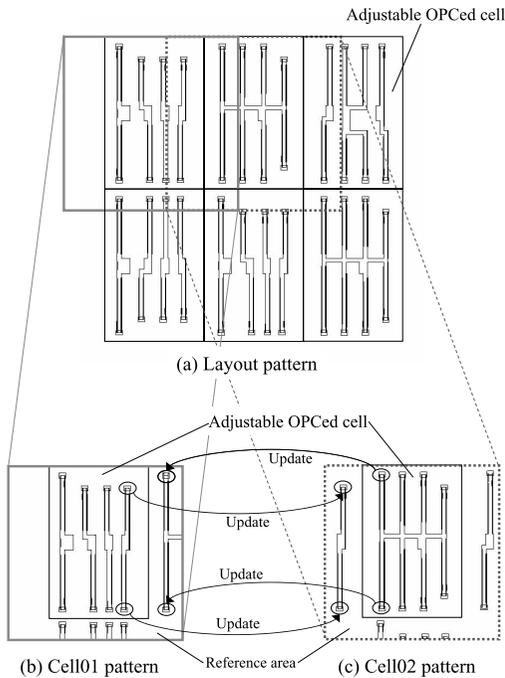


図 3 領域分割データの構成例

Fig. 3 Configure of area partition.

中心には、Adjustable OPCed cell が 1 つあり、その周辺には、隣接するセルからの OPE の影響を考慮するための参照領域 (Reference area) が含まれている。

この参照領域内の OPC 図形は、隣の領域の中心部分の OPC 図形とオーバーラップしており、調整される図形の変化に合わせて更新することによって、隣接するセルからの OPE を正確に計算することが可能になる。たとえば、図 3 (b) の参照領域には、(c) の Adjustable 図形が含まれており、調整初期状態では、両方の図形は同じ形をしている。調整が開始されると、(b) の参照領域の図形は、調整前の (c) の図形の形のままだが、(c) の Adjustable 図形は、調整により形が最適化され変化し、(b) と (c) のオーバーラップ図形に相違が生じてくる。本提案手法では、この相違を解消するため、分割パターン間でお互いに参照領域の図形を更新 (Update) することによって、隣接するセルからの OPE の影響について十分な精度を確保できることが期待される。

3.2.2 提案手法を用いた光近接効果補正

本項では、図 4 に沿って、提案手法を用いた光近接効果補正の手順を説明する。

(a) セルライブラリの設計

開発する LSI チップで用いるセルライブラリを設計する。

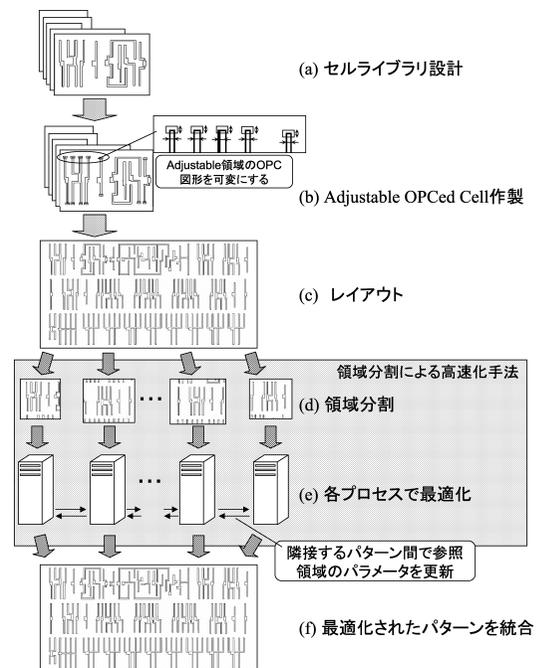


図 4 提案手法を用いた光近接効果補正手順

Fig. 4 Flowchart of proposed method.

(b) Adjustable OPCed cell を作製

それぞれのセルライブラリにルールベース OPC やモデルベース OPC などの既存手法により、あらかじめ OPC 処理を施し、周辺部の Adjustable 領域内の OPC 図形を調整可能な Adjustable 図形とする。

(c) レイアウト

回路設計に従い、Adjustable OPCed cell を配置しレイアウトパターンを作成する。

(d) 領域分割

このレイアウトパターンを、Adjustable OPCed cell を基本とした領域で分割する。その領域分割したパターンには、その中心部に Adjustable OPCed cell、周辺部に隣接するセルの Adjustable 領域とオーバーラップする参照領域の図形を含む。

(e) 各プロセスで最適化調整

それぞれの分割したパターンを並列計算機の各プロセス (CPU) に分配し、Adjustable 図形の最適化調整を行う。最適化調整の際、隣接する分割パターン間でお互いに参照領域の図形を更新する。

(f) 最適化されたパターンを統合

各プロセスでそれぞれの最適化調整が終了した後、最適化された各パターンを統合し、レイアウトパターンを作製する。

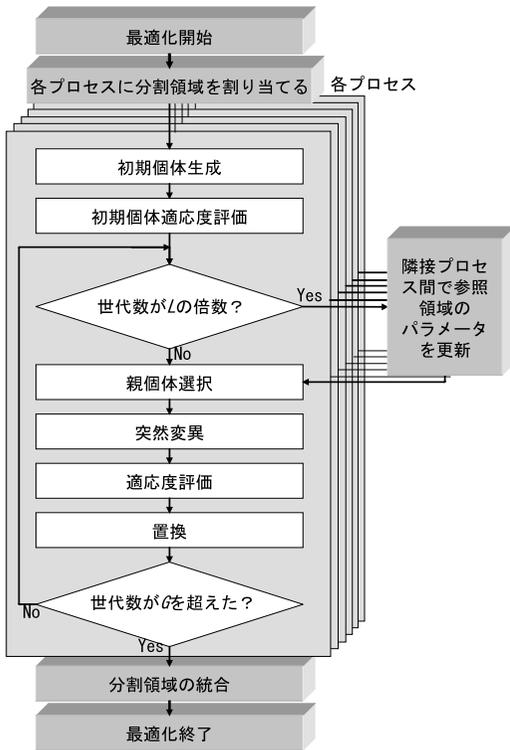


図5 並列処理最適化アルゴリズム

Fig. 5 Flowchart of parallel optimization based on GA.

3.3 並列最適化調整アルゴリズム

本論文では、領域分割したパターン of Adjustable 図形の調整に、確率的探索手法の1つで、複数の候補を並列的に探索することができる遺伝的アルゴリズム (Genetic Algorithm; GA)⁸⁾ を用いた。GA の世代交代モデルには、局所解を回避するための多様性の維持と、解の収束性においてバランスの良い MGG (Minimal Generation Gap) モデル⁹⁾ を用いた。また、GA の遺伝的操作には正規乱数型突然変異¹⁰⁾ を用いた。

本論文で提案する GA を用いた並列最適化調整アルゴリズムのフローチャートを図5に示す。全体の流れとしては、まず、並列処理を行う各プロセスに分割領域を割り当てる。そして、それぞれのプロセスにおいて、まず、Adjustable 図形の形状や寸法を、最適化手法の調整変数として扱うために染色体として、コード化し、染色体の初期個体集団を N 個生成する。次に、生成された各初期個体の適応度評価を行う。適応度評価では、各個体のパラメータから生成される OPC 図形を含むパターンの投影像を、光学シミュレーションにより計算し、設計パターンとの差分から適応度を評価する。その後、集団から親個体2個を選択して、突

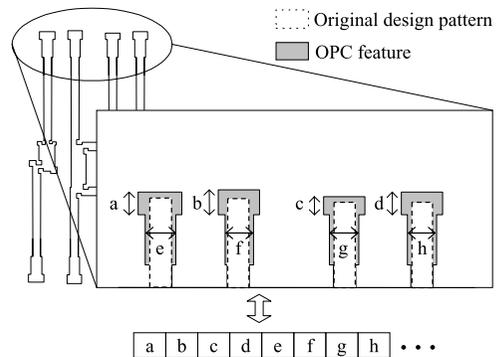


図6 Adjustable 図形の染色体へのコード化

Fig. 6 Coding to chromosomes.

然変異 ($\sigma N(0, 1)$) による遺伝子操作により子個体2個を生成する。この子個体を適応度評価した後、元の親個体2個と比較して、適応度に応じて淘汰し、置換する。

本論文では、探索途中の操作として、 L 世代ごとに隣接するプロセス間で参照領域のパラメータの更新を行う。その時点におけるそれぞれのプロセスの最良個体のパラメータをもとに、隣接するプロセスの参照領域の数値を更新し、それ以降の適応度評価の光学シミュレーションの際に反映させる。この最適化調整は、世代交代数が G 回を超えた時点で終了し、各プロセスにおける最良個体のパラメータによる OPC 図形をレイアウトパターンに統合する。

以上の手順で、光学シミュレーションによる投影像が設計パターンに近づくように Adjustable 図形を調整する。以下では、Adjustable 図形の染色体へのコード化と適応度の計算方法について説明する。

3.3.1 コード化

コード化では、Adjustable 図形の形状を決める変数を、調整箇所と同じ数で構成される一次元配列で表現する。図6にコード化の例として、Adjustable 図形の調整箇所と、この調整箇所に対応した、最適化における染色体の遺伝子配列を示す。図のように、染色体は調整箇所と等しい数の遺伝子からなり、それぞれの遺伝子は調整箇所である Adjustable 図形の多角形の辺 (図6の a, b, c, d)、あるいは多角形の線幅 (図6の e, f, g, h) を示し、実数値で表現される。

3.3.2 適応度計算

最適化で用いる適応度の計算は、次の手順で行う。まず、光学シミュレータを用いて、染色体により定まったマスクパターンの投影像を計算する。この結果をもとに、評価点において、投影像の寸法 P と設計パターンの寸法 O のずれの割合を誤差 F として次式で計算

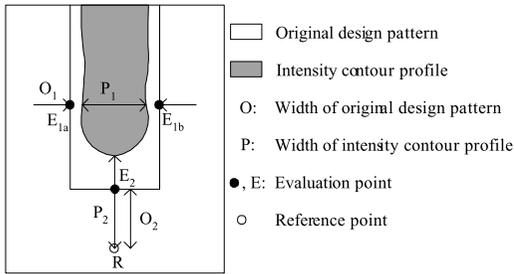


図 7 投影像の測定例

Fig. 7 Measurement of intensity contour profile.

する．

$$F_i = |O_i - P_i| / O_i \quad (1)$$

ここで、 i は評価箇所を表す．以上のようにすべての評価箇所における誤差を計算し、その中の最大誤差 $\max\{F_i\}$ を用いて、次式により適応度を計算する．

$$\text{適応度} = 1 / \max\{F_i\} \quad (2)$$

適応度の値が最大となる（誤差が小さくなる）ことが、最適な Adjustable 図形が生成されることを意味する．

投影像の評価方法は線幅と先端部で異なるため、これを図 7 を用いて説明する．線幅を評価する場合は、2つの評価点 E_{1a} 、 E_{1b} の間の距離を設計パターンの寸法 O_1 、 E_{1a} と E_{1b} を結ぶ線上における投影像の幅を投影像の寸法 P_1 として、式 (2) で F_1 を計算する．投影像の先端部を評価する場合は、設計パターンの外部で、評価点 E_2 を含む線分の垂線上に参照点 R を設け、この点から評価点 E_2 までの距離を設計パターンの寸法 O_2 、投影像の先端までの距離を投影像の寸法 P_2 として、式 (2) で F_2 を計算する．

4. 検証実験・考察

本章では、提案手法の有効性を検証するために行ったシミュレーション実験について報告する．実験では、6つのセルを配置したテストパターンを用いて、提案手法を用いて領域分割した並列処理による最適化調整を行った．

提案手法による有効性を検証するために、一般的な分散 GA との比較実験を行った．提案手法では調整変数である染色体を分割し、計算量の削減を目指しているのに対し、一般的な分散 GA は、染色体を分割せずに、適応度計算の分散を図る手法である．この一般的な分散 GA は、その分散の方法によって、評価計算を並列実行するマスタスレーブモデルや、母集団を分散する島モデルやセルラモデルなどに分類されている¹¹⁾．本論文で対象としている OPC 最適化問題は、計算時間のほとんどを、光学シミュレーションによる

評価計算が占めている．そこで本論文では、提案手法による有効性を比較検証するための手法として、評価計算を並列実行するマスタスレーブモデルを用いて同じテストパターンでの最適化調整を行った．

以下では、まず、シミュレーション実験条件、およびレイアウトパターン作製などの実験準備について述べる．次にシミュレーション実験結果を示し、最後に考察する．

4.1 実験条件

光学シミュレーションには、部分コヒーレント理論¹²⁾ をもとに作製した光学シミュレータを用いた．シミュレーション実験に用いた並列計算機の性能は、CPU : Xeon プロセッサ 3.4 GHz, Memory : 4 GB, OS : SUSE LINUX Enterprise Server 9, Compiler : gcc3.3, 通信ライブラリ : mpich-1.2.6 build by gcc3.3, 並列プロセッサ数 : 6 である．光学シミュレーションでは、現在主流となっている 90 nm ライブラリの回路の光学条件として波長 = 193 nm, NA = 0.7 ($k_1 = 0.32$) を想定した．実験では、130 nm ライブラリの回路パターンを用いたので、 k_1 値を等しくするために、波長 = 193 nm, NA = 0.48 としてシミュレーションを行った．また、その他の光学条件は、輪体照明 (σ (外形/内径) = 0.85/0.55), 位相シフトマスク (透過率 6%) と設定した．

本論文では、提案手法の有効性を検証するため、以下の 3 つの手法を用いて実験を行った．

- (1) 1 CPU による従来の適応型 OPC 技術
- (2) 6 CPU (マスタは除く) によるマスタスレーブモデル
- (3) 6 CPU による提案手法

表 1 に各実験手法の比較条件を示す．これらの条件を比較することで、提案手法の利点について検証することが可能である．これら手法に共通した最適化手法の GA で用いたパラメータは、GA の個体数 $N = 50$, 世代数 $G = 500$, 正規乱数型突然変異パラメータ $\sigma = 1 \text{ nm}$ とした．なお、提案手法における参照領域の更新間隔は、 $L = 100$ とした．

4.2 実験準備

実験の準備として (株) 半導体理工学研究センター (STARC) が開発した 130 nm ライブラリを用いて、cell1 から cell4 の 4 つの Adjustable OPCed cell を作製した．これは、検証実験に用いるテストパターンを作製するためのセルである．それぞれのセルでは、大きさを $2.4 \times 3.6 \mu\text{m}^2$, Adjustable 領域をセルの端から 446.65 nm の領域、残りを Fixed 領域と設定した．この領域の幅は、図 8 に示す回折像強度分布¹²⁾ の 3 次

表 1 各実験手法の実験条件

Table 1 Experiment conditions of experiment methods.

実験条件	従来手法	マスタスレーブ	提案手法
並列 CPU 数	1	6	6
1CPU あたりの計算面積 (nm ²)	9,186 × 9,186	9,186 × 9,186	4,096 × 4,096
1CPU あたりの調整図形数	96	96	16
1CPU あたりの評価回数	1,050	約 175*	1,050

* 各スレーブの処理速度により異なる

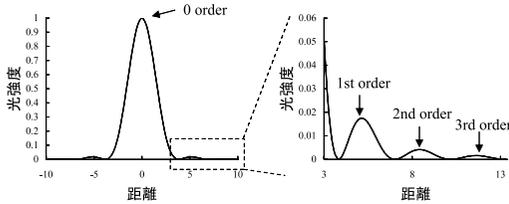


図 8 回折像強度

Fig. 8 Intensity of diffraction image.

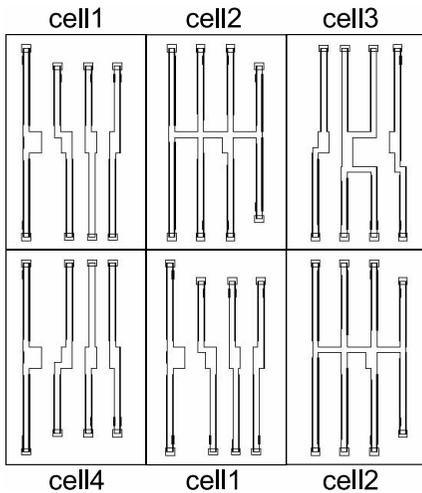


図 9 テストパターン

Fig. 9 Test pattern for experiments.

回折像 (図の 3rd order) までの範囲を OPE の影響範囲と考え、算出した値である。各 Adjustable OPCed cell の調整図形は、あらかじめセル単独の状態では既存手法で補正されており、その補正精度は ITRS (International Technology Roadmap for Semiconductors, 国際半導体技術ロードマップ) で定められている、最先端プロセスの要求精度である 3% とした¹³⁾。

図 9 に、cell1 から cell4 の 4 つの Adjustable OPCed cell を 6 つランダムに配置して作製した、実験で用いるテストパターンを示す。このテストパターンでは、配置したことにより、その最大誤差値は、5.51% に悪化した。これは、セルそれぞれを 3% 以内に調整し

表 2 各手法の調整結果 (500 世代)

Table 2 Alignment Results for the experiments.

	調整時間	調整後誤差値
提案手法	11h38m21s	2.45%
マスタスレーブ	22h14m06s	4.42%
従来手法	5d13h09m06s	4.84%

表 3 各手法の光学シミュレーション時間

Table 3 Optical simulation time for the experiments.

	光学シミュレーション時間/1 評価
提案手法	36.08s
マスタスレーブ	453.99s
従来手法	453.99s

ても、配置した隣接セルからの OPE により誤差が大きくなったことを示している。本実験では、最大誤差値 5.51% のテストパターンの状態を初期状態として、提案手法の有効性を検証する実験を行った。

4.3 提案手法を用いた検証実験

表 2 に、提案手法と比較 2 手法の調整結果を示す。同じ 6CPU による並列処理のマスタスレーブと提案手法では、提案手法の方が調整時間も早く、調整後の誤差も少ないことが分かる。従来手法の調整時間を基準とした場合、マスタスレーブでは、ほぼ理論どりの 6 倍の高速化、提案手法では、約 11.4 倍の高速化を実現した。この実験結果と表 1 の実験条件を比べると、1CPU あたりの評価回数を減らすことよりも、レイアウトパターンの計算面積を減らすほうが効果的な高速化が図れることが分かる。表 3 に 1 評価にかかる光学シミュレーション時間を示す。光学シミュレーション時間が領域分割により、短縮されていることが分かる。したがって、提案手法では、領域分割により光学シミュレーション時間の短縮を可能とし、OPC 計算の処理時間の高速化を実現したことが分かった。また、提案手法による調整結果は、他の 2 手法よりも誤差が少なく、ITRS で定められている要求精度 3% を満たす正確な OPC パターンを生成できていることが分かる。提案手法では、高速化に加え、さらに高精度の OPC 補正を可能とした。

図 10 に提案手法とマスタスレーブによる調整実験

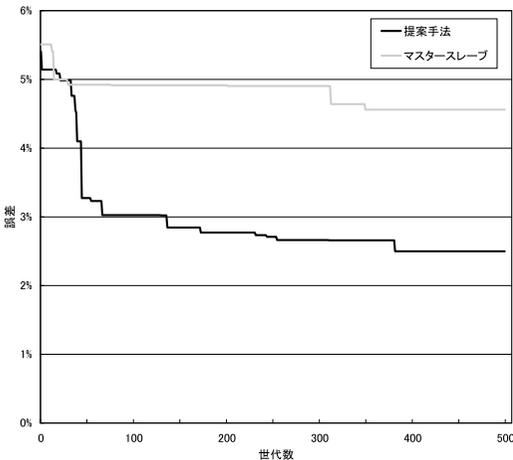


図 10 調整実験の収束の様子

Fig. 10 Fitness versus iterations for the experiments.

の収束の様子を示す。グラフの横軸は世代数、縦軸は最大誤差を示している。提案手法は、効率良く収束しているのに対し、マスタースレーブは、最適化途中で収束してしまっている。マスタースレーブでは、1CPU に対する調整図形数が多いため、局所解にとどまる確率が高く、最適解に短時間で到達することができなかったものと思われる。なぜならば、Adjustable OPCed Cell の Adjustable 領域部分の最適化は、調整の影響が局所的であるのに対し、遺伝的アルゴリズムでの遺伝的操作は大域的なため、遺伝的操作の効き具合が低く、効率的に探索を行うことができていないためである。これに対し提案手法では、1CPU あたりの調整範囲を Adjustable OPCed Cell に限定し、遺伝的操作を局所的な範囲で行うことで、遺伝的操作がより効率的に働くようになり、最適化調整の高速化を実現した。

4.4 実用化に向けた考察

本論文で提案した領域分割により、レイアウトパターンの規模に関係なく、適応型 OPC 技術の特徴を効果的に活かすことが可能になった。従来の適応型 OPC 技術では、規模の大きなレイアウトパターンへの適用は難しかった。たとえば、ある 2mm 角の LSI チップにおける Logic 部分では、使用セルは 266,935 個¹⁴⁾で、本提案手法による領域分割および並列処理なしでは、適用は不可能であろう。本論文の検証実験に使用したセルのように、仮に 1 つのセルに 16 カ所の調整図形がある場合、上記チップでの調整図形数は、約 427 万カ所となり、同時調整を行うことは不可能に近い。一方、提案手法では、領域分割を行うことで、同時に調整する図形数は 16 カ所になるので、最適化調整を行うことは可能である。

上記 Logic 部分へ提案手法を適用した場合の計算時間について試算を行った。OPC 計算で用いられている並列処理は、1,000 台以上の場合¹⁵⁾もあるので、試算では 1,000 台の並列処理を仮定した。本論文での検証実験から、提案手法で誤差が 3% に到達する時間を 3 時間として試算すると、 $266,935 \text{ セル} \times 3 \text{ 時間} \div 1000 \text{ 台} = \text{約 } 800 \text{ 時間} = \text{約 } 33 \text{ 日}$ と現実的な時間となった。本論文で用いた光学シミュレータに代えて、市販の高速な光学シミュレータを用いることで、この試算時間はより早くなる。

以上の考察から、提案手法の導入により、従来の適応型 OPC 技術が、実用的な OPC 生成手法として機能し、実際の大規模 LSI チップにも適用できる見通しを得た。また、本提案手法は、特別なノウハウや試行錯誤を必要とせず、ITRS で定められた最先端プロセスの要求する要求精度を満たしており、90 nm 世代以降の OPC 技術として十分に機能する見通しを得た。

5. おわりに

本論文では、適応型 OPC 技術の特徴を活かすため、レイアウトパターンを領域分割し、それぞれの領域を並列処理する高速化手法を提案した。実験の結果、並列処理の代表的なマスタースレーブモデルと比較して、約 2 倍の高速化を実現し、最先端プロセスで求められている要求精度 3% を満たす OPC 精度を得ることができた。この結果、我々の提案した適応型 OPC 技術は、OPC 計算領域を削減できるだけでなく、領域分割による並列処理を行うことで、従来よりも高精度に高速化できる特徴を持つことを示した。

今後の課題としては、実用化に向けた研究として、テストパターンの規模を拡大し、提案手法による有効性および OPC 処理時間の削減効果を検証していきたい。また、本論文では最適化手法として遺伝的アルゴリズムを採用したが、より探索効率の良い最適化手法を用いた高速化の可能性について検討していきたい。

今後、この先の半導体集積回路の微細化にともない、さらに複雑化する OPC に対し、現在の OPC 技術では対応できないことが ITRS などで予測されている。我々の提案する OPC 手法が、この OPC 技術の問題を解決する手段になることを期待する。

謝辞 本研究は NEDO から委託されて実施した。また、本研究を進めるにあたり、STARC よりパターンデータの提供をいただいた。ここに記して謝意を表す。さらに、貴重なご意見と有益なご議論をいただいた Selete の須賀治氏、寺澤恒男氏、田中稔彦氏、ならびに日頃ご指導いただいている産業技術総合研究所

次世代半導体研究センターの廣瀬全孝センター長に感謝する。

参考文献

- 1) Levenson, M.D., Viswanathan, N.S. and Sympson, R.A.: Improving resolution in photolithography with a phase-shifting mask, *IEEE Trans. Electron Devices*, Vol.ED29, pp.1828–1836 (1982).
- 2) Noguchi, M., Murai, M., Iwasaki, Y. and Suzuki, A.: Subhalf micron lithography system with phase shifting effect, *Proc. SPIE symp.*, Vol.1674, pp.92–104 (1992).
- 3) Weeks Jr., R.: *RESOLUTION ENHANCEMENT TECHNIQUES IN OPTICAL LITHOGRAPHY*, SPIE PRESS (2001).
- 4) Gupta, P., Heng, F.-L. and Lavin, M.: Merits of Cellwise Model-Based OPC, *Proc. SPIE*, Vol.5379, pp.182–189 (2004).
- 5) Matsunawa, T., Nosato, H., Sakanashi, H., Murakawa, M., Murata, N., Terasawa, T., Tanaka, T., Yoshioka, N., Suga, O. and Higuchi, T.: The novel approach for optical proximity correction using genetic algorithms, *Proc. SPIE*, Vol.5992, pp.541–549 (2005).
- 6) Otto, O.W., Garofali, J.G., Low, K.K., Yuan, C.M., Henderson, R.C., Pierrat, C., Kostelak, R.L., Vaidya, S. and Vasudev, P.K.: Automated optical proximity correction — A rules-based approach, *Proc. SPIE*, Vol.2197, pp.278–293 (1994).
- 7) Miyama, S., Yamamoto, L. and Koyama, K.: Large-area optical proximity correction with a combination of rule-based and simulation-based methods, *Jpn. J. Appl. Phys.*, Vol.35, pp.6370–6373 (1996).
- 8) Goldberg, D.E.: *Genetic Algorithms in Search, Optimization, and Machine Learning*, Addison Wesley Publishing Company Inc. (1989).
- 9) Satoh, H., Yamamura, M. and Kobayashi, S.: Minimal Generation Gap Model for GAs Considering Both Exploration and Exploitation, *Proc. 4th International Conference on Soft Computing*, pp.494–497 (1997).
- 10) Schwefel, H.P.: *Evolution and Optimum Seeking*, John Wiley & Sons (1995).
- 11) Cantú-Paz, E.: A Summary of Research on Parallel Genetic Algorithms, *IlligAL Report 97003*, University of Illinois (1997).
- 12) 久保田広：波動光学，岩波書店 (1979).
- 13) Semiconductor Industry Association: *International Technology Roadmap for Semiconductors*, Sematech Inc. (2005).
- 14) 技術研究組合超先端電子技術開発機構：45 nm hp システム LSI 用設計・描画・検査最適化技術への先導研究，委託業務成果報告書，独立行政法人新エネルギー・産業技術総合開発機構，5月 (2006).
- 15) http://www.synopsys.com/news/announce/press2004/proteus_pr.html: (Synopsys Press Release 2004)

(平成 18 年 8 月 17 日受付)

(平成 18 年 10 月 6 日再受付)

(平成 18 年 11 月 15 日採録)



野里 博和

1975 年生。2003 年東邦大学大学院理学研究科情報科学専攻博士課程修了。理学博士。同年日本学術振興会特別研究員（産業技術総合研究所学振特別研究員）。2006 年産業技術総合研究所産総研特別研究員。現在に至る。遺伝的アルゴリズム，進化型光学システム，適応型光近接効果補正技術に関する研究に従事。



松縄 哲明

1980 年生。2005 年東海大学大学院工学研究科光工学専攻博士前期課程修了。同年筑波大学大学院システム情報工学研究科博士後期課程入学。現在に至る。進化型光学システム，適応型光近接効果補正技術に関する研究に従事。



坂無 英徳

1996 年北海道大学大学院工学研究科情報工学専攻博士後期課程修了。1996～1998 年日本学術振興会特別研究員。1998 年電子技術総合研究所（現，産業技術総合研究所）入所。進化的計算理論および進化型ハードウェア，データ圧縮，半導体の製造時調整技術，救急医療ならびに電動車いす遠隔支援システム開発等に関する研究に従事。博士（工学）。



村川 正宏

1972年生．1999年東京大学大学院工学系研究科博士課程修了．工学博士．同年電子技術総合研究所（現，産業技術総合研究所）入所．現在，次世代半導体研究センター主任研究員．東邦大学連携大学院助教授兼任．遺伝的アルゴリズム，進化型ハードウェア，強化学習の研究に従事．第2回進化システム国際会議最優秀論文賞，平成12年度つくば奨励賞，電気学会ミレニアム最優秀論文賞受賞．



樋口 哲也

1982年慶應義塾大学大学院工学研究科博士課程修了．工学博士．1983年電子技術総合研究所入所．1990～1991年カーネギーメロン大学客員研究員．現在，産業技術総合研究所次世代半導体研究センター主幹研究員．筑波大学連携大学院教授兼任．進化型ハードウェア，遺伝的アルゴリズムの研究に従事．第25回市村学術賞，電気学会ミレニアム最優秀論文賞等受賞．電子情報通信学会会員．