

# 5P-1 中間信号を利用した効果的な特徴関数の生成法について

樋山恒文

新井浩志

深澤良彰

早稲田大学理工学部 千葉工業大学工学部 早稲田大学理工学部

## 1 はじめに

システム LSI の大規模化に伴い、形式的検証の必要性が増大してきている。我々は、形式的検証を効率化するために、検証対象回路の周辺回路が output する論理値集合を求めて、検証すべき入力を削減するための手法を研究している。

本研究では周辺回路が output する論理値集合を特徴関数で表す。特徴関数は二分決定グラフ(以下 BDD)によって効率良く表現することができる。従来、大規模回路に対する特徴関数を効率的に求める手法としては、コファクタ演算を用い、出力を分割して求める手法[1]が提案されている。しかし、入力から出力までの全てのゲートを対象として特徴関数を作成することはメモリーの消費が大きく、対象回路の規模を制限する結果となる。本研究では、CFF(Correlation Free Frontier)[2]と呼ばれる中間信号を用いることで、特徴関数生成の対象となる回路の規模を抑え、また分割して特徴関数を求める際に CFF を利用することによって、効果的な特徴関数を求めるための方法を提案する。

## 2 背景

特徴関数とは、集合を論理式を用いて表したものである。回路の出力信号が取りうる論理値集合を、BDDを利用して特徴関数で表現することで、検証すべき入力パターンの数を削減でき、検証に要する処理時間を削減することができると考えられる。しかし、出力信号が  $n$  本の回路の特徴関数を求めるためには、 $2^n$  の計算量が必要となる。これに対し、出力信号をグループに分割することによって実計算量を削減する手法が提案されている[1]。この手法は、共通の入力信号数をヒューリスティックスとして用い、関連の強い出力信号が同じグループとなるように分割する。出力を分割して求めた各特徴関数を合成して全体の特徴関数を得るときには、その特徴関数が表現する解の冗長性を減らすためには、関連が強い出力同士を同じグループにまとめることがある。最初に、入力数が最も多い出力信号を

---

effective Generating Characteristic Function Using Intermediate Signals

Tsunefumi HIYAMA (School of Science & Engineering, Waseda University), Hiroshi ARAI (School of Engineering, Chiba Institute of Technology), Yoshiaki FUKAZAWA (School of Science & Engineering, Waseda University)

グループの種とし、評価値が最大の出力を順次グループに入れる。評価値 eval は、出力信号を  $f$ 、グループに含まれている出力信号の集合を SF とし、それぞれの入力の集合を  $I_f, I_{SF}$  とすると、次式(1)で示される。

$$eval(f, SF) = |I_f \cap I_{SF}| - |I_f / I_{SF}| \quad (1)$$

最後に、分割によって求められたグループ毎にコファクタ演算を用いて、特徴関数を求め、各特徴関数を合成することで回路全体に対する特徴関数を生成する。

## 3 CFF を用いた特徴関数生成について

### 3.1 本手法の流れ

本報告では、CFF と呼ばれる中間信号を用いた回路の分割方法と、分割後の各グループに対して、CFF から出力側の特徴関数を生成する手法を提案する。本手法は、出力の分割、分割した特徴関数の生成と合成の 2 段階に分かれている。分割の方法は、2 章で述べた従来手法と CFF を利用した本手法を、判断基準を元にいづれかを利用するようとする。分割したグループ毎の特徴関数の生成、及び合成は従来手法と同じである。

### 3.2 CFF を利用した出力の分割

ある信号 A もしくは信号の集合 S のフロンティアとは、A の値、もしくは S の全ての信号の値を決定する中間信号の集合であり、一般に複数存在する。

フロンティアに含まれている信号をフロンティアノードとする。CFF とは、各フロンティアノード間で値に影響を与えない中間信号の集合のことである。CFF は、以下の 2 点を満たしている。

1. ある出力の論理値が、その出力に対するフロンティアノードの集合によって、決定される。
2. ある出力に対するフロンティアノード同士のファンインが重なっていない。

ここで、ある信号 A に対するファンインとは、A から入力へ至る経路上の全ての信号の集合をさし、A に対するフロンティアの中で要素数が最大のものと等しい。CFF の中に、要素数が最少のものを最少 CFF と呼ぶ。

グループ全体の最少 CFF の要素数が他のグループの最少 CFF の要素数と比較して最少かつグループ内の各出力間で共通部分が多ければ、BDD 作成時の元と

なる要素の数が少ないため、それだけ出力が取りうる論理値の組合せが制限され、また、お互いの値に影響を強く与えるので、全ての出力の組合せの中で最も関連の強い組合せだと考えられる。そこで、グループの最少 CFF が小さく、また、共通部分が多くなるようにグループ化することを考える。

初めに選択する 2 出力の間の評価値は、それぞれの出力  $f_1, f_2$  の最少 CFF を  $W_{f_1}, W_{f_2}$  とすると、次式(2)で示される。

$$eval1(f_1, f_2) = |W_{f_1} \cup W_{f_2}| - |W_{f_1} \cap W_{f_2}| \quad (2)$$

この評価値を最少とする 2 出力を選択し、集合 S の種とする。次に、S と全出力との評価値を求めるとき時間がかかるため、S と入力信号を共有する出力を探し、その出力にのみ以下の操作を行なう。

次にグループ S に追加する出力の評価値は、ある出力  $f$  の最少 CFF を  $W_f$ 、集合 S の最少 CFF を  $W_S$  とすると、次式(3)で示される。

$$eval2(f, S) = |W_f \cup W_S| - |W_f \cap W_S| \quad (3)$$

評価値が最小の出力をグループに入れ、評価値を再計算して、決められた分割サイズになるまで出力をグループに追加していく。全ての出力がいずれかのグループに含まれるまでグループに分けながら進めていく。一度も選択されない出力のみで評価値を計算すると、評価値が最小となる出力をグループに入れることができなくなることも考えられ、解の冗長性が増してしまって、1つの出力を複数のグループに重複して含めることを考える。しかし、制限なく重複を許すと特徴関数の生成時間が膨大になるため、重複の制限として、出力の分割サイズを d とすると、 $\lceil \frac{d}{2} \rceil ([x] \text{ は } x \text{ を越えない整数})$  まで重複して出力を取ることを許す。

### 3.3 各グループでの最少 CFF の取得

各グループに関してそれぞれの最少 CFF を求め、最少 CFF から出力側のみの回路を対象として特徴関数を生成する。CFF が出力の値を保証する中間信号であるため、最少 CFF より出力側の特徴関数が入力信号から求めた特徴関数と同じだと考えられる。また、これによって、入力信号から特徴関数を生成することに比べて、検証回路規模を小さくすることが可能となる。図 1 のように、特徴関数生成の対象となるゲート数を減少できるならば、対象回路規模を大幅に削減できる。

## 4 評価

従来手法で特徴関数作成したものと本手法を用いて特徴関数を作成したものとの、特徴関数のノード数と実行時間について、表 1,2 に示す。実行時間については、

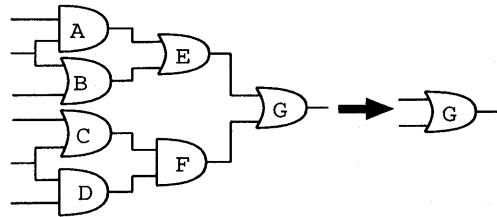


図 1: CFF 取得による効果

本手法では、特徴関数生成の時間と CFF 取得時間の両方を記している。

表 1: 合成された解の数の比較

| 回路名  | 分割サイズ | 合成された解の数   |            |
|------|-------|------------|------------|
|      |       | 従来手法       | 本手法        |
| c880 | 5     | 12,787,712 | 12,787,712 |
|      | 10    | 4,828,032  | 2,465,292  |

表 2: 処理時間の比較

| 回路名  | 分割サイズ | 従来手法  | 処理時間 (単位 1/60s) |       |     |
|------|-------|-------|-----------------|-------|-----|
|      |       |       | 合計時間            | 特徴関数  | CFF |
| c880 | 5     | 1,578 | 624             | 354   | 270 |
|      | 10    | 7,049 | 1,619           | 1,429 | 190 |

結果を見ると、グループ毎に最少 CFF を取ることができたので、分割サイズを大きくしても、最少 CFF の処理時間も含めてもほぼ同じ処理時間となり、合成される解が減少する。解の冗長性が減るために、順序回路の検証に用いる際の計算時間を減らすことができると考えられる。また、分割サイズを同じにした際の処理時間は、速くなる。このため、同じ合成解を求める場合には、より高速に解を生成できる。

## 5 おわりに

CFF と呼ばれる中間信号を利用して特徴関数を生成する方法を提案した。評価より、計算時間の削減と合成された解の冗長さの削減が可能となった。今後は、内部論理を利用したグループ化によって、より、関連性の強いグループ化を目指し、さらに多様な回路に対する詳細な評価を行う予定である。

## 参考文献

- [1] 田治米, 新井, 深澤：“出力関数の分割による大規模回路の特徴関数生成手法”，情処研報, pp.17-24(1997).
- [2] G. Hasteer, A .Mathur, P. Banerjee :”An Efficient Assertion Checker for Combinational Properties”, In DAC, pp.374-379(1997).