

遺伝的アルゴリズムの並列処理用ハードウェアについて

2P-2

A parallel processing hardware for the Genetic Algorithm

高田 英夫

新井 浩志

Hideo TAKADA

Hiroshi ARAI

千葉工業大学

Chiba Institute of Technology

1. はじめに

遺伝的アルゴリズム^[1](GA:Genetic Algorithm)は生物の進化を工学的にモデル化した解探索アルゴリズムである。GA の様な進化的計算は、置かれた環境に合わせて各世代の遺伝子毎に適応度の評価計算を繰り返すため、非常に多くの処理時間を必要とする。そのため並列処理やハードウェア化等を行い処理時間を短縮する事は、非常に重要な課題である。

GA における適応度評価の計算方法は、与えられた問題や環境に応じて異なる。そこで本研究では各問題や環境に合わせて再構成可能な LSI である FPGA (Field-Programmable Gate Array)を用いて GA のハードウェア化、並列化を行う。

本研究ではまず、単純 GA のハードウェア化を行った(図 1)。以下これを S-HGA (Simple Hardware Genetic Algorithm)と呼ぶ。S-HGA では、遺伝子の選択・交叉・突然変異・評価を行っている間にパイプライン処理によってメモリへ遺伝子を読み書きしているため効率よくメモリを活用できる。そして、S-HGA を複数用意し並列に処理するシステム P-HGA(Parallel Hardware Genetic Algorithm)を構築し、その有効性を検証する。

2. 分散並列 HGA

従来の GA のハードウェア化と並列処理の研究では、数十個の遺伝子をメモリから同時に読み込み、選択・交叉・突然変異・評価を行うという手法が提案されている^[2]。また、選択や評価を行うモジュールを複数用意して並列化を行う手法も提案されている^[3]。しかし、これらの手法では、メモリへのアクセスが集中するため、大規模並列 GA を対象とした場合にはメモリアクセスがボト

ルネックとなる可能性がある。S-HGA は、一台の GA 処理ハードウェアに対して一つのメモリという構成になっているため、これを複数用いて並列化する事によりメモリアクセスの集中を避ける事ができ、容易にスケーラビリティを確保できると考えられる。

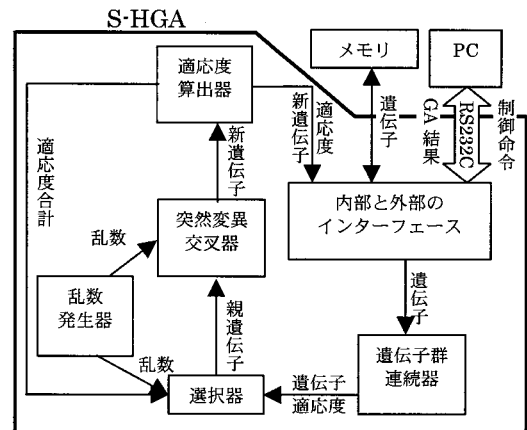


図 1 S-HGA の内部構成

GA の並列化の方法は幾つか考えられるが、ソフトウェアによる GA の並列化では、島モデルを用いた手法が用いられている^[4]。島モデルでは GA の母集団を幾つかの部分集団(島と呼ぶ)に分割して、各島ごとに適度に遺伝子の移住を行う。この手法の利点の一つは、母集団を分散させる事で処理時間の短縮が望めることである。また、分散化することで単純な GA の問題点である解の早熟による局所解への収束が避けられる。そのため母集団の多様性を維持する事ができ、解の高品質化が望める。

そこで、本研究ではハードウェア化された GA(S-HGA)を複数台用意する事によって島モデルを用いたハードウェア GA システム(P-HGA)を

実現する。S-HGA には一台ごとに部分集団を割り当てる事ができるため、各 S-HGA を一つの島と見なす事で遺伝子集団が多数存在する事になる。そして、これら S-HGA を並列に接続し同時に GA を実行する。S-HGA を並列化した際の島モデルにおける遺伝子の移住モデルとしては、固定リング移住モデルやシフト移住モデル、ランダム移住モデル等が提案されている。ソフトウェア GA では PC 間やプロセス間で容易に遺伝子を移住させる事ができるため、複雑な移住モデルであっても容易に実現できる。しかし、S-HGA 間で遺伝子を移住させる場合には各 S-HGA 間の物理的な接続形態が問題になる。一台の S-HGA から他の全ての S-HGA へ遺伝子を移住させるためのクロスオーバースイッチ等を組む事で、様々な移住モデルを実現する事が可能となるが、必要とする回路規模が S-HGA の台数の増加に伴って莫大な量になってしまう。これらの理由から、今回はあらかじめ遺伝子を移住させる相手が決められおり一対一での移住を行う固定リング移住モデル(図2)を採用し遺伝的アルゴリズムの分散並列ハードウェアを開発中である。

3. 評価

本研究で使用する FPGA ボードは S-HGA 用に Power Medusa MU200EA40 と SRAM-EA^[5]を使用した。

GA に関する代表的な問題として、ALL1 問題やナップサック問題、巡回セールスマン問題等があるが、本研究ではナップサック問題を用いて S-HGA の並列化による有効性を検証する。現在、S-HGA については FPGA への実装を完了している。また、シミュレーション上では S-HGA と同様に P-HGA も動作しており、図3に示すデータを得ている。ここでは、S-HGA と P-HGA(S-HGA 4台構成、移住あり)のそれぞれの適応度の平均を比較した。このグラフより P-HGA の方が適応度の上昇が早く、適応度の平均も S-HGA より高く保たれている事がわかる。今後、HGA 装置の台数の変化による解探索にかかる世代数(時間)の変

化を、VHDL 記述を用いたシミュレーションと FPGA ボードへの実装を通して動作検証していく予定である。

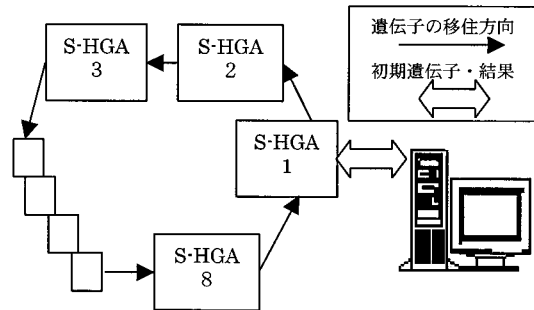


図2 P-HGAの構成図

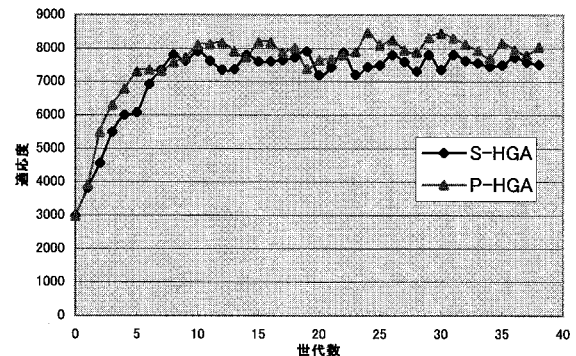


図3 S-HGAとP-HGA(4台)の適応度比較

参考文献

- [1] 北野宏明：遺伝的アルゴリズム，産業図書，1993。
- [2] 丸山勉 他：Field-Programmable Gate Arrayによる進化的計算の高速化，情処学論 Vol.40, No.5, pp.2132-2141, 1999。
- [3] Stephan D.S.：A Hardware-Based Genetic Algorithm, Faculty of The Graduate at the University of Nebraska, 1994。
- [4] 廣安知之 他：分散遺伝アルゴリズムにおける遺伝子群の特異な進化，JSME 計算力学講演会講演論文，pp.29-30, 1998。
- [5] <http://www.mms.co.jp/>