

マルチワイヤ配線板の自動設計システム[†]

桃井茂晴^{††}

マルチワイヤ配線板の配線収容能力の向上をねらいとし、自動配線設計ソフトウェアシステムを作製した。本システムは、論理ゲートレベルの結線情報を入力とし、マルチワイヤ布線機の制御情報出力までを一貫して電子計算機処理するものである。本システムの技術的な特長は、格子点処理および経路決定アルゴリズム、および配線の電気的条件の自動チェック法にある。

格子点処理では、1格子点を2ビットで表示できる利点を活用して、格子点座標算出に必要な乗除算を高速の桁移動で済ませることにより、処理時間を1/2に短縮した。また、配線の曲り点を空格子として経路決定処理では二重配線を許容し、後処理により45度曲りの組合せとして、1格子点に2本の配線の曲り点を収容可能とし、配線収容量を増加させた。

経路決定アルゴリズムとしては、処理時間の短い発見的手法を主として適用し、複雑な経路に対して迷路法を用いた。発見的手法では、最大7つの経路について並列に探索処理を行うこと、および指定したわく内のみに配線経路を限定すること(フレーミング)により、配線の迂回、処理時間の低減をはかった。

以上の工夫により、2,000本程度の配線について、100%の配線収容が10分以内で可能となった。

1. まえがき

マルチワイヤ配線板は、従来のワイヤラッピング技術と印刷配線技術の両者の長所を組み合せたものである¹⁾。製造では、電源、アース配線を形成した銅張積層板上に熱硬化性のゴムフェノール系接着層を積層したのち、ポリミド絶縁被覆線を超音波加熱により埋め込み、さらにドリルで布線の上から穴をあけ、スルーホールを形成する。

同一面内のXY交差布線が可能であるため、ソフトウェア面からは、配線収容量の増加、配線変更が容易、設計工数の短縮、また、ハードウェア面では、インピーダンス変動が±10%以内、細線の使用による漏話雑音の低減等の多くの特長をもつ^{2)~4)}。このため、試作装置の設計、製造、ならびに多品種少量生産、高密度基板として優れた技術である。

本資料は、論理ゲートレベルでの結線情報を出発点とし、マルチワイヤ布線機の制御情報までを一貫して電子計算機で処理する、自動設計ソフトウェアシステムについて述べたものである。

本システムの技術的な特長は、次のとおりである。

- (1) 格子点の表示処理
- (2) 45度曲りの配線とこれを活用したシフト処理
- (3) 最大7ルートの経路について並列に処理を行

[†] A CAD System for Multiwire Circuit Boards by SHIGEHARU MOMOI (Yokosuka Electrical Communication Laboratory, N.T.T.).

^{††} 日本電信電話公社横須賀電気通信研究所

う発見的手法

第2章では、ソフトウェア面からみたマルチワイヤ配線板の利点を、第3章で、マルチワイヤ配線板DAシステムの概要、第4章で配線経路決定アルゴリズムについて述べる。

2. マルチワイヤ配線技術

これまで使用してきた多層印刷配線板(Multilayer Circuit Board, 以下MLBと称する)では、層間の結線のためのバイアホールと部品搭載用の部品穴とを設けるためにスルーホール可能な位置を汎用的に設定し、これを主格子点と称する。

MLBでは、この主格子点を層間の結線と部品の接続のみに使用するため、配線DAでは主格子点を避けて第2の格子点(主格子の1/2, 1/5等に設定し、副格子点と称する)を設定し、この格子点を結んで配線経路を決定する。

図1に配線板の格子点表示の例とスルーホール使用の一例を示す。例に示すように未使用スルーホール数が多い。

これに対してマルチワイヤ配線板(Multiwire Circuit Board, 以下MWBと称する)は、絶縁被覆線を接着層へ埋め込み、配線パターンを形成するため、同一面での交差配線が可能であり、層間の結線のためのバイアホールが不要である。このため、主格子点、副格子点の区別なく配線を収容することができる。

バイアホールが不要であることから、ソフトウェア

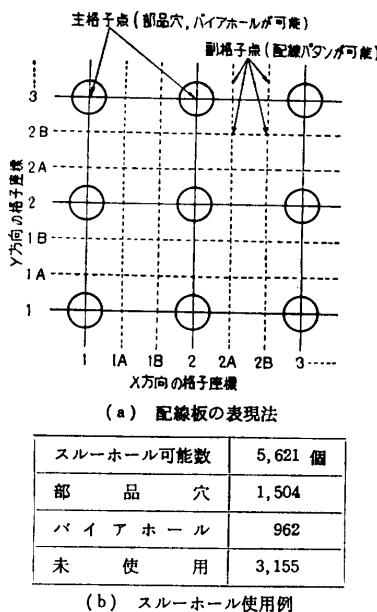


図 1 ソフトウェア上での配線板の表現とスルーホール使用例

Fig. 1 Software description of circuit board and an example of utilization of through-hole.

面からも配線 DA でのスルーホール割付け処理等が不要となり、CPU 時間として 20% 程度の短縮化が図れるとともに、プログラム規模の縮小も可能であるなどの多くの利点を持つ⁵⁾。さらに、以下で述べるように、MWB では主格子点を配線パターンの収容に有效地に利用でき、高密度配線板を容易に実現できる。

配線板に収容可能な配線（部品穴と部品穴を接続している線、これを区間と称する）の数は次式で与えられる。

$$\text{収容区間数} = \frac{N \cdot \rho \cdot (L_s + L_m)}{\bar{l}}. \quad (1)$$

N: 配線層数

ρ : チャネル利用率

L_s : 一配線面上の副格子総長

L_m : 一配線面上の配線可能な主格子総長

ただし、MLB では配線 DA のみで人手による配線を行わない場合、 $L_m=0$ である。

\bar{l} : 平均区間長

チャネル利用率 ρ は格子の使用率を表わし、配線の混み具合を示すもので、0.5 程度が最大である。また、平均区間長 \bar{l} は配線板の寸法、ならびに搭載する部品により決定され、経験的に次式で与えられる⁶⁾。

$$\bar{l} = \frac{1}{6} (L_x + L_y). \quad (2)$$

L_x : 配線板の横寸法

L_y : 配線板の縦寸法

一方、必要な区間数は部品の総信号ピン数を与えると次式により求めることができる。

$$\text{必要な区間数} = P \cdot \frac{F}{F+1}. \quad (3)$$

P: 部品の総信号ピン数

ここで、F は 1 つのピンからほかのピンに接続されるパターン本数を意味し、配線板全体での平均値である。F を配線板上でのファンアウトと称する場合もある。

MLB ではスルーホール可能な位置が主格子点上に汎用的に設定されているが、実際に層間の結線のためのバイアホールとして使用されるスルーホール数は少なく、次式により推定できる。

$$\text{バイアホール数} = N_k \cdot \bar{m}_A. \quad (4)$$

N_k : 収容区間数 (式(3))により与えられる)

\bar{m}_A : 一区間の平均の曲り数

\bar{m}_A は 1 つの区間をいくつ線分で構成するかにより決まり、配線 DA の能力によるもので 1.5 程度である。

表 1 にバックワイヤリングボードについての計算結果を示す⁶⁾。

信号用の必要ピン数は約 4,000 であり、論理装置を対象とする場合、経験的な F の値は 1.6 程度であり、これらをもとに必要な区間数を式(3)により推定すると、約 2,500 本となる。

したがって MLB では信号 6 層が必要であるとともに、必要なスルーホール数は約 8,000 である。これに対して MWB では、信号 2 層で実現でき、必要なスルーホール数もコネクタピン穴の約 4,000 と半減し、経済化的面でも有利である。

表 1 収容可能な区間数の計算例

Table 1 A example of from-to's being accommodated in a board.

配線板の種類	マルチワイヤ配線板	多層印刷配線板	
		4 (X, Y 2面) ずつ	6 (X, Y 3面) ずつ
可能なスルーホール数	—	15,620	—
コネクタピン数	4,000	4,000	—
バイアホール数	0	2,910	4,365
スルーホール間バタン数	1 2	2 2	2 2
収容可能な区間数	1,570	2,540	1,940
配線板寸法	400 × 400 mm		

MWBによるバックワイヤリングボードでは以上のほかに、スルーホールが少ないため電源層の給電ロスが少なく、MLBのような汎用スルーホール上を通る配線のインピーダンス上昇もなく、電気的な条件からも優れている。

3. マルチワイヤ配線 DA システム

DA システムの構成および設計の流れを図 2 に示す。

区間の始点、終点のデータを収容する結線データファイルと、穴位置、穴径等を収容する部品定義ファイルの 2つを用意し、これにデータを入力する。

この 2つのファイルから配線経路決定に必要なデータを経路ファイルに統合するとともに、経路決定処理により経路を決定し、結果をまた経路ファイルに収容する。

経路ファイルは、本 DA システムの中心となるもので、以降の設計ではこのファイルを入出力することにより処理を進める。ファイル内のデータとしては、区間番号と座標値による経路の情報を表わす部分と、これらを電子計算機の内部のビット状態として格納する部分との 2部分からなる。前者は図面やリストとして結果を得る場合に利用し、後者は各種処理を高速に行うために使用する。

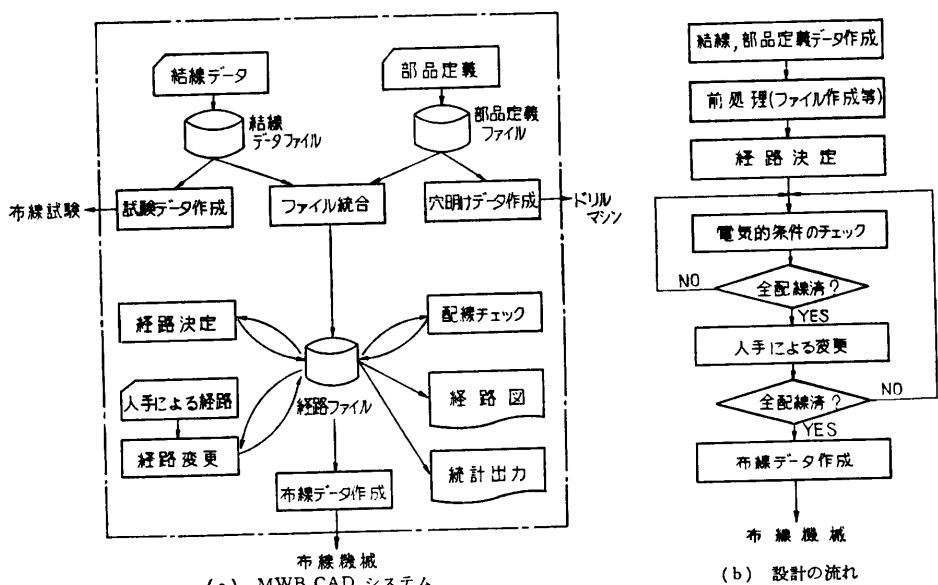


図 2 配線設計システムの構成
Fig. 2 General flow of the system.

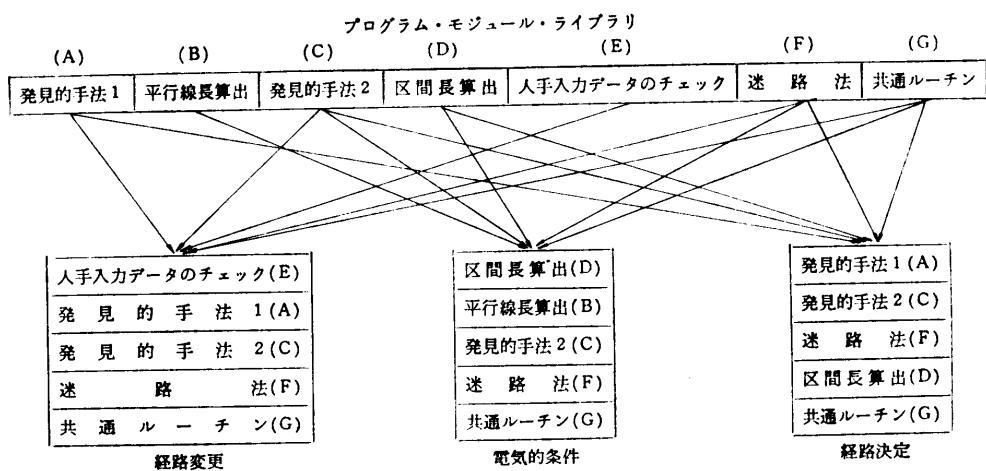


図 3 プログラム構成
Fig. 3 A example of system construction.

この経路ファイルをもとにマルチワイヤ布線データ作成処理により布線機制御のデータを出力する。また、部品定義ファイルと結線データファイルからは、穴あけのためのドリルマシン制御データや製造後の布線試験用の制御データを出力する。

本 DA システムの特長は、配線設計のみでなく、配線板製造に直結したシステムとなっていること、また、等価平行線長や区間長を算出するとともに、規定を外れたものについては自動的に配線経路の修正を行うなどの設計に必要な人手介入を少なくしたシステムとなっていることである。

このほか、経路の人手による変更、経路図面の出力処理、ならびに各種設計データの統計処理機能を有する。

各プログラムの処理は独立して運用する方式であり、運用の組合せや順序は人手指定による。また、各プログラムは運用に必要なプログラムエリアを少なくして、TSS のオンライン処理を実現している。

プログラム技法としては構造化の手法を取り入れた構成であり、約 1 k ステップのモジュールの組合せをしている。プログラム構成の一例を図 3 に示す。

4. 配線経路決定処理

4.1 格子点処理

(1) 格子点表示

TSS のオンライン処理のためには、処理時間の短縮と電子計算機の主記憶メモリ占有域（テーブル）を小さくする必要がある。他方、経路決定の処理時間を短縮するには、配線板上のすべての格子点の状態をテーブル上に置き、ファイルメモリへのアクセスを行わないので最も効果的である。

MLB の配線 DA では、主格子点についてはバイアホール、部品穴、電源穴、アース穴等の識別、また副格子点については、何層目か、パターン幅は、などの多くの情報を必要とするため、8~16 ビット程度で 1 格子点を表示するのが一般的である⁷⁾。

これに対して MWB の配線 DA では前述のようにバイアホールは不要で、スルーホールもすべて部品穴に限定し、電源、アース穴等も含めることができる。単に配線禁止の表示のみとすることができる、また布線は一定寸法のワイヤを使用するため、パターン幅指定の必要性もない。このため、テーブルの大きさを、約 100 kB に固定するとともに、経路決定に最低限必要なデータのみをテーブル表示することとし、

表 2 MWB での格子点の状態¹⁾
Table 2 The state of grid-point of MWB.

格子点の状態	メモリ上での表示
X, Y 両方向に配線のない空の状態	0 0
X 方向のみに配線のある状態	1 0
Y 方向のみに配線のある状態	0 1
X, Y 両方向に配線のある状態、あるいは障害点 (部品穴、配線禁止格子点、電源アース穴、予 備 IC、テスト用の予備穴等)	1 1

1) 参考文献

表 2 に示す 2 値の 4 つの格子点表示に限定した¹⁾。

したがって、スルーホール穴の種類、テスト用の予備穴、予備 IC の追加位置等のデータは、部品定義ファイルへ収容することとした。また、格子点表示テーブルは経路ファイルの一部分としている。

このような格子点表示法をとることにより、600 × 600 mm 程度の寸法で、区間数として約 4,000 本の大型配線板の場合でも、小さな規模のプログラムで TSS オンライン処理可能である。

(2) 格子点座標の算出法

400 × 400 mm の寸法で主格子を 2.5 mm ピッチとしスルーホール間に 2 本の配線を行う場合、格子点数は一配線層でも約 23 万*となり、格子点座標の算出法が処理時間短縮の大きな要因となる。

以下、本 DA システムでの配線板上の格子点座標と電子計算機内部での番地指定法について述べる。

図 4 での格子点座標の変換を次の処理により行う。

step 1 配線板の格子点座標から通算のビット番号 (BITNO) を求める。

$$\text{BITNO} = \{Y_{\max} \cdot (X-1) + Y-1\} \cdot N_1 + Z. \quad (5)$$

step 2 step 1 で求めたビット番号をもとに一定数 (N_2) のビットを 1 つのビット群とするビット群番号を求める。

$$\text{ビット群番号} = [(BITNO-1)/N_2]_G + 1. \quad (6)$$

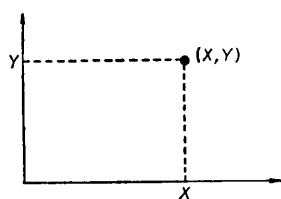
step 3 step 2 で求めたビット群内でのビット位置を求める。

ビット群内のビット位置

$$= \text{BITNO} - [(BITNO-1)/N_2]_G \cdot N_2 \quad (7)$$

step 4 step 2, step 3 で求めたビット群番号とビット群内のビット位置より電子計算機の

* $\{(400 \text{ mm}/2.5 \text{ mm}) \times 3 \text{ 本}\}^2 = 2.3 \times 10^5$



(a) 配線板の格子

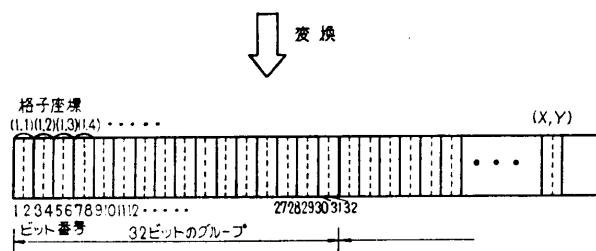


図 4 配線板の格子点座標と電子計算機内部番地との関係
Fig. 4 Relationship between coordinate of grid-point and address of memory.

内部の番地にアクセスする。

BITNO: 通算のビット番号

Y_{\max} : 配線板上の Y 方向の最大格子数

N_1 : 1 格子点あたりのビット数

N_2 : 1 ビット群あたりのビット数

X, Y : 格子点の X, Y 座標

Z : X, Y 方向の配線の指定 (例 $Z=0$, X 方向の配線, $Z=1$, Y 方向の配線)

また, $[N]_G$ はガウス記号であり, N を越えない最大の整数を表わす。

(1) 項で述べたように 1 格子点を 2 ビット表示すること, また処理を 32 ビット単位のビット群とすることにより, 係数 N_1, N_2 をそれぞれ 2 のべき乗 ($N_1=2, N_2=32$) とする。この結果, 本システムでは式(5),

表 3 処理時間短縮の例
Table 3 An example of the reduction of computing time.

配線板の種類	A	B	C
	改良前	100	100
改良後	49	50	47

* 改良前を 100 とした指標で表わした。

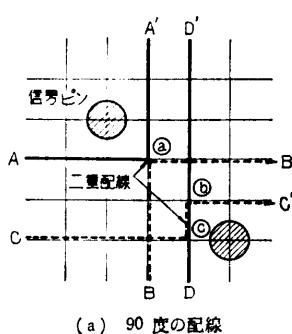
(6), (7) の乗算, 除算の大部分を高速の桁移動とすること, 具体的には乗算 2 回, 除算 2 回を桁移動 4 回とすることにより, 経路決定の処理時間の通常の約 1/2 に短縮できた。表 3 に処理時間短縮の例を示す。

(3) 曲り格子点の処理

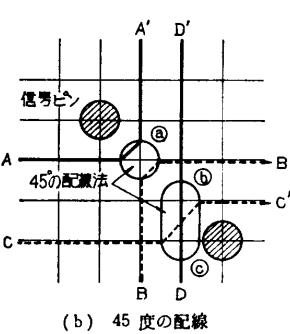
これまでの MLB ならびに MWB の配線 DA では, 配線経路の曲りは 90 度が基本単位となっている。このため, 図 5 (a) に示すように $A-A'$ の配線がある場合には, $B-B'$ の配線は図 5 (c) に示すように交差する格子点の表示が $(1,1)$ となり, 配線禁止となる。また, $D-D'$ に対する $C-C'$ の配線も一部で二重配線となり, 禁止される。

高密度化のためにはさらに副格子数を増加させるのが最も簡単な解決策ではあるが, 前述のように格子点数の増加となり, プログラムエリアの増加, 処理時間の増加を招く。このため, 本システムでは曲り点については図 5 (c) に示すように, テーブル上での処理では空格子 $(0,0)$ と表示することとして連続した 2 格子までの二重配線を行い, 副格子数を増加しない手法をとった。テーブル上とファイルとの矛盾を解決するために, 実際の布線工程では図 5 (b) に示すように二重配線となる格子点の直前で 45 度の曲りとした。

このような 45 度の曲り配線により配線の迂回が減少し, 区間長が短くなる効果が得られるとともに, 特に部品穴の多い配線板では収容量の増加が顕著である^{8), 9)}。



(a) 90 度の配線



(b) 45 度の配線

格子点	(a)の場合	(b)の場合
Ⓐ	1 1	0 0
Ⓑ	1 1	0 1
Ⓒ	1 1	0 1

0 … 空
1 … 配線有り

(c) 格子点テーブル表示

図 5 配線の曲がり点の処理
Fig. 5 45° wire cornering technique.

なお、この45度曲りの配線の採用により、3本の布線が交差することも可能ではあるが、これに対しては布線機のミスとなることが予想されるため、すべての区間の経路決定後に検査して再探索を行うこととした。

4.2 経路決定アルゴリズム

配線 DA の評価として一般には収容率や処理時間が使用されているが、配線の電気的な条件から配線長や配線間の漏話雑音も重要である。この漏話雑音は着目する配線に隣接して平行となる配線長に比例するため、次式で評価することとした。

$$l_H = 2 \cdot \rho \cdot l. \quad (8)$$

l_H : 問題となる配線に隣接して平行となるほかの配線の平行部分の線長和で隣接平行線長和と称する。

ρ : チャネル利用率

l : 平均区間長

式(8)は、問題となる配線の両隣接チャネルにほかの配線が存在する確率はチャネル利用率に比例するものとしたものである。

配線 DA として収容率を向上させるには ρ を大きくし、 l を小さくする必要がある反面、漏話雑音の面からは ρ を小さくしなければならない。そこで、本システムでは l を小さくすることにより、収容率や電気的な条件の向上、および処理時間は低減をはかった。

具体的な経路決定アルゴリズムを図6に示す。この経路決定アルゴリズムで特長的な処理は、フレーミング処理、シフト処理、ならびに発見的手法を拡張した経路探索技術であり、以下に概要を述べる。

(1) フレーミング処理

一般的に発見的手法では最初に見出した経路を採用するので、配線の迂回が生じやすい。このため、結線される区間の始点と終点とで決められる矩形の大きさのわく内に限定して探索を行わせるブロック指定(フレーミング; Framing)を行うこととした。

(2) シフト処理

1つの線分上で障害点に到達した場合、これまで探索処理をその点で中止し、ほかのルートで探索をやり直す手法であるため、配線の迂回となりやすく、処理時間が長くなる欠点があった。

このため本システムでは、MWB に特有の主格子点

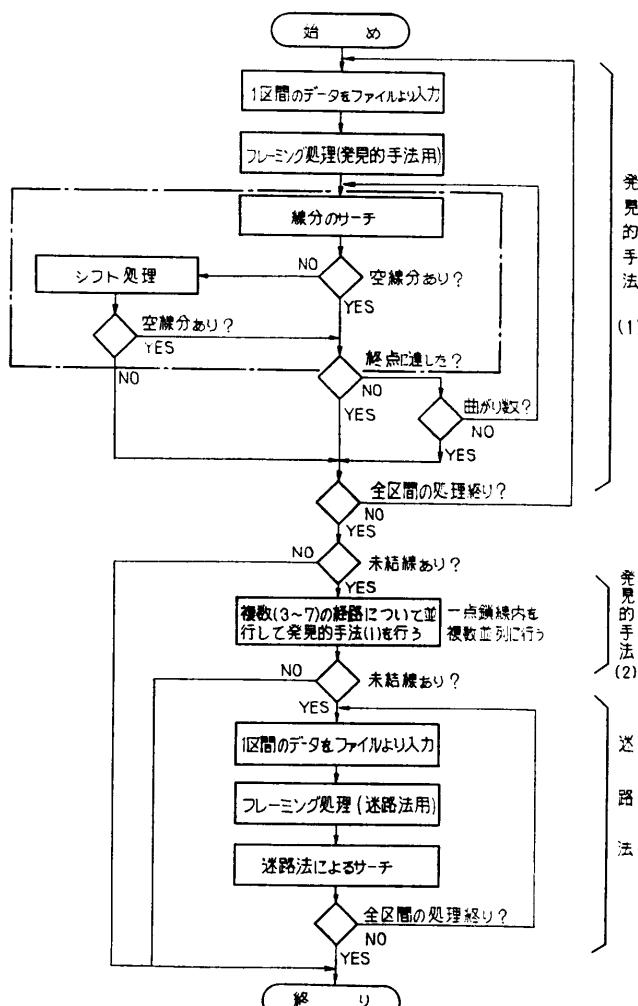


図6 経路決定アルゴリズム

Fig. 6 Routing algorithm.

を配線経路に利用できることを活用し、障害点に到達した場合、直前の格子点から進行方向に対して1格子点のみ直角方向に進み(シフトと称する; Shift)、またとの進行方向に向うことができるようとした。

探索の例を図7に示す。

シフト処理を行わない場合にはA格子点で処理を中止するが、シフト処理により隣接した新たな格子点へ移行する。前述の45度曲りの配線技術とこのシフト処理により配線DAの探索能力は大幅に向上し、特に部品穴の多い配線板での効果が顕著である^{8),9)}。

(3) 同時に複数の経路に着目する手法

発見的手法は探索の初期で配線が混んでいない場合には非常に有効であるが、混んでくると障害格子点に達し、可能な経路があっても未結線となりやすい。

そこでこの欠点を除去するために、一度の発見的手

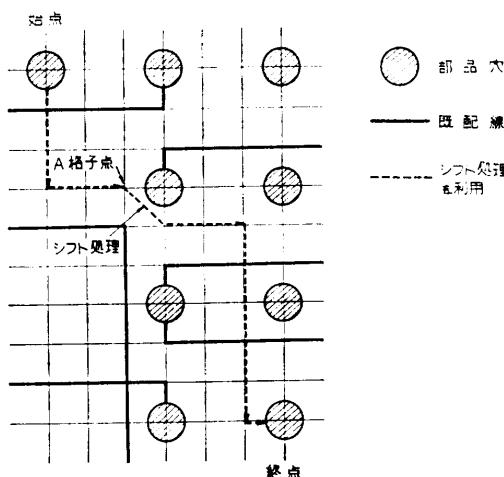


図 7 シフト処理の例
Fig. 7 A example of "shift" technique.

表 4 発見的手法の改良効果例
Table 4 A example of effects of the improved heuristic method.

配線板の種類	A	B	C
全配線区間数	1,709 本	855	854
既収容区間数	1,609 本	785	799
未結線数	100 本	70	55
追加処理による収容*	発見的手法のみ 0本/600秒以上	0/600以上	0/600以上
	改良発見的手法 73本/303秒	24/69	20/22

寸法: 420×400 mm, 配線密度: スルーホール間2本配線

* 未結線が生じる状態で経路決定の追加処理を行う。

法で未結線となった場合には迷路法の考え方を取り入れ、最大7ルートについて同時に探索を行わせることとした。具体的には、図6での線分のサーチにおいて複数の線分を見出し、1つの経路で障害点に達してもほかの経路で探索を続行させる手法である。この手法は、迷路法での探索を直線単位に、また可能なすべての経路でなく、経路数を限定した手法と言える。本手法を適用した場合、処理時間を延長し、通常の発見的手法を数回適用しても未結線となる場合にも経路を決定することができる。

表4に適用例を示す。

残った配線については迷路法を適用して経路探索を行うが、処理時間の増大を防ぐために前述のフレーミング処理を施し、限定したわく内のみで探索させる。

4.3 経路決定プログラムの処理結果

4.1節、4.2節で述べた格子点処理、および経路決定アルゴリズムにもとづくMWBの経路決定プログ

表 5 配線設計結果の例
Table 5 A result of wiring design.

配線層利用の条件	表層・裏層均等配線	表層に多くの配線
経路探索処理時間	106秒	182
自動配線のみ	未結線数	8
人手による追加	配線収容率	99.5
チャネル利用率	計算機時間	2秒
	配線収容率	100
平均隣接平行線長	表層	42
平均区間長	裏層	24
配線板寸法: 420×400 mm, 区間数: 1,709本	174mm	194
配線密度: スルーホール間2本通し	130mm	131

ラムをバックワイヤリングボードへ適用した結果を表5に示す。配線層利用の条件としては、配線板製造後の修正が容易となることから、一配線面に大部分の配線を収容する条件と、また、配線板の表裏面に配線を均一になるよう振り分けることにより、実用機用として配線間の漏話量を少なくする条件を使いわける。

処理時間については短いほど望ましいが、適用例では約3分と短く問題ない。また、配線収容率は98%以上であり、未結線数も50本以下で、人手により容易に収容可能である。一配線面に多くの配線を収容した場合でも漏話量の増加は少ない。また、平均区間長はほぼ同じで配線の伝播遅延時間にも問題はない。

5. 配線設計のサポート機能

(1) 配線の電気的条件の算出

配線の電気的条件のうち伝播遅延時間については、同一信号レベルで接続しているすべての区間（これを配線系列と称する）の長さを算出する。

また、配線相互の漏話量については、等価平行線長の算出で評価できるため、着目する配線系列とほかの配線系列間について算出し、制限を越えた場合には、配線面を切り替えて自動的に再経路探索を行わせる。

図8に初期配線後、および電気的条件の算出と自動再探索後の平行線長分布の例を示す。自動再探索処理の採用により、この例では99.5%の配線について制限条件を満足できた。

(2) 配線経路の変更

配線経路の変更を人手による入力データにもとづいて行う。本システムでは表6に示すように半自動探索

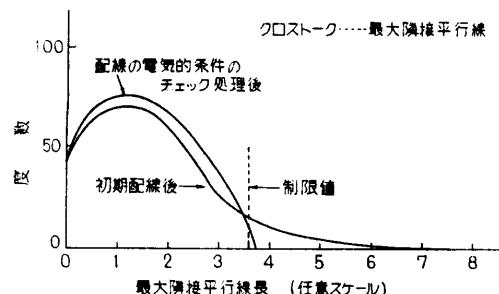


図 8 配線の電気的条件の算出例

Fig. 8 A example of the calculation of the electric condition of patterns.

表 6 配線経路の変更処理
Table 6 Pattern correction method.

項目番号	内 容
(1)	不適当な配線経路の削除
(2)	既経路を指定した経路に変更
(3)	区間の始点、終点以外の2点以下の格子点を指定し、この格子点を経路が通過する自動探索（アルゴリズム指定可）
(4)	結線データの変更、追加、削除
(5)	人手により変更した経路については、既配線との重複、修正もれ等をチェック

処理を実現して、経路変更での誤り、および入力データの減少をはかった。また、表5での(1)～(4)項の処理に対しては優先順序を指定可能とするとともに、自動再探索では、4.2節で述べた経路決定アルゴリズムの組合せ、順序を指定可能とした。

6. む す び

マルチワイヤ配線板の配線設計 DA システムにおいて、高密度の配線経路を短時間で決定する手法について述べた。

配線や部品穴を表示するテーブルについては、1格子点を2ビット表示することで、プログラムの小規模化、短時間での経路探索を可能とした。

また、配線の曲り点を45度配線とすること、フレーミング処理、シフト処理により配線の迂回が減少

し、配線収容量が増加した。

さらに、経路決定アルゴリズムとして発見的手法を主に使用し、この手法で収容できない場合には、最大7ルートの経路について同時に探索する手法の組合せにより、高密度配線設計を短時間で実現した。

本システムにより、高密度マルチワイヤ配線板の自動設計を短時間で実現でき、今後の電子装置の高密度実装に大いに役立つものである⁹⁾。

謝辞 本研究の遂行にあたり終始ご指導いただいた、武蔵野電気通信研究所技術協力部部品技術研究室陣野調査役に深謝いたします。

参 考 文 献

- 1) 福富直樹：新しい配線板製造法—マルチワイヤについて、信学会部品材料研究会資料、CPM 74-61, pp. 49-58 (1974).
- 2) 萩木 修他：マルチワイヤ配線板の高密度化、信学会部品材料研究会資料、CPM 76-51, pp. 29-35 (1976).
- 3) 萩木 修他：マルチワイヤ配線板の布線高密度化、信学会 51 年度通信部門全国大会、No. 106 (1976).
- 4) 萩木 修他：マルチワイヤ配線板配線交差部の電気的特性、信学会 52 年度総合全国大会、No. 127 (1977).
- 5) 桃井茂晴他：マルチワイヤ配線板の配線設計について、信学会 51 年度情報部門全国大会、No. 327 (1976).
- 6) 川上正晴他：D 10 用高速中央処理系装置の実装設計、研究実用化報告（電気通信研究所）、Vol. 26, No. 12, pp. 3293-3306 (1977).
- 7) Hasegawa, K.: DA for Multilayer Printed Backpanel Interconnection, USA-JAPAN DA Sym. '75 Proc., pp. 108-113 (1975).
- 8) 桃井茂晴他：マルチワイヤ配線板の自動設計、信学会 52 年度総合全国大会、No. 127 (1977).
- 9) 桃井茂晴他：高密度マルチワイヤ配線板、信学会部品材料研究会資料、CPM 77-53, pp. 65-71 (1977).

(昭和 55 年 9 月 4 日受付)

(昭和 56 年 6 月 16 日採録)