

PC-FPGA 統合フレームワークの比較評価

味曾野 智礼 吉瀬 謙二

東京工業大学 大学院情報理工学系研究科

misono@arch.cs.titech.ac.jp, kise@cs.titech.ac.jp

1 はじめに

近年 FPGA をアクセラレータとして利用する研究が多く行われている。FPGA アクセラレータとホスト PC で実行されるソフトウェアの協調システムを考えると、FPGA と PC を PCI express (PCIe) や Ethernet を介して接続する必要がある。

このような PC-FPGA 環境をユーザーが簡単に実現するための、オープンソースで再利用可能なフレームワークがいくつか提案されている。これらのフレームワークを使用することにより、ユーザーは自身の作りたいハードウェアロジック、またはソフトウェアロジックの作成に集中することが可能となる。本稿では特に PCIe を介して PC - FPGA を接続するフレームワークであり、研究開発に無償で利用できるものに焦点を当て、それらの特徴や性能の比較を行う。

2 PC-FPGA 統合フレームワーク

2.1 要件

ここでは主にホスト PC で実行されるプログラムのタスクの一部を、FPGA にオフロードして実行するという協調システムを想定している。PC-FPGA 統合フレームワークとして必要となるものには以下の3点が存在する：

1. HW インタフェース (HDL コード)
2. デバイスドライバ
3. ユーザーライブラリ
(あるプログラミング言語用のライブラリ関数)

ただし、ユーザーライブラリがない場合でも、プログラム中で直接デバイスファイルを読み書きすることで FPGA へのアクセスを行う事ができる。

また、研究開発のために簡単に使用できるためには、

1. 無償で利用できる
2. 広く使われる市販の FPGA ボードに対応している

という条件を満たす必要がある。

2.2 既存のフレームワーク

ここでは PCIe での接続をサポートするフレームワークとして、RIFFA[1], SCAS[2]¹, EPEE[3], Xillybus[4] の4つを比較する。各フレームワークの簡単な説明を以下に述べる。

2.2.1 RIFFA

現在 Version 2 がリリースされており、Xilinx および Altera の多くの FPGA ボードをサポートしている。また、複数の FPGA ボードの接続を扱うことができる。商用利用にはライセンス契約が必要だが、研究目的には無償で使用する事が可能である。

ハードウェア側のインタフェースのチャンネル数 (最大 12) を設定することができる。また、C/C++, Java, Python, MATLAB 用のユーザーライブラリを用意している。ライブラリはとても簡素なものであり、選択した FPGA のチャンネルに対してデータの送受信を行うことができる。PCIe Gen2x8 や Gen3x4 の通信をサポートしている。

2.2.2 SCAS

Xilinx の ML605/VC707 FPGA ボードをサポートしており、PCIe だけでなく Ethernet を通じた通信を行うことができる。また、FPGA 上の DRAM へのアクセスロジックをフレームワークに含めており、C/C++ 用のユーザーライブラリを用いてホスト PC から PCIe または Ethernet 経由で FPGA 上の DRAM にデータを転送することができる。

ハードウェアロジックのチャンネル数やイーサネットコアを含めるかどうかを設定することができ、どちらのボードも最大で Gen2x4 の通信をサポートしている。また、DMA だけでなくステータスレジスタなどを読み書きする PIO の機能も提供されている。

ただし Linux カーネルドライバは 2.6 系 向けであり、近年の 3.x 系のカーネル (Ubuntu14, kernel 3.19) では正しく DMA 転送を行うことが出来なかった。

2.2.3 EPEE

Xilinx の FPGA ボードを対象としている。C/C++ 用のユーザーライブラリ関数が用意されている。SCAS と同じくデータを DMA で転送する機能に加えて、PIO アクセスをサポートしている。最大で Gen2x8 の通信

¹論文中には SCAS の名前はないが、ユーザーマニュアルで示されている

表 1: PC-FPGA 統合フレームワークの比較

	RIFFAv2 [1]	SCAS [2]	EPEE [3]	Xillybus [4]
OS	Windows/Linux	Linux	Linux	Windows/Linux
PCIe 規格	Gen1-3	Gen 1-2	Gen1-2	Gen1-3
Ethernet 規格	-	1G	-	-
FPGA DRAM	-	o	-	-
PIO	-	o	o	-
対応ボード (Xilinx)	AVNet Spartan LX150T, ML605, VC707, VC709, ZC706	ML605, VC707	ML505, ML605, VC707, KC705, AC701,	ML505, SP605, ML605, VC707, VC709, KC705, AC701 etc.
対応ボード (Altera)	DE5-Net, DE4, DE2i-150	-	-	Cyclone IV GX, DE4 etc.
ユーザーライブラリ	C/C++, Java, Python, MATLAB	C/C++	C/C++	-
HDL	Verilog	Verilog	Verilog	Verilog/VHDL

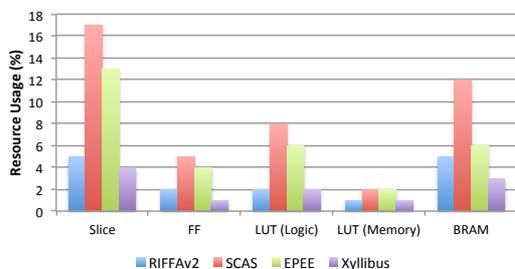


図 1: ML605 における FPGA リソース使用量

をサポートしており、また全二重通信を行うことができる。SCAS と同じく Ubuntu14 (kernel 3.19) では正しく動作しなかった。

2.2.4 Xillybus

イスラエルの企業が開発しており、Xilinx および Altera の多くの FPGA ボードをサポートしている。商用利用にはライセンス契約が必要だが、評価や研究目的には無償で使用する事ができる。ユーザーライブラリは提供されていないため、ユーザーがプログラム中でデバイスファイルを open/close/read/write することで、FPGA と通信を行う。最大で Gen3x8 の接続をサポートしているが、転送速度の最大は～800MB/s である。

なおハードウェアインタフェースは IP コアとなっておりユーザーがロジックを修正することは出来ないが、カスタマイズされた IP コアをオンラインツールから作成・ダウンロードすることができる。

3 比較

各フレームワークの動作環境・対応ボード等を表 1 に示す。また、Xilinx ML605 FPGA ボードを対象に、Xilinx ISE 14 を用いて各フレームワークのサンプルプロジェクトを論理合成をしたときのリソース使用量を

図 1 に示す。RIFFA および SCAS のチャンネル数は 1 としている。

表 1 から分かるように、RIFFA と Xillybus は対応ボードの種類が多く、また Windows/Linux の両方で動作するが、機能面は他の 2 つと比較してシンプルである。一方で、RIFFA や Xillybus よりも後に提案された SCAS や EPEE はより多くの機能を実装しているが、図 1 に示されるようにスライスや BRAM の使用量が増加していることが分かる。

4 まとめ

本稿では研究開発のために無償で使用できる、PC と FPGA を PCIe で接続するフレームワークの比較を行った。

近年の Linux 環境 (Ubuntu14, Kernel 3.19) で正しく動作したのは RIFFA および Xillybus のみであり、SCAS や EPEE は DMA 転送でエラーが発生した。この理由はカーネルのソフトウェアバージョンの違いによると考えられるので、より詳細な原因の解明を行っていく。

参考文献

- [1] M. Jacobsen and R. Kastner. Riffa 2.0: A reusable integration framework for fpga accelerators. In *2013 23rd International Conference on Field Programmable Logic and Applications (FPL)*, pages 1–8, Sept 2013.
- [2] K. Vipin, S. Shreejith, D. Gunasekera, S.A. Fahmy, and N. Kapre. System-level fpga device driver with high-level synthesis support. In *2013 International Conference on Field-Programmable Technology (FPT)*, pages 128–135, Dec 2013.
- [3] Jian Gong, Tao Wang, Jiahua Chen, Haoyang Wu, Fan Ye, Songwu Lu, and J. Cong. An efficient and flexible host-fpga pcie communication library. In *2014 24th International Conference on Field Programmable Logic and Applications (FPL)*, pages 1–6, Sept 2014.
- [4] Xillybus Ltd. Xillybus webpage. <http://xillybus.com/>.