

黒川 恭一 東 賢二郎 清家 秀律  
防衛大学校情報工学科

### 1 はじめに

現代社会においては、膨大な情報があふれ、それらをいかに手早く処理するかは、常に問題となるところである。[1]ソート法には様々な方法が存在し、各ソート法の優劣を一概に決定することはできず、それぞれ用途に合った使われ方がされている。

本研究では、バス結合を利用した分散並列決定方式(PDM) [2] によるマージソートとして実現された外部ソートと、分散メモリ型MIMD方式[3]の並列計算機による内部ソートを組み合わせたパラレルソータの開発を行った。これは多量の情報の高速なソーティングに対して、ひとつの可能性を提案する研究の一環である。

### 2 本システムのソーティング方法

ソート法は計算機の出現以前から存在したものであるが、その実用価値が高いこと、単純明快な目的、アルゴリズムの考案、解析を行いやすいという、実用面と理論面の2面から重要視されている問題であり、既に多くのアルゴリズムが提案、解析されてきている。本システムでのソーティングの流れは、図1で示すように、まずホストにある乱数データを

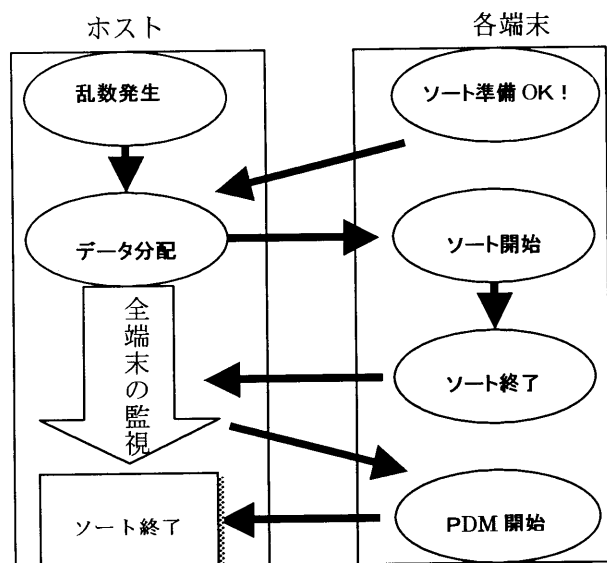


図1：ソーティングの概要

各端末のメモリに分配する。次に各端末はそのメモリのデータを Quicksort により内部ソートし、再度メモリに格納する。すべての端末によるソーティングが完了した時点で、ホストは、PDMによるマージソートを行いながら、データを収集し、ソートを完了する。このように本システムでは、内部ソートと外部ソートを組み合わせて、各々の段階において並列ソートを実施している。

### 3 システム構成

図2に本システムのアーキテクチャを示す。このシステムは、PCをバスで結合した並列計算機であり、各端末がメモリを搭載した分散メモリ型MIMD方式であること、回路のほとんどはCPLDを用いて作成されていること、メモリのアドレス用カウンタ等は、ハードにより制御されていること、ホストと各端末間の制御情報の送受や各端末からのマージソートにPDMを利用したことといった特徴を持っている。

基本的に、本システムを制御しているのはホストであり、各端末に搭載したソーティング用ボードの

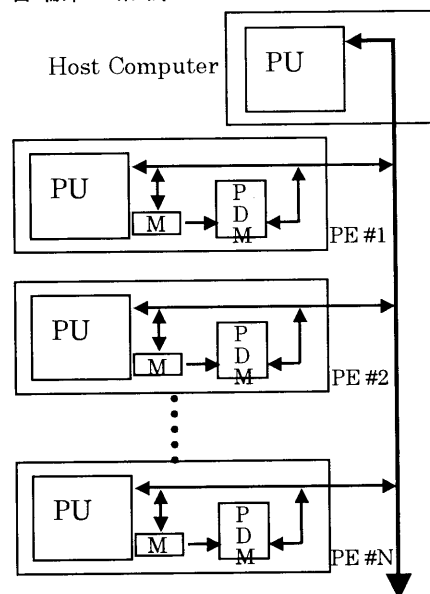


図2：本システムのアーキテクチャ

制御も、その決定権はホストにあることとした。

メモリを介すことにより、ホストと端末による制御情報の伝達回数は激減し、またハードウェアによりメモリのアドレス用カウンタや信号線を制御しているため、かなりの高速化が図られている。

#### 4 分散型並列決定によるマージソート

本システムでは、外部ソートにワイヤード論理によるマージソートを採用した。図3に、PDMの回路構成を示す。

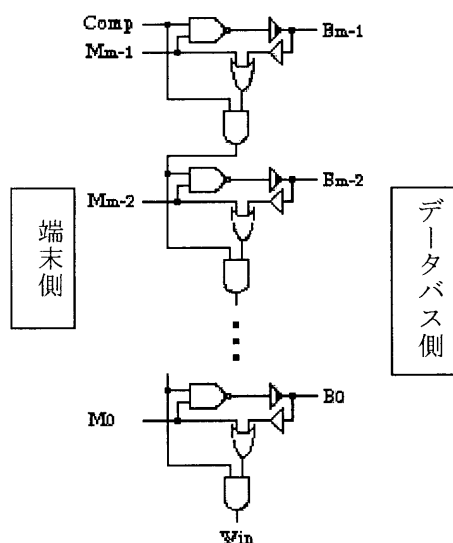


図3：PDMの回路構成

これは、バス結合方式の並列処理システムにおいて、バスマスタを並列に決定する分散並列決定方式と同一のものであり、このPDMを各端末に分散配置し、これをバスにより結合している。各端末から出力されたデータの上位ビットから比較を行い、最終的に最も大きなデータを並列に決定するものである。本研究では、ホストのPDM開始信号を受け取った各端末が、各々のメモリの中で最も大きな値のデータをPDM上で戦わせ、これに勝ち残ったデータがバス上に残り、ホストに回収される。データを回収された端末は、次に大きなデータを出力し、同様の動作が繰り返される。これによってホストが回収を終了する時には、すべてのデータについてのマージソートが終了する。

#### 5 CPLDを用いたソーティング用ボード

今回作成したソーティング用ボードを図4に示す。主として2400ゲート相当のCPLD(XC95108)

を用い、各端末用のボードにはメモリ(HM6116P-3)も搭載している。ホストに搭載するボードは、制御、データ、PDM用バスの切替を行う。各端末に搭載したボードは、メモリが、ホスト、端末両方からのアクセスに対応するため、その制御回路もCPLD内に設計した。表1にCPLDの使用量を示す。ホスト、端末どちらもがメモリアクセスを行うたびにメモリへの適切な制御信号が生成され、アドレス用カウンタが自動更新される。

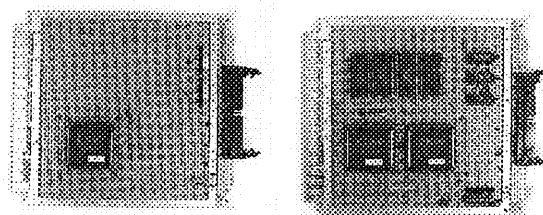


図4：ソーティング用ボード

表1：CPLDの使用量

	XC95108-PC84		
	ホスト	端末#1	端末#2
Macrocells	49(45%)	18(16%)	58(53%)
Product term	106(19%)	35(6%)	80(14%)
I/O pins	59(85%)	47(68%)	55(79%)

#### 6 おわりに

本研究においては、バス結合による並列計算機を用いたパラレルソータの開発を行った。今回の動作確認では、分散配置されたメモリ内のデータに対してPDMによるマージソートを試み、良好な動作結果が得られた。また、外部ソートであるマージソートを、内部ソート並みの速さにできるという結果が得られた。

#### 参考文献

- [1] 溝口：“ソート法”，情報処理, Vol.24, pp.382-386 (1983.4) .
- [2] 高橋等：“バス結合による並列処理システムのハードウェア化”，情報処理学会第47回全国大会講演論文集(6),pp.(6-37)-(6-38) (1993.10).
- [3] 特集：“計算機クラスタ”，情報処理, Vol.39, pp.1073-1077(1998.11).