C_017

# VLSI のランダムパターンテストにおける残存故障数分布について

# On the Distribution of a Residual Faults Number in VLSI Random Pattern Testing

福本 聡 † 黒川 晴申 † 新井 雅之 † 岩崎 一彦 †

Satoshi Fukumoto Harunobu Kurokawa Masayuki Arai Kazuhiko Iwasaki

## 1. はじめに

VLSI のランダムパターンテストでは，LFSR やフェイズシフタの初期設定によって故障検出率が異なる．著者らは，故障検出能力の点で効果的なテストパターン系列を得るための統計的考察を行い，実験で用いた非テスト回路 (ISCAS85 ベンチマーク回路 C7552) について，一定の入力パターンを印加したときの残存故障数の分布が正規分布と見なせることを示した [1].

本稿では，一般のすべての組み合わせ回路について，残存故障数の分布が正規分布と見なせることを，確率モデルを用いて解析的に示す．また，そのときに導入する等価ケアビット数の特定についても論じる．

## 2. モデル

あるひとつの縮退故障を検出するための困難さを表す指標として，その故障を検出するために必要なテストパターン中のケアビットの数を挙げることができる．これは，ケアビットの数が大きいほど，ランダムなテストパターン中にその組み合わせが実現される確率が低くなることから理解できる．しかしながら，故障を検出するケアビットの組み合わせはひととおりとは限らない．

例えば図 1 のように，ひとつの故障を検出するケアビット数 3 の組み合わせが，2 組ある場合が考えられる．この場合，個々の組み合わせについて実現される確率は $(1/2)^3 = 0.125$ であるが，テストパターン全体としてどちらかが実現される確率は $(1/2)^3 + (1/2)^3 - (1/2)^6 \simeq 0.234$ であり，この故障を検出できる可能性は高くなる．仮に，ひと組のケアビットの組み合わせでこの確率をビット数換算すれば，$-\log_2 0.234 \simeq 2.09$ であり，ほぼ 2 ビットのケアビット数と等価である．

本研究では，このようにランダムなテストパターン中に存在する複数のケアビットの組から等価的に換算できるケアビット数を "等価ケアビット数" と呼ぶ．ある故障を検出するケアビットの組み合わせの集合が $s = \{\beta_1, \beta_2, \cdots\}$ のとき，それぞれの組み合わせが実現される事象の集合を $S = \{B_1, B_2, \cdots\}$ とすれば，その故障を検出できる

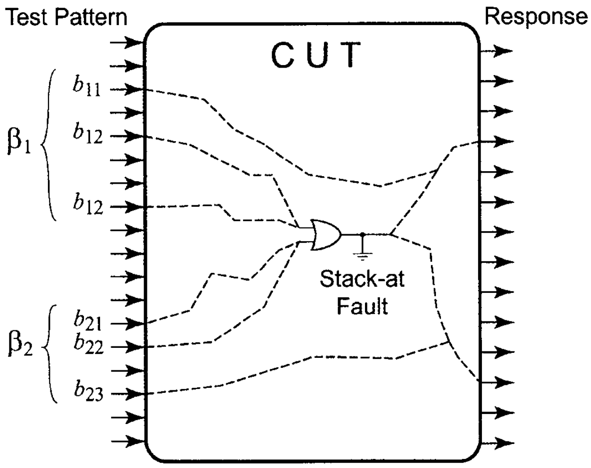


図 1: 故障を検出するケアビットの組み合わせが複数ある場合．

確率 $\alpha$ は

$$\alpha = Pr\left\{\bigcup_{i\in S} B_i\right\} \tag{1}$$

となる．これを用いて，等価ケアビット数 $k$ を

$$k = \lfloor -\log_2 \alpha + 0.5 \rfloor \tag{2}$$

と定義する．

以下に，残存故障数が従う確率分布を記述するための諸量を導入する．まず，テストパターンのビット幅を $w$ とする．等価ケアビット数 $k$ は $0 \le k \le w$ となる．$k = 0$ の場合は，単独のケアビットの組み合わせでは本来あり得ない．しかし，ケアビット数の小さい組み合わせが多数存在する故障では，式 (1), (2) から近似的に等価ケアビット数が 0 となる場合がある．つぎに，CUT のすべての故障について等価ケアビット数を調べて得られる分布を $c(k)$ とする．すなわち，

$$0 \le c(k) \le 1, \quad \sum_{k=0}^{w} c(k) = 1 \tag{3}$$

である．さらに，CUT の総故障数を $M$ とする．等価ケアビット数 $k$ の故障数は $M \cdot c(k)$ で表される．また，等価ケアビット数 $k$ の故障が $l$ 個のテストパターン入力後に検出されていない確率を $p_{kl}$ とする．ひとつのテス

†首都大学東京 大学院 工学研究科, Graduate School of Engineering, Tokyo Metropolitan University

トパターンでこの故障が検出されない確率が $1-(1/2)^k$ であるから，

$$p_{kl} = \left\{1 - \left(\frac{1}{2}\right)^k\right\}^l \tag{4}$$

である [2].

## 3. 解析

等価ケアビット数が $k$ の故障のうち，$l$ 個のテストパターンを入力後に検出されていない故障の数 $X_k$ は確率関数

$$\begin{aligned} f_k(x) &= Pr\{X_k = x\} \\ &= \begin{pmatrix} M \cdot c(k) \\ x \end{pmatrix} p_{kl}^x \cdot (1-p_{kl})^{M\cdot c(k)-x} \end{aligned} \tag{5}$$

に従う．このことから，$l$ 個のテストパターン入力後の，全体の残存故障数 $X_{sv}$ の確率関数は

$$\begin{aligned} f(x) &= Pr\{X_{sv} = X_1 + X_2 + \cdots + X_w = x\} \\ &= f_1(x) * f_2(x) * \cdots * f_w(x) \end{aligned} \tag{6}$$

となる．ただし，$*$ は畳み込み計算を表す．

ここで $f_k(x)$ の特性関数が

$$\begin{aligned} \varphi_k(u) &= \sum_{x=0}^{M\cdot c(k)} e^{iux} \begin{pmatrix} M \cdot c(k) \\ x \end{pmatrix} \\ &\qquad \cdot p_{kl}^x \cdot (1-p_{kl})^{M\cdot c(k)-x} \\ &= (1 - p_{kl} + p_{kl} \cdot e^{iu})^{M\cdot c(k)} \end{aligned} \tag{7}$$

であることから，$f(x)$ の特性関数を計算してキュミュラント展開すれば

$$\begin{aligned} \varphi(u) &= \prod_{k=1}^{w} \varphi_k(u) \\ &= \exp\left[\sum_{k=1}^{w} i \cdot M \cdot c(k) \cdot p_{kl} \cdot u \right. \\ &\qquad -\frac{1}{2}\sum_{k=1}^{w} M \cdot c(k) \cdot p_{kl}(1-p_{kl})u^2 \\ &\qquad +\frac{1}{6}\sum_{k=1}^{w} M \cdot c(k) \cdot p_{kl}(1-p_{kl}) \\ &\qquad\qquad \left. \cdot(1-2p_{kl})(iu)^3 + \cdots \right] \\ &\sim \exp\left[i\left\{M\sum_{k=1}^{w} c(k) \cdot p_{kl}\right\}u \right. \\ &\qquad \left. -\frac{1}{2}\left\{M\sum_{k=1}^{w} c(k) \cdot p_{kl}(1-p_{kl})\right\}u^2\right] \end{aligned} \tag{8}$$

と近似できる．すなわち，$p_{kl}(1-p_{kl})(1-2p_{kl})$ の値が非常に小さいことから，$u^3$ 以上の項を無視できる．これは，$f(x)$ を平均 $M\sum_{k=1}^{w} c(k)\cdot p_{kl}$，分散 $M\sum_{k=1}^{w} c(k)\cdot p_{kl}(1-p_{kl})$ の正規分布の確率密度関数と見なせることを意味している．

## 4. 等価ケアビット数の特定

前述のように，各故障の等価ケアビット数は，それらを検出するケアビットのすべての組み合わせを特定することで式 (1), (2) から算出される．しかし，実際のテストパターン生成ツール等から，そのような組み合わせを直接得ることは必ずしも容易ではない．そこで，ある故障がひとつのテストパターンで検出できる確率 $\alpha$ を算出するための代替案を考える．

最も簡単な方法のひとつは，ランダムテストパターンに対する故障シミュレーションにおいて，対象とする故障が検出される頻度を計測することである．すなわち，その故障が繰り返し検出されるときの入力パターンの間隔の平均の逆数を $\alpha$ と見なすことができる．ただし，ケアビット数の大きな故障については，ランダムなテストパターンでは故障の検出そのものが困難であるから，頻度の計測は極めて難しいものと予想される．それらの故障については，ATPG ベクトルのケアビット数によって等価ケアビット数を代替するのが適当であると考えられる．

## 5. まとめ

本稿では，VLSI のランダムパターンテストにおいて LFSR とフェイズシフタの初期設定で変化する，残存故障数の分布について議論した．確率モデルを用いて，残存故障数分布がすべての組み合わせ回路について，正規分布と見なせることを解析的に示した．今後の課題としては，等価ケアビット数分布の効果的な特定方法について，実験的に検討することなどが挙げられる．

**謝辞**　本研究に関連するテストベクトル生成手法について，検討段階で多大なご協力を頂きました，シリコンシード社長 市野憲一氏に感謝いたします．

## 参考文献

[1] 福本聡，黒川晴申，新井雅之，岩崎一彦：“LFSR を用いたロジック BIST の故障検出率に関する統計的一考察，” 電子情報通信学会技術研究報告，DC2006-2, pp. 21-24 (2006 年 2 月).

[2] 古屋清：“BIST における Reseeding の確率モデル – テスト手法選択の指針として–，” 第 54 回 FTC 研究会資料，セッション 5 (2006 年 1 月).