

## A-35 論理回路の最大遅延分布の下限を与える正規分布

安藤 映<sup>†</sup> 山下 雅史<sup>†</sup> 中田 寿夫<sup>‡</sup> 松永 裕介<sup>†</sup><sup>†</sup> 九州大学大学院システム情報科学府 <sup>‡</sup> 福岡教育大学教育学部

## 概要

正規分布に従う互いに独立な確率変数で与えられる枝重みを持つDAG(有向非巡回グラフ)を考える。このとき、グラフの入り口から出口までの最長路の長さは必ずしも正規分布に従うわけではない。本稿では、定数 $\alpha$ より大きい範囲で最長路の長さが高々 $x$ である確率 $F(x)$ の下限を与える正規分布関数 $\tilde{F}(x)$ を計算する方法を提案する。

## 1 はじめに

有向非巡回グラフ(DAG)の最長路問題の応用の一つに論理回路遅延解析がある。文献[1, 2]では素子を枝、素子の遅延時間を確率変数の枝重みに対応させたDAGとして回路をモデル化し、DAGの枝重みが従う確率分布として正規分布を仮定して論理回路の遅延解析を行っているが、遅延時間を過小評価する危険性がある。

一方、今林[3]はグラフを変形することによって最長路の長さの上限と下限を計算する方法を提案したが、一般には素子数の指数時間かかり、実用的でない。

本稿では、ある定数 $\alpha$ より大きい範囲で最長路の長さが高々 $x$ である確率 $F(x)$ の下限を与える正規分布関数 $\tilde{F}(x)$ を計算する方法を提案する。 $\tilde{F}(x) \leq F(x)$ が満足されている範囲で $\tilde{F}(x^*) = \alpha$ となる $x^*$ を求めることは、 $\alpha$ の確率で製造可能な回路遅延時間の上限を見積もることに相当する。

## 2 準備

以下では、 $G$ を有向非巡回グラフ(DAG)とし、入口と出口がそれぞれ一つであるとする。グラフの各枝 $e_i$ には重み $X_i$ が与えられ、 $X_i$ は正規分布 $N(\mu_i, \sigma_i^2)$ に従う確率変数とする。ただし、全ての枝重みは互いに独立である。

## 3 直並列グラフに対する厳密計算法

2つの枝 $e_1$ と $e_2$ が直列接続している場合には、この最長路の長さは $X_1 + X_2$ で、その分布関数 $F(x)$ は

$$F(x) = \int_{-\infty}^{\infty} F_1(x-t) f_2(t) dt$$

である。ただし $F_i, f_i$ をそれぞれ $X_i$ の密度関数とする。 $X_1$ と $X_2$ が正規分布に従う場合には、 $F(x)$ は正規分布関数であり、容易に計算できる。しかし、枝 $e_1$ と $e_2$ が並列接続している場合には、最長路の長さは $\max\{X_1, X_2\}$ 、その分布関数は $F(x) = F_1(x)F_2(x)$ 、一般には $F(x)$ は正規分布関数でない。

## 4 提案する近似計算法のアイデア

## 4.1 2本の枝が接続している場合

正規分布に従う枝重み $X_1, X_2$ を持つ枝 $e_1$ と $e_2$ が並列接続している場合、 $\max\{X_1, X_2\}$ の分布関数を正規分布関数で近似する。 $x_0 \in R$ とする。関数 $F(x)$ と $\tilde{F}(x)$ が $x_0 \leq x \Rightarrow F(x) \geq \tilde{F}(x)$ を満たすとき、 $F(x)$ の $x_0$ 以降の下限であると言う。

$X_i \sim N(\mu_i, \sigma_i^2)$  ( $i = 1, 2$ ) とおき、一般性を失うことなく $\sigma_1 \geq \sigma_2$ とする。確率変数 $X = \max\{X_1, X_2\}$ の分布関数を $F(x)$ 、正規分布 $N(\tilde{\mu}, \tilde{\sigma}^2)$  ( $\tilde{\mu} > \mu_1, \mu_2$ ,  $\tilde{\sigma} = \sigma_1$ ) の分布関数を $\tilde{F}(x)$ とする。

定理 1 任意の実数を $x_0$ とする。このとき、

$$\tilde{\mu} \geq \max\{x_0 - \tilde{\sigma}\Phi^{-1}(F(x_0)), \mu_1 + \frac{\sigma_1^2}{\sigma_2^2}(\mu_2 - \mu_1)\}$$

ならば、 $\tilde{F}(x)$ は $F(x)$ の $x_0$ 以降の下限である。■

## 4.2 準木構造を持つグラフの場合

紙面の都合上、図1に示す節点 $T$ をシンクとする入木の葉節点のそれぞれに、節点 $S$ から枝があるグラフを用いて近似アルゴリズムのアイデアを説明するにとどめる。準木からDAGへの拡張については[4]を参照されたい。

まず図2(左)に示すグラフを考える。定理1を $S-v$ 間の並列枝に適用して得た近似計算結果を $Y, x_0$ をあ

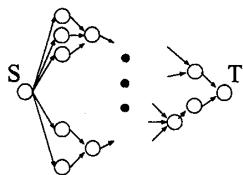


図 1: 準木構造を持つグラフ

る定数とするとき,  $Y + X_3$  の分布関数が真の分布関数の  $x_0$  以降の下限であるということは証明できなかった。しかし,  $X'_3$  を  $X_3$  と同一の分布に従うが互いに独立な確率変数とすると, 図 2(右) の最長路の長さは図 2(左) の最長路の長さの上限である [3]。そこで, 図 2(右) に対して定理 1 を用いて近似計算を行えば, 近似計算で得られる正規分布関数は図 2(左) の最長路の長さの分布関数に対して, ある定数  $x_0$  以降の下限である。

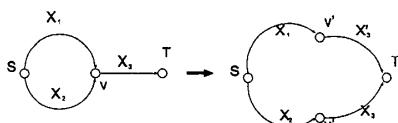


図 2: 最小の準木構造を持つグラフに対する近似計算

次に, 一般の準木構造を持つグラフ  $G$  を考える。節点  $v_i$  までの最長路の長さを近似する正規分布を  $D_i$  とし, その正規分布に従う確率変数を  $X_i$  とする。このとき, 本手法は  $D_i$  を全ての節点について計算するもので,  $D_i$  の計算時には親節点  $v_j$  について  $D_j$  の計算は完了していると仮定する。

$v_i$  の親節点の集合を  $V_i$  とする。節点  $v_j \in V_i$  に対して, 枝  $e_{ji} = (v_j, v_i)$  の枝重みを  $X_{ji}$  とする。仮定から,  $D_j$  はある正規分布であるから,  $Y_j$  を  $X_j + X_{ji}$  とすると, その分布は正規分布であり, 計算できる。一方, 準木構造の性質より,  $v_i$  から  $T$  に至る路は一意に決まり, この路の長さ  $Z_i$  の分布は容易に計算できる。それぞれの  $v_j \in V_i$  に関する  $Y_j$  を図 2 の  $S - v$  間の枝と,  $Z_i$  を  $v - T$  間の枝と対応させ,  $D_i$  の計算を図 2 の計算に還元する。

本稿では省略したが, 本手法は, DAG の最長路の長さの分布関数を  $F(x)$  とすると, 与えられた  $\alpha \in [0.5, 1)$  に対して  $F^{-1}(\alpha^*) = \alpha$  となる  $x^*$  の上限を見積もる。制約  $0.5 \leq \alpha < 1$  は, 本手法を準木から DAG に拡張する際に必要である。

## 5 実験

MCNC'89 の論理合成用ベンチマーク回路全てに対して, 提案手法とモンテカルロシミュレーション (10 万回) を用いて最長路の長さを見積った。各回路素子の遅

延時間は平均 1.0, 標準偏差 0.2 の正規分布に従うものとし,  $\alpha = 0.99$  とした。

実験の結果を表に示す。提案手法の誤差はモンテカルロシミュレーションの結果からの差異である。提案手法はモンテカルロシミュレーションよりも大きな遅延を見積もるが, これはシミュレーションが正しいと仮定すると, 我々の手法が保証していることである。

## 参考文献

- [1] M.Berkelaar, "Statistical Delay Calculation, a Linear Time Method", Proceedings of the International Workshop on Timing Analysis TAU '97, pp15-24, 1997.
- [2] M.Hashimoto, H.Onodera, "A Performance Optimization Method by Gate Sizing using Statistical Static Timing Analysys", IEICE Trans. Fundamentals, vol.E83-A, No.12, 2558-2568, December 2000.
- [3] 今林 裕: “枝の重みが確率的なグラフにおける最長路の分布,” 九州大学大学院システム情報科学研究科修士論文, 2001.
- [4] 安藤 映, 山下 雅史, 中田 寿夫, 松永 裕介: “統計的最長路問題とその論理回路遅延解析への応用,” DAシンポジウム 2002, 265-270, 2002.

名前	モンテカルロ	提案手法		素子数
		遅延時間	誤差 (%)	
C1355	31.91	33.95	6.37	619
C1908	41.86	42.73	2.09	718
C2670	29.17	29.98	2.76	1110
C432	29.05	30.35	4.46	209
C499	29.23	30.23	3.41	579
C5315	49.89	51.46	3.16	1947
C7552	41.70	42.66	2.30	3094
C880	26.04	26.65	2.36	394
apex6	21.28	21.46	0.87	831
apex7	19.04	19.16	0.62	269
des	22.61	22.94	1.43	4679
rot	27.80	28.23	1.53	691

表 1: MCNC'89 ベンチマーク回路に対する結果