

ベイズ情報量規準に基づく

K-Means クラスタリングのためのアーキテクチャ

Hardware Architecture of K-Means Clustering based on Bayesian Information Criterion

陳則璋†‡ 孫志豪‡ 蘇小杭‡ 簡韶逸‡ 出口大輔† 井手一郎† 村瀬洋†

Tse-Wei Chen Chih-Hao Sun Hsiao-Hang Su Shao-Yi Chien Daisuke Deguchi Ichiro Ide Hiroshi Murase

1. はじめに

モバイルシステムにおいてマルチメディアコンテンツの内容分析は重要である。近年、超並列プロセッサが開発されたことにより [1], リアルタイムな画像処理と映像処理が可能になった。しかしながら、機械学習の計算量の大きさはモバイルシステムにとって依然として高い。そのため、機械学習のためのアーキテクチャの設計はモバイルシステム開発における重要な課題である。

機械学習における重要な技術である K-Means は、幅広く利用されているクラスタリング手法の 1 つである。近年、クラスタリングのためのアーキテクチャが増加している。Saegusa らは K-Means に基づく画像分割技術を FPGA へ実装し、フィルタリングアルゴリズムを用いて色彩クラスタリングを高速化した [2]。Ma らは 2 分木の概念を基に、高速な K-Means アーキテクチャを提案した [3]。これらのアーキテクチャは様々な問題に応用できるが、クラスタ数を自動的に決定できないという問題がある。つまり、ユーザが事前に決定する必要がある。しかしながら、クラスタ数はクラスタリングの結果に大きく影響を与えるため、クラスタ数の自動決定は重要な課題である。

本発表では、クラスタ数の自動決定方法に注目し、クラスタ数を自動で決定可能な K-Means クラスタリングの新しいアーキテクチャを提案する。

2. K-Means のためのアーキテクチャ

提案する K-Means アーキテクチャのシステムは、図 1 に示すように主に 3 つのモジュールから構成される。このシステム構造では、CPU とメモリ、その他の IP コアは同じ 1 つのシステムバスを共有する。K-Means Engine は K-Means クラスタリングの処理を制御し、4 次元ベクトルを同時に処理する。Trial Monitor は K-Means クラスタリングの品質を高めるため、クラスタリング処理を繰り返し行う。BIC Processor はベイズ情報量規準に基づき、クラスタ数を計算する。さらに、クラスタリング処理を高速化するため、階層的なサンプリングを用い、各階層で扱うデータ数を変化させる。具体的な高速化の説明を図 2 に示す。

以降、BIC Processor (ベイズ情報量規準処理装置) の構築方法について述べる。

2.1 ベイズ情報量規準処理装置

Pelleg らは X-Means というクラスタリング手法を提案し

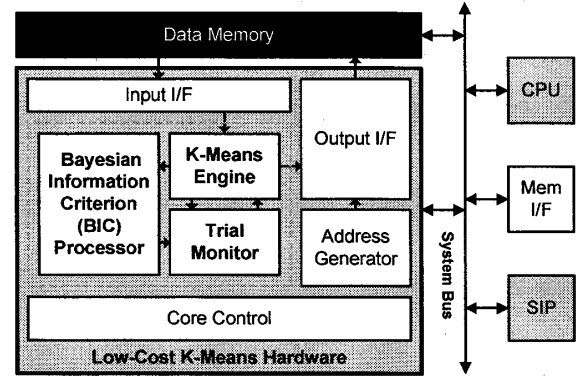


図 1 提案するアーキテクチャ。主に K-Means Engine, と Trial Monitor, BIC Processor の 3 つのモジュールから構成される。

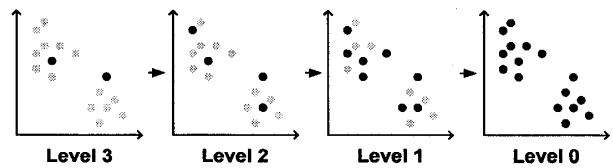


図 2 階層的なサンプリングを用いた K-Means クラスタリングの処理過程。黒点は各階層で扱うデータを意味し、白点は扱わないデータを意味する。

た [4]。この手法は K-Means クラスタリングを改良し、ベイズ情報量規準 (Bayesian Information Criterion, BIC) によりクラスタ数を計算する。ベイズ情報量規準を式(1)に示す。

$$BIC(M_j) = \hat{l}_j(\delta) - \frac{p_j}{2} \log N \quad (1)$$

ここで、 $\hat{l}_j(\delta)$ は j 番目のモデルの対数尤度、 p_j は M_j におけるパラメータ数、 N はデータの総数である。ベイズ情報量規準処理装置は式(1)に基づいて設計される。構造を図 3 に示す。装置内部で 5 段階にわたる処理を並行して同時に行うことができ、9 クロックサイクルでベイズ情報量規準の計算が完了する。また、対数計算を高速化するため、この処理装置ではある値 x に対する対数関数を線形補間法により、次のように近似する。

$$\widetilde{\log}(x) = \log(2^{\lfloor \log_2 x \rfloor}) + (x - 2^{\lfloor \log_2 x \rfloor}) \frac{\log 2}{2^{\lfloor \log_2 x \rfloor}} \quad (2)$$

このように 2 の指数のみを補間に用いることで、アーキテクチャを単純化する。

3. 評価実験

色彩量子化と画像分割は K-Means クラスタリングの応用としてよく知られている [2] [3]。本実験では、K-Means ク

† 名古屋大学 大学院情報科学研究科

〒464-8601 愛知県名古屋市中千種区不老町

‡ Graduate Institute of Electronics Engineering and
Department of Electrical Engineering, National Taiwan
University, Taipei 10617, Taiwan, R.O.C.

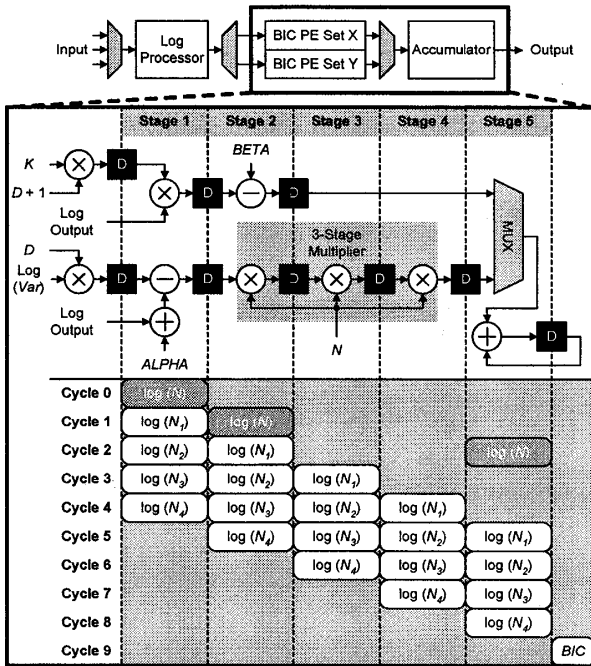


図3 ベイズ情報量規準処理装置の構造図。内部には5段階にわたるパイプラインがある。

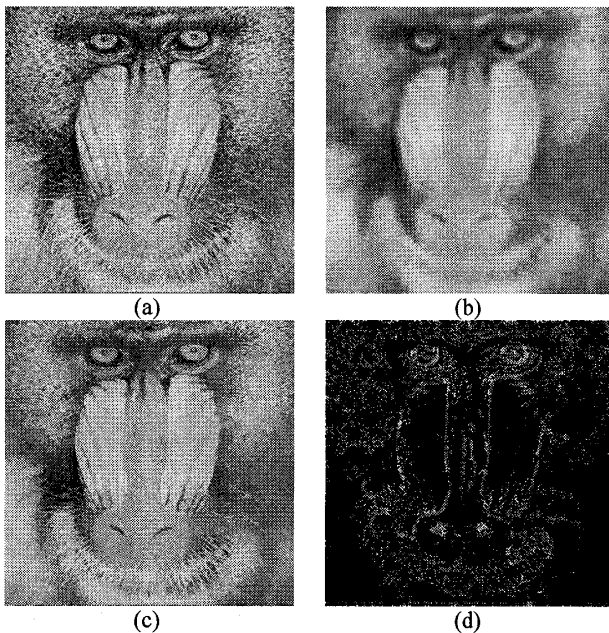


図4 エッジ保存型ノイズ除去の例。(a) ガウスノイズを加えた画像。(b) 従来手法に基づくノイズ除去(低域通過フィルタ)。(c) 提案アーキテクチャに基づくノイズ除去(ベイズ情報量規準に基づくK-Meansフィルタ)。(d) ベイズ情報量規準に基づくクラスタ数の計算結果($1 \leq K \leq 4$)。

ラスタリングをエッジ保存型ノイズ除去に適用し、その有効性を調査した。

3.1 エッジ保存型ノイズ除去

ノイズ除去は画像処理と映像処理にとって重要な要素技術である。ノイズ除去なくして、画像の品質を高めることは困難であり、マルチメディア内容分析の精度向上には不可欠である。従来手法の多くは、ガウスノイズを除去するため、低域通過フィルタが広く用いられている。しかしながら、低域通過フィルタは高周波成分を保存できず、ノイズと画像の詳細を同時に除去する恐れがある。この問題を解決するため、K-Means クラスタリングを用いたベイズ情報量規準に基づく K-Means フィルタを利用する。

提案するアーキテクチャのベイズ情報量規準処理装置により、入力画像の各ウィンドウに対してクラスタ数を計算し、ウィンドウ中心の画素色彩をクラスタリング結果の色彩に置換する。ノイズ除去例を図4に示す。図4(b)は低域通過フィルタで処理した結果であり、図4(c)はベイズ情報量規準に基づく K-Means フィルタで処理した結果である。図4(d)はクラスタ数の計算結果であり、高いクラスタ数を白い色彩に表示する。これより、ウィンドウ内のクラスタ数はエッジが強ければ強いほど多くなる。なお、計算速度に関しては、CPU: Pentium III 3.2GHz, Memory: 2GB SDRAM の環境では10秒以上を要するのに対し、提案するアーキテクチャ(400MHz)では1秒未満であった。

4. まとめ

本発表では、クラスタ数を自動で決定可能な K-Means クラスタリングのための新しいアーキテクチャを提案した。具体的には、階層的サンプリングとベイズ情報量規準処理装置を統合することで高速化とクラスタ数自動決定の両立を図った。実験の結果、提案アーキテクチャが画像処理における1つの応用であるノイズ除去に有効であることを確認した。

今後は、ベイズ情報量規準以外のクラスタ数の計算方法と進化的アルゴリズムを用いた K-Means のための頑健なアーキテクチャを検討する予定である。

5. 謝辞

The authors thank National Chip Implementation Center (CIC) for EDA tool support and TSMC University Shuttle Program for process support. This work is supported in part by National Science Council of R.O.C. under contract number NSC98-2917-I-002-113.

6. 参考文献

- [1] T. Kurafuji, *et al.*, "A scalable massively parallel processor for real-time image processing," in ISSCC Dig. Tech. Papers, pp. 334-335, 2010.
- [2] T. Saegusa and T. Maruyama, "An FPGA implementation of real-time K-Means clustering for color images," *J. Real-Time Image Processing*, **2**(4), 309-318, 2007.
- [3] Y. Ma and T. Shibata, "A binary-tree hierarchical multiple-chip architecture for real-time large-scale learning processor systems," *Japanese J. Applied Physics*, **49**(4), 04DE08, 2010.
- [4] D. Pelleg and A. Moore, "X-Means: Extending K-Means with efficient estimation of the number of clusters," in Proc. 7th Int. Conf. on Machine Learning, pp. 727-734, 2000.