

I-055

疑似ローカルデコード画像を用いた H.264/AVC イントラ予測モード選択

Intra-prediction Mode Decision for H.264/AVC Using Pseudo Local Decoded Image

中村克行[†] 齋藤昇平[†] 横山 徹[†] 望月誠二[‡] 柴山哲也[‡] 岩田憲一[‡]

Katsuyuki Nakamura Shohei Saito Toru Yokoyama Seiji Mochizuki Tetsuya Shibayama Kenichi Iwata

1. はじめに

H.264/AVC [1][2] では、画像の持つ空間的相関を利用して圧縮率を高める画面内予測技術(イントラ予測技術)が採用されている。H.264 規格におけるイントラ予測では、デコード済みの近傍ブロックの隣接画素(被予測画素)を用いて、符号化対象ブロックのイントラ予測を行う。規格では、3種類のブロックサイズ(4x4, 8x8, 16x16)と9種類の予測モード(16x16では4種類)が用意されており、被予測画素を規定された予測方向にコピーすることで予測画像を生成する。H.264 エンコーダは、符号化効率を考慮して、これらのブロックサイズと予測モードのうち最適な1つを選択する。イントラ予測において、最適なブロックサイズと予測モードを選択する処理をイントラ予測モード選択と呼ぶ。

多くの H.264 ハードウェアエンコーダでは、リアルタイム処理を実現するために、パイプライン処理が用いられている。図1はインター予測とイントラ予測に関するパイプラインの構成例である。図1において、Coarse MEとFine MEステージでは、インター予測に関する粗密動き探索が行われる。Predictionステージでは、イントラ予測および予測画像生成が行われる。イントラ予測では、使用可能な予測モードごとにローカルデコード画像を生成してイントラ予測モード選択を行う必要があるが、ローカルデコード画像は直交変換/量子化/逆量子化/逆直交変換を経て生成されるため、処理量が非常に多い。このため、Predictionステージを1マクロブロックの処理時間内で各モードに対して行うためには、演算の並列化が必要となり、一般に回路規模が増加する。使用する予測モードの数を制限して処理時間を短縮するなどのアプローチ [3][4] もあるが、こうした方法では必ずしも最適な予測モードが選択されとは限らず、画質の劣化に繋がりがやすい。

そこで、本研究では、イントラ予測モード選択を予測画像生成と別のパイプラインステージで行うことで、1ステージへの処理負荷集中を避け、画質劣化を抑えながら回路規模を削減可能なイントラ予測方式を提案する。

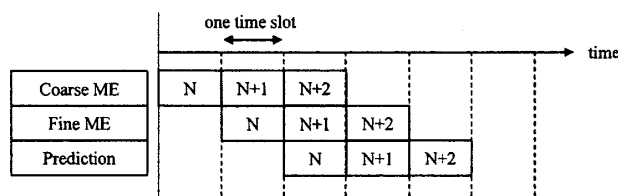


図1 予測画像生成に関するパイプラインの構成例

2. 提案方式

2.1 提案方式の概要

提案方式における予測画像生成処理の流れを図2に示す。本研究では、図に示されるように、イントラ予測モード選択と、予測画像生成を別のパイプラインステージに分ける。本来は、ローカルデコード画像を用いてイントラ予測モード選択を行えばよいが、パイプラインステージが異なるため、モード選択にローカルデコード画像を用いることはできない。そこで、本研究では、原画像を簡易的に符号化して疑似ローカルデコード画像(PLDI)を生成し、生成されたPLDIを用いてイントラ予測モード選択を行う。Predictionステージでは前ステージで決定された予測モードに従ってイントラ予測画像を生成すればよい。直交変換/量子化/逆量子化/逆直交変換処理や、イントラ予測モード選択で求められる並列処理は少なくなり、回路規模を大幅に削減することができる。以下、原画像からPLDIを生成する方法について述べる。

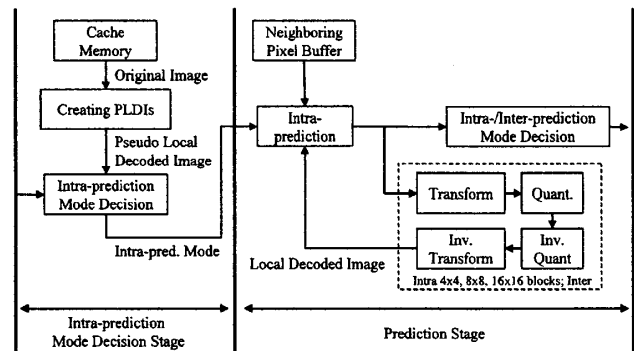


図2 提案方式における予測画像生成処理の流れ

2.2 疑似ローカルデコード画像(PLDI)生成処理

前述したように、ローカルデコード画像は直交変換/量子化/逆量子化/逆直交変換を経て生成される。提案方式の基本的アイデアは、これらの処理を簡略化することで原画像を簡易的に符号化することにある。本研究では、図3に示すように、アダマール変換を用いた簡略化によってPLDIを生成する。

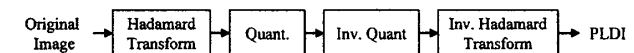


図3 PLDI生成処理の流れ

2.2.1 アダマール変換

まず、ブロック単位で入力される原画像をアダマール変換する。アダマール変換は加減算のみで実現可能な直交変換法であり、 n 次のアダマール行列 H_n を入力画素プロッ

[†] (株) 日立製作所 相込みシステム基盤研究所[‡] (株) ルネサステクノロジ

クに乗じることで高速に直交変換を行うことができる。入力画素ブロックを X 、アダマール変換による出力係数行列を Y とすると、次式によってアダマール変換を行う。

$$Y = \begin{cases} \frac{1}{4}H_4XH_4^T & (X \text{ is } 4 \times 4 \text{ blocks}) \\ \frac{1}{8}H_8XH_8^T & (X \text{ is } 8 \times 8 \text{ blocks}) \end{cases} \quad (1)$$

16x16 ブロックは 4x4 画素単位に分解してから変換を行う。

2.2.2 量子化・逆量子化

次に、アダマール変換によって得られた係数行列 Y を量子化する。DC 成分を量子化すると輝度値が大きく変動するため、各モードにおける PLDI 間の輝度差が大きくなる。そこで、各モード間の符号化コストのばらつきを抑えるために、量子化・逆量子化の際は DC 成分に対する処理は行わず、AC 成分のみを量子化する。

$$Z_{ij} = \begin{cases} Y_{ij} & (i = j = 0) \\ Y_{ij}/Q_{step} & (\text{otherwise}) \end{cases} \quad (2)$$

Z_{ij} は量子化後の係数、 Q_{step} は量子化ステップ幅を表す。なお、量子化の際は、量子化パラメータに応じて Q_{step} が決定されるため、この値を事前に計算し、ルックアップテーブル (LUT) に格納しておくことで処理を高速化することができる。

Z_{ij} を求めた後に逆量子化を行い、逆量子化係数行列 Y' を得る。

$$Y' = \begin{cases} Z_{ij} & (i = j = 0) \\ Z_{ij}Q_{step} & (\text{otherwise}) \end{cases} \quad (3)$$

ここでも、量子化処理と同様に、LUT を用いて処理を高速化することができる。

2.2.3 逆アダマール変換

最後に、逆量子化で得られた逆量子化係数行列 Y' を逆アダマール変換する。

$$X' = \begin{cases} \frac{1}{4}H_4Y'H_4^T & (Y' \text{ is } 4 \times 4 \text{ blocks}) \\ \frac{1}{8}H_8Y'H_8^T & (Y' \text{ is } 8 \times 8 \text{ blocks}) \end{cases} \quad (4)$$

こうして得られた X' が PLDI である。

3. 実験

3.1 実験条件

提案方式を JM11.0 [5] に実装し、符号化シミュレーションによって有効性を検証する。イントラ/インター予測モード選択の影響を無くすために全て I フレームで、ブロックサイズ選択の影響を無くすために、予測ブロックサイズを固定して実験を行った。実験画像として CIF サイズの Mobile & Calendar を用いた。表 1 に実験条件を示す。

表 1 評価実験の基本条件

Frame Length	300 [frames]
QP	28,32,36,40
GOP Structure	All Intra Frames
Intra Prediction	Intra 16x16, 8x8, 4x4 fix
Symbol Mode	CABAC

3.2 実験結果および考察

図 4 に提案方式と JM 実装の客観画質の差を示す。JM 実装と比較して、提案方式は最大で 0.26[dB] 程度の画質劣化にとどまった。PLDI を用いてイントラ予測モードを選択したため予測精度が低下したが、許容範囲内であると考えられる。なお、本実験では、ブロックサイズを固定して実験を行ったため、比較的大きな差が生じているが、全モードを含めたイントラ予測モード選択を行うことで、予測効率の低い予測モードが選ばれるケースは少なくなると考えられる。

提案手法では、直交変換/量子化/逆量子化/逆直交変換および、イントラ予測モード選択で求められる並列処理は極めて少なくなる。イントラ予測モード選択と予測画像生成を同一ステージで行うアーキテクチャと比較して、250kGate 程度の回路規模削減効果が期待できる。

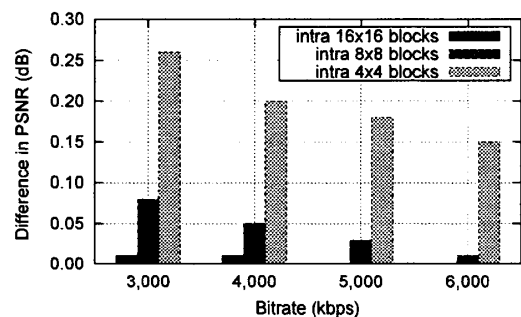


図 4 客観画質比較

4. まとめ

本研究では、イントラ予測モード選択を予測画像生成と別のパイプラインステージで行う方式を提案した。提案方式では、原画像を簡易的に符号化して疑似ローカルデコード画像 (PLDI) を生成し、PLDI に基づいてイントラ予測モード選択を行う。JM 実装と比較して、提案方式は許容可能な画質劣化で大幅な回路規模削減を実現できた。

参考文献

- [1] Joint Video Team (JVT) of ISO/IEC MPEG & ITU-T VCEG: "Text of ISO/IEC 14496 10 Advanced Video Coding 3rd Edition," 2004.
- [2] Iain E.G. Richardson: "H.264 and MPEG-4 Video Compression: Video Coding for Next-generation Multimedia," John Wiley & Sons, Ltd., 2003.
- [3] F. Pan, X. Lin, S. Rahardja, K. P. Lim, Z. G. Li, D. Wu, S. Wu: "Fast mode decision algorithm for intraprediction in H.264/AVC video coding," IEEE Trans. Circuits and Systems for Video Technology, vol.15, no.7, pp. 813-822, 2005.
- [4] J. F. Wang, J. C. Wang, J. T. Chen, A. C. Tsai, A. Paul: "A novel fast algorithm for intra mode decision in H.264/AVC encoders," IEEE Intl. Symposium on Circuits and Systems (ISCAS), pp. 3498-3501, 2006.
- [5] Joint Video Team (JVT): "H.264/AVC Reference Software," <http://iphome.hhi.de/suehring/tml/>.