

## FPGA ベース並列マシン RASH の SAR 画像再生処理への適用検討 (2)

5H-4

## — 市販 DSP システムとの比較検討 —

水野 政治<sup>†</sup> 浅見 廣愛<sup>†</sup> 飯田 全広<sup>‡</sup> 中島 克人<sup>†</sup> 森 伯郎<sup>†</sup><sup>†</sup>三菱電機 (株), <sup>‡</sup>三菱電機エンジニアリング (株)

## 1 はじめに

近年のFPGA(Field Programmable Gate Array)の高速化,大規模化を背景に,その柔軟性を活かした,再構成可能な可変構造型計算機が注目されている.筆者らは,10万ゲート相当のFPGAをベースとした並列マシンRASH(Reconfigurable Architecture based on Scalable Hardware)を試作し,各種応用への適用性について研究を進めている<sup>1)2)3)</sup>.その一環として,合成開口レーダ(Synthetic Aperture Radar, SAR)の画像再生処理<sup>4)</sup>を取り上げ,RASH上での実現方式を検討した<sup>5)</sup>.本稿では,この有効性を確認するため,市販のDSP(Digital Signal Processor)ボードを用いたシステム上で同処理を実行する場合の性能及び規模を見積り,RASHでの結果と比較検討する.

## 2 市販 DSP システム

市販のDSPシステムとしては,米国等でSARの処理装置として実績のある,米Mercury Computer Systems, Inc.<sup>6)</sup>のDSPボードを選択した.Mercury社のDSPボードは,Analog Devices社のDSP,SHARC(ADSP-21060,40MHz)を複数個搭載するものである.DSP間は,RACEwayと呼ばれる高速データ転送路で接続される.RACEwayは,6ポートのクロスバ・スイッチを基本とするネットワークで,1ポート当り160MByte/secのバンド幅を有する.Mercury社のDSPボードの概略構成を図1に示す.

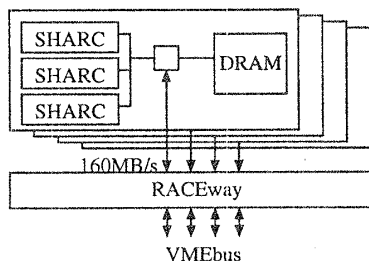


図1: 市販 DSP システムの構成

A Study on the Applicability of FPGA-based Parallel Machine "RASH" for Synthetic Aperture Radar Processing (2) - Comparison with a Commercial DSP System -

Masaji Mizuno<sup>†</sup>, Hiroai Asami<sup>†</sup>, Masahiro Iida<sup>†</sup>, Katsuto Nakajima<sup>†</sup>, Hakuro Mori<sup>†</sup>

<sup>†</sup>Mitsubishi Electric Corp., <sup>‡</sup>Mitsubishi Electric Engineering Co., LTD.

## 3 市販 DSP システム上での SAR 画像再生処理

SAR 画像再生処理は, RASH の場合<sup>5)</sup>と同じく,

- レンジ-ドップラ アルゴリズム (図2, レンジマイグレーション補正は対象外)
- 入力データは, 実数部, 虚数部各8bit. レンジ数, アジマス数各8K ポイント.
- レンジ相関長, アジマス相関長共に1K ポイント.

を前提とする.

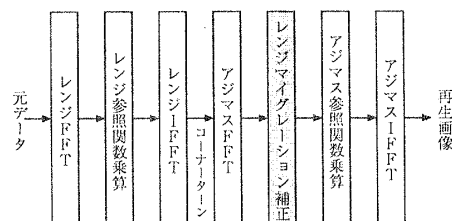


図2: SAR 画像再生処理

## 3.1 処理方式

SAR 画像再生処理を, 複数のDSPを用いて並列処理する.SAR 画像再生処理の並列処理方式は種々考えられるが, ここでは最も単純である次の並列処理方式を想定する.

1. レンジ圧縮: 入力データをレンジ方向に分割し, 各DSPでは与えられたデータに対して, レンジFFT, レンジ参照関数乗算, レンジIFFTを処理する.
2. コーナーターン: レンジ圧縮の結果をDSP間で転送する.
3. アジマス圧縮: レンジ圧縮後のデータをアジマス方向に分割し, 各DSPで, アジマスFFT, アジマス参照関数乗算, アジマスIFFTを処理する.

## 3.2 性能の見積り

Mercury社のDSPボードでは, 付属の数値演算ライブラリを使用することによって, ほぼカタログ通りの性能が得られることを確認している.そこで,これを前提に, 複数のDSPを用いた場合の処理時間を机上計算に

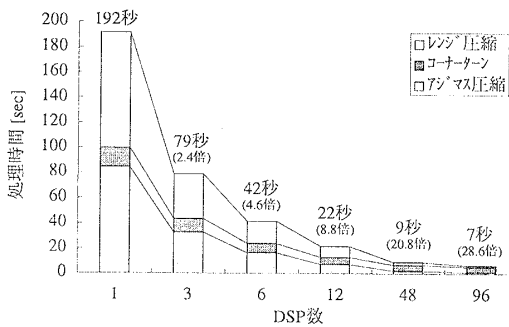


図3: 市販DSPシステムの処理時間(机上見積り)

よって算出した。図3は、各DSP数における処理時間を示すものである。

このように、市販DSPシステムでは、DSP数の増加に伴いコーナーターン、すなわちDSP間のデータ転送が支配的となり、性能向上の妨げとなることわかる。また、上記の処理時間の他に、各DSPへの入力データの分配及び処理結果の集約が必要である。この入出力には324MByte分のデータ転送が生じる。これをVMEバス(実効性能8MB/sと仮定)を使用して行う場合には40.5秒、RACEway(実効性能120MB/sと仮定)経由では2.7秒の入出力時間を、図3の各値に加算して考える必要がある。

### 3.3 規模の見積り

市販のDSPシステムを使用する場合には、搭載可能なメモリ容量の制約を受ける。上記で示したMercury社のDSPボードの場合には、3DSPに1つ付加されるDRAMの最大容量は(現時点で)64MBである。このDRAMには、OSやアプリケーションプログラム等も格納されるため、仮に半分の32MBが使用可能であると仮定すると、処理に必要なデータ(1GB)を格納するためには96DSPが必要である。すなわち、今回想定したSAR画像再生処理を実現するためには、96DSP以上からなるDSPシステムを構築する必要がある。

## 4 RASHとの比較

以上の市販DSPシステムでの検討結果と、RASHでの検討結果<sup>5)</sup>とを表1に示す。

- 現行のRASH、すなわちデータボードで拡張を行わない場合の処理時間は、市販DSPシステムにおいてVMEバスを経由し入出力を行う場合と同程度である。つまり、いずれのシステムにおいても入出力のデータ転送時間が主となり、演算能力の差は表面化しない。
- RASHでは、メモリやDSPをデータボードで拡張することによって、入出力を除いた演算時間のみを

表1: RASHと市販DSPシステムとの対比

	RASH			市販DSPシステム
	拡張なし	メモリを拡張	DSPを拡張	
処理時間	48秒	24秒	22秒	47秒 <sup>*1</sup>
(入出力を除く)	-	12秒 <sup>*3</sup>	6秒 <sup>*3</sup>	10秒 <sup>*2</sup>
構成(ボード数)	6枚	3枚	2枚	8枚
(FPGA数)	48個	24個	16個	-
(DSP数)	-	-	4個	96個

\*1 入出力をVMEバス経由で行う場合

\*2 入出力をRACEway経由で行う場合

\*3 演算ボード6枚(FPGA48個)で処理する場合

比較すると、市販DSPシステムと遜色ない性能が得られる。ただし、この場合もデータ転送がボトルネックとなり、市販DSPシステム(RACEway経由で入出力)に比較し、2倍強の処理時間を要する。

- RASHでは、市販DSPシステムに比較し、必要となるハードウェア量は小さい。

すなわち、RASHでは、比較的小規模で高い処理能力が得られるものの、データ転送がボトルネックとなり性能劣化が生じていることがわかる。既存のPCIバスのDMA転送のサポート、別途高速なデータ転送路を拡張する等の改良により、より高い処理能力を引き出すことができるものと考えられる。

## 5 まとめ

今回、一応用例としてSARの画像再生処理を取り上げ、RASHと市販DSPシステムとでそれぞれ実現した場合を比較した。SAR画像再生処理は、データ量及び演算量が大きな処理として知られている。RASHでは、このような大規模なデータを扱うような処理において、メモリやデータ転送を拡張/改良することにより、市販のDSPシステムと遜色ない性能が得られることを確認した。今後も、種々の応用へのRASHの適用性について研究を進めていく予定である。

### 参考文献

- 1) 中島, 他: 「FPGAベース並列マシンRASH」, 並列処理シンポジウムJSP'99(1999).
- 2) 浅見, 他: 「FPGAベース並列マシンRASHマシンのシステム機能と構成」, 情報処理学会第58回全国大会, 1H-09(1999).
- 3) 飯田, 他: 「FPGAによる並列暗号解析装置の構成(1)」, 情報処理学会第58回全国大会, 5N-08(1999).
- 4) Curlander, J. C. and McDonough, R. N.: "SYNTHETIC APERTURE RADAR Systems and Signal Processing", John Wiley & Sons, Inc. (1991).
- 5) 浅見, 他: 「FPGAベース並列マシンRASHのSAR画像再生処理への適用検討(1) - RASHでのSAR画像再生処理の実現方式 -」, 情報処理学会第59回全国大会, 5H-03(1999).
- 6) <http://www.mc.com/>