

Hardware・Softwareを両立させた情報システムの研究テーマとその実証方法

2 S - 3

遠藤 祐 小泉 寿男

東京電機大学理工学部

1. はじめに

大学におけるコンピュータサイエンスの教育カリキュラムの検討が国内外で行われ、国内でも具体的な提言がなされている[1]。システム工学及びソフトウェア系の比重が多い学科において、H/W 技術を如何に修得させていくか、卒業研究テーマの選定をどう結び付けていくかが課題である。本稿では、ハードウェア(H/W)とソフトウェア(S/W)を両立させ情報システム工学の研究テーマと教育との連携の試みを述べる。

2. H/W・S/Wを両立させた卒業研究テーマ

2. 1 研究の目標

H/W, S/W の両方の技術習得のために、学部生卒業研究テーマとして H/W・S/W の Co-Design 技法をとりあげる。Co-Design 技法は、システム開発の目標達成のため必要な機能・性能の具体化にむかって、H/W, S/W の並列設計を行う技法である。Co-Design では、モーリングとシミュレーション技術を相互に乗り入れながら進めることにより、機能と性能の割付分担、H/W, S/W の機能役割分担すなわち Tradeoff により、目標を満足するシステム、サブシステムを迅速に構築する設計をめざす。

モーリングは、制御対象と設計対象を別々に作成し、その上で両者を結合させた全体モデル作成する。この全体モデルを設計過程における仕様の確認・検証モデルと

する[2]。設計対象モデル上で H/W, S/W の割付分担を行い、H/W 部分は論理設計 CAD を使って電子回路設計し、設計結果を FPGA (Field Programmable Gate Array) によって H/W 化する。S/W 部分は仕様を詳細化して C 言語でプログラミングし、コンパイル結果をマイコンのメモリ上にローディングする。両者を評価ボード上に組み立て、出力装置と組み合わせて実時間で動作確認を行う。

本テーマには、システム工学におけるモデリング技術、論理回路設計と FPGA 化による H/W 技術、ソフトウェア設計とプログラミングによる S/W 技術が含まれる。したがって、本テーマは、H/W, S/W を組み合わせた情報処理システムを構築する能力を養わせ、これらの上に研究課題の高度化を図ることを目標とする。

2. 2 Co-Design 方式のフロー

本研究では、Co-Design 方式の検証のための制御対象として、ITS (高度道路交通システム) の1つである「安全運転の支援」を選択した。Co-Design 方式のフローを図1に示す。

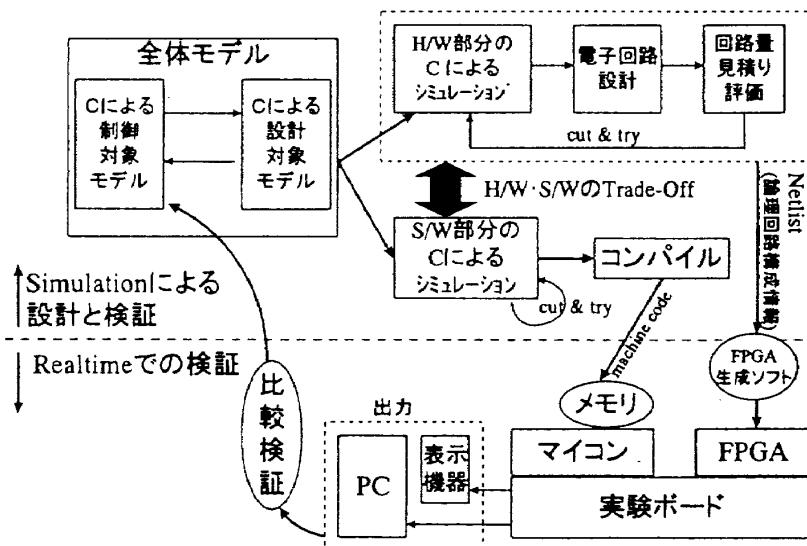


図1 Co-Design方式のフロー

A Research theme combining Hardware and Software in Computer Engineering Course of University and Its Evaluation Method.

Yu endo, Hisao Koizumi

Department of computers and systems engineering Tokyo Denki University
E-mail:{yu,koizumi}@k.dendai.ac.jp

まず、制御対象であるITS機能のモデリングを行う。実際にステアリングの舵の部分や、画像処理を行った後の出力結果を人間に伝えるための機能をおこなう。さらに、制御対象モデルと、実際に制御と画像処理等を行う設計対象モデルを作成し、両者を結合する。それらをシミュレーションによって計算し、H/W規模、コスト、性能、時間、man machine interfaceなどの観点から最適なH/W、S/Wの割付分担をする。つぎに、分担されたH/W、S/Wそれぞれに対し、電子回路設計、プログラミングをする。H/Wは、全体のモデリングの時点でCで組まれたものを電子回路に置き換え、構成しなおし、シミュレーションや回路量見積もり繰り返しながら、Cで組まれていた目標モデルを目指す。このH/W、S/Wともシミュレーションの段階で、最適な処理のために役割分担のTrade-Offを行う。

電子回路の設計結果であるNetlistをFPGAにマッピングしてH/W化し、FPGA動作ボードを活用して、I/Oインターフェース経由にてS/W稼動部分と連動させる。S/W部分のプログラムはコンパイルしたのちマイコンのメモリ上にロードし、実験ボード上でH/W部分と結合し、動作結果を表示機器、ITS模擬パソコンに出力する。その結果を予め作成してある制御対象モデルのミュレーション結果と目視によって比較検証し、必要であれば最適割付分担やアルゴリズム改善をし目的システムの完成を目指す。ITSの画像処理の設計においては、設計者が設計結果のミュレーション画面を見ながら電子回路構成をCut and Try式に作り上げていく方式をとる。

2.3 ITSにおける「安全運転の支援」設計

本研究のCo-Design方式を検証する例としてとりあげたITSにおける「安全運転の支援」の処理内容およびH/W・S/Wの役割分担の検討状況を図2に示す。

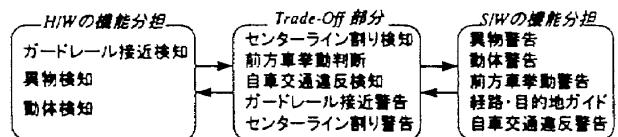


図2 ITSにおける「安全運転の支援」設計

H/Wの機能分担にガードレール接近検知、異物検知、動体検知とそれらの画像処理、S/Wの機能分担に異物警告、動体警告、前方車挙動警告、経路・目的地ガイド、自車交通違反警告を割付ける。H/W、S/W間のTrade-Offの対象となっているものには、センターライン割り検知、前方車挙動判断、自車交通違反検知、ガードレール接近警告、センターライン割り警告などがある。これらの機能が図1に示した設計対象モデルであり、この設計対象モデルがCo-Design対象となる。

3. 教育内容検討への反映と研究の高度化

本テーマの研究過程で得られる所見と討議結果は、H/W、S/Wの教育カリキュラム、学生実験内容に反映させていくことが可能である。一方、H/W、S/Wの組合せシステム構築能力醸成の基盤をベースに、次項に挙げるようなCo-Designに関する研究課題の高度化が図れる。

- ①創造性重視のトップダウン設計法
- ②トレードオフの高度化
- ③感性設計方法
- ④モデルの高度化とモデル結合の高度化

参考文献

- [1] 情報処理学会情報処理教育カリキュラム調査委員会:大学の理工系学部情報系学科のためのコンピュータサイエンス教育カリキュラム J 97, 情報処理学会, 1997年11月.
- [2] Hisao Koizumi, Katsuhiko Seo, Fumio Suzuki, Yohsuke Ohtsuru, and Hiroto Yasuura, "A Proposal for a Co-design Method in Control System Using Combination of Models", IEICE Trans. on Information and Systems, vol.E78-D No.3, March, 1995, pp.237-247.