

2 レベル脳型コンピュータのための構造連想メモリ

5 A G - 7

金子悟士 荒木宏行 酒居敬一 阿江 忠

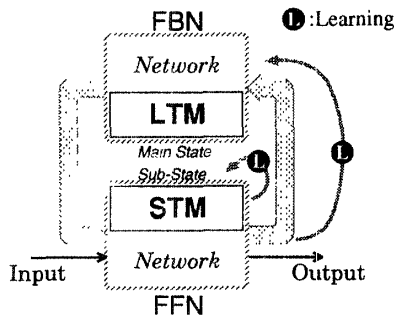
広島大学工学部第2類回路システム知能情報工学研究室

1 はじめに

連想メモリとしては内容参照メモリ (CAM) がよく知られているが、リアルタイム処理を目指し、コンピュータアーキテクチャの高速化への要求の中、CAM等の連想メモリが多く用いられるようになり、その必要性は増加してきている。一方、ニューラルネットワークも広い意味での連想メモリであり [1]、そのハードウェア化も依然研究途上にある。ニューラルネットも脳型コンピュータとして位置づけられるが、階層構造を有する2レベル脳型コンピュータはアーキテクチャ的な見地からは重要であると考えられる [2]。本稿では、2レベル脳型コンピュータのための構造連想メモリ (Structure-Association Memory ;SAM) を提案し、その構成を論じる。

2 2レベル脳型コンピュータ

2レベル脳型コンピュータは、図1のように、STM(Short-Term Memory)、LTM(Long-Term Memory)の二種類のメモリが結合された、階層構造をもつメモリーベース・アーキテクチャである [1][2]。



STM: Short-Term Memory
LTM: Long-Term Memory

図1 メモリーベース・アーキテクチャ

2レベル脳型コンピュータにおいて、外部からの情報は、まずSTMに取り込まれ入力データから必要な情報の抽出が行われる。抽出されたデータは、LTMに送られ、LTMにおいて入力データの構造の連想という処理を行い、処理結果を格納する [3]。本稿で提案する構造連想メモリSAMは、2レベル脳型コンピュータにおけるLTMに相当するものである。ドライビングインストラクターロボットの例では、カメラからの画像をSTM部で抽出し、その情報をLTM (SAM) に転送して処理を行う。

3 Structure Association Memory (SAM)

従来のコンピュータアーキテクチャでは、メモリは単にプログラムやデータの格納場所であり、能動的な処理はおこなっていなかった。しかし、ここで提案するSAMは、“構造の連想”という処理も含むメモリである。

SAMの基本操作は、従来のCAMと同様に、ある入力に対する要素のマッチングである。しかし、SAMとCAMでの要素のマッチングには、次のような違いがある。CAMでの要素のマッチングとは単に内容一致の検出であったのに対し、SAMにおける要素のマッチングは、内容の一致するものがあれば、その内容を出し、内容が一致しなければ、システムに依存した類似度の候補をいくつか挙げ、その候補から入力に、より近い新しい要素を合成する。

3.1 構造の連想

ここでは、SAMの特徴である構造の連想について述べる。SAMでは、構造を空間的構造・時間的構造としてとらえていく。この構造の連想は、構造の学習段階と学習結果の利用段階では、その処理内容に多少の違いがあるがそのことに関しては、後述することとする。

3.2 空間的構造

空間的構造とは、ある時刻tでの入力に対し、その時刻での空間的な構造、ドライビングインストラクターロボットにおいては、自分の車の前方や後方（これはシステムに依存）の危険判定対象物（車や人等）と自分との位置関係を示す。

当面、空間的構造は、2次元のビット列を対象とする。例えば、図2に示すようにウィンドウを設定し、ウィンドウ内において1は危険判定対象物を示し、0は危険判定対象物がないことを示す。また、中心の■は、自分の位置を示す。

1	0	0
0	■	1
1	0	0

2次元ビット表現
1000
1100

図2 2次元ビット表現

この2次元のビット列で表現された空間的構造は“東”と対応づけられるから、東の上で構造を連想する。

図3において、東の上でのデータを全て記憶しよ

うとすると、ウィンドウが大きくなるにつれて、データを記憶するための記憶領域が非常に大きくなる。そこで、全てのデータを記憶するのではなく、図3においてデータの示してあるものだけを記憶し、束の上で格納されていないデータは、格納されたデータから連想する。

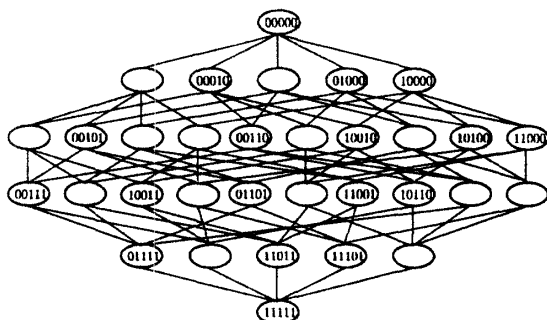


図3 空間的構造の束表現

3.3 時間的構造

時間的構造とは、ある時刻 t と連続する $t+1, t+2, t+3, \dots$ での空間的構造をシステムに依存する時間で区切り、その時間での空間的構造の変化をとらえるというものである。この時間的構造は“群”に対応させその構造を連想する。これにより、ドライビングインストラクターロボットにおいては、時間的に変化する道路状況を認識・連想し、将来的には、車の自動運転への適応を目標とする。

4 SAMのシステム構成

4.1 システム構成

本稿で提案する構造連想メモリにおいて、構造の連想という処理はその処理アルゴリズムに大きく依存する。ここでは、処理アルゴリズムの一部をハードウェアでサポートし、ハードリアルタイムシステムへの応用を目標とする。今回、ハードウェアでサポートする処理として空間的構造における束の上での構造の認識を挙げ、そのハードウェアの概要を述べる。

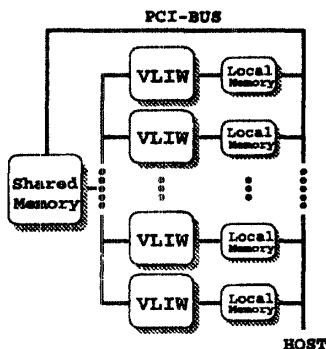


図4 SAMシステム概略

SAMのシステム全体としては、図4のような構成を想定し、“構造の連想”という処理を行う補助プロセッサとして、VLIWプロセッサを採用する。また、このSAMはPCIバスを介してホストコンピュータに接続され、制御されるものとする。

4.2 ハードウェア構成

先に学習段階と学習結果の利用段階に処理の違いがあることを述べたが、学習段階での処理は、実時間性よりもその信頼性に重点をおかなければいけない。従って、この学習段階での処理は主にソフトウェアがサポートする。一方、学習結果の利用段階、ドライビングインストラクターロボットの例では実際に車を走らせSAMからの情報を利用して運転を行う際は、実時間性が重要になる。そのため、学習段階で格納されたデータをより高速に参照することが必要であり[4]、ここをハードウェアでサポートする。

この格納データへの高速なアクセスに関しては、光バス接続[5]やメモリウォール問題の改善等のアプローチもなされているが[6][7]、ここでのアプローチは、束の上でのデータをメモリへのアドレスに対応させ、従来のCAMを2次元に拡張して利用し、さらに専用のアドレス生成回路を付加して、2次元ビット列に対する連想処理を高速に行うというものである。

このアドレス生成回路は、入力に応じてプロセッサから出力されるアドレスと束の上での入力データの上位、下位それぞれのアドレスを出力する。格納データと一致する入力に対しては、CAMの特徴を生かし、高速にデータを参照する。未知の入力に対しては、アドレス生成回路により生成されたアドレスから束の上での上位、下位のデータを参照し、このデータをもとにニューラルネット等の高速性を取り入れた処理アルゴリズムにより、出力データを生成する。

5 むすび

本稿では、2レベル脳型コンピュータにおける構造連想メモリを提案し、ドライビングインストラクターロボットを例にとりその概要を述べた。

今後は、SAMの詳細の決定、シミュレーションによる評価を行う。また、エミュレータボードを製作し、実際にSAMを動作させる予定である。

参考文献

- [1] 阿江忠, “神経回路網と機能メモリ”, 情報処理, Vol.32, No.12, pp1301-1309, 1991.
- [2] T. Ae, H. Fukumoto, S. Hiwatashi, “Special-Purpose Brainware Architecture for Data Processing”, (To appear in Lecture Notes in Computer Science, SpringerVerlag), 1997.
- [3] 阿江忠, 酒居敬一, 荒木宏行, 片川健一, 樋渡咲, 金子悟士, “2レベル脳型コンピュータの道路交通システムへの応用”, 信学技報, Vol.97, pp81-88, 1997
- [4] 西田健次, 戸田賢二, “実時間処理のためのハードウェアアーキテクチャ”, 情報処理, Vol.35, No.1, pp26-33, 1994
- [5] 金子悟士, 酒居敬一, 阿江忠, “OEICによる並列処理”, 情報研報, 96-ARC-116, 1996
- [6] 松本尚, 平木敬, “Memory String Architecture”, 情報研報, Vol.96, No.106, 1996
- [7] D. Litaize, et. al.: “Multiprocessor with a Serial Multipoint Memory and a Pseudo Crossbar of Serial Links Used as a Processor-Memory Switch. ACM Computer Architecture News, Vol.17, No.6, pp.8-21, 1989