

データベースプロセッサ GREO-1F ハードウェアソータ

1R-2

・山崎 高日子¹、武田 保孝¹

1)三菱電機（株）情報通信システム開発センター

1.はじめに

データベースプロセッサ GREO-1F に搭載する、ハードウェアソータの開発をおこなった。ハードウェアソータは、ソートプロセッサを複数個接続することにより、パイプラインマージソートをおこなう基本機能を持つ。この高速ソートプロセッサは、従来の GREO に搭載されているソートプロセッサに対し、新規アーキテクチャを採用することによって、高速化、高機能化を実現した。本稿では、高速ソートプロセッサの新規アーキテクチャについて報告する。

2.ハードウェアソータの原理

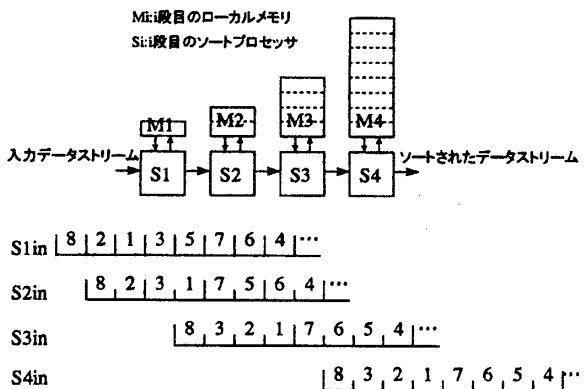


図1.ハードウェアソータの構成とパイプラインマージソート
図1のように、Siに到着する長さ 2^{i-1} のレコードからなるソートされたストリング（以下ストリング0とする）を自メモリ Mi にロードし、続いて到着する同様のストリング（以下ストリング1とする）とをマージして長さ 2^i のストリングを生成し、Si+1 に送出する。これを繰り返してソートを実現する。

3.メモリページ管理方式による高速化

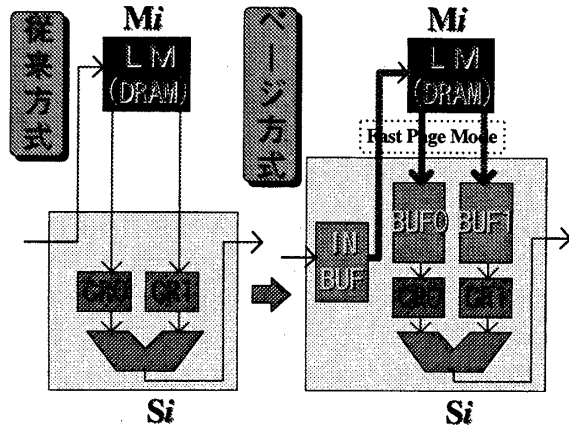


図2.新旧ソートプロセッサの構造

図2にソートプロセッサの構造を示す。前段から入力された2本のストリングは、ローカルメモリを経由して、ストリング0は比較レジスタ CR0 に、ストリング1は比較レジスタ CR1 にそれぞれ先頭から1ワード単位で読み出していき、比較器でレコード単位に大小を決め、大きいレコードを先に出力する。小さいレコードは、次のレコードと同様に比較されるために残る。従来 GREO では DRAM メモリに対し、1ワード単位で Read/Write していたので、アドレスのセットアップのオーバーヘッドがあった。GREO-1F ではソートプロセッサ内にメモリ書き込みのためのバッファ (INBUF)、メモリ読み出しのためのバッファ (BUFO, BUF1) をおき、バッファサイズ単位 (ページ単位) でメモリに連続 Read/Write する。

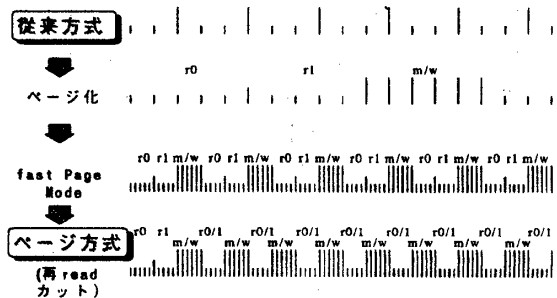


図3.ページ管理方式による動作の模式図

このメモリページ管理方式による動作の模式

A Hardware Sorter On GREO-1F
Takahiko YAMAZAKI, Yasutaka TAKEDA,
Mitsubishi Electric Corp.
Information And Communication Systems Development Center
Ofuna, Kamakura, Kanagawa 247 Japan

図を図3に示す。図中 r0 はローカルメモリからストリング0のページをロードすることを示し、r1 はストリング1のページをロードすることを示す。r0/1 はストリング0/1 いずれかをロードすることを示す。また、m はロードされたストリング0,1 を比較しつつ次段のソートプロセッサに出力し、/w は出力と同時に前段から入力されたストリングデータをローカルメモリにストアすることを示す。

GREGO-1F におけるページ管理方式による高速化は、次の2点により実現された。

- ① ページ化によって、ローカルメモリのアクセスに DRAM の Fast Page Mode が使用可能となり、サイクルが大幅に短縮された。
- ② ページ方式では比較によって負けたページも、図2に示した BUF0, BUF1 に残っているので再度ローカルメモリからロードする必要がない。したがって、図3の Read/Read/Write の2番目のリードは不要で、Read/Write となり、サイクル数が2/3に短縮された。

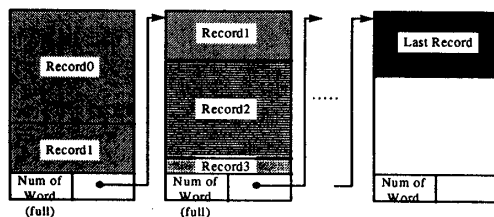


図4. ページの構造

GREGO-1F でローカルメモリ内に格納されるストリングの構造を図4に示す。ページのサイズは、256B に設定した。1 ページを超えるサイズのストリングは複数のページに格納される。ページはリスト構造で連結しており、データ部のほかにポインタとページ内データワード数が格納されている。

メモリページは以下のように管理される。

- ① ソート開始以前には、すべてのメモリページは空きページリストとして、連結されている。
- ② ストリングが到着すると、空きページリストの先頭からページをとりストリングデータを格納する。
- ③ ストリングデータがソートプロセッサ内バッファ(BUF0/BUF1)に読み込まれると、メモリ上のデータは不要となるので、そのページは空きページリストの末尾に戻される。

4. 高機能化

GREGO-1F では、従来マイクロプロセッサで行っていた以下の機能をソートプロセッサの付加機能として実現した。その結果マイクロプロセッサ部の負荷を軽減し、一層の高速化を実現した。

4.1. 昇降順チェック

GREGO においては信頼性向上のため、ソートが正しく行われたかソート後にチェックする昇降順チェック機能がある。

従来 GREGO では、マイクロプロセッサで行っていたが、GREGO-1F においては、ソートプロセッサで実行する。

すなわち、ソートプロセッサは昇降順チェックするモードを持っており、モードの切り替えはデータに先立つ初期化ワードによって行う。

4.2. 重複キー処理

レコードの勝敗を決めるキーフィールドの値が同一で、勝敗が見つからない場合を重複キーとよぶ。

GREGO-1F においては重複キーの処理は、以下の4つのモードを選択できるようになっている。従来はマイクロプロセッサが判断して処理していた。

1. エラー
2. 重複削除
3. FIFO(先入れ先出し)
4. LIFO(後入れ先出し)

この機能についても、GREGO-1F ではソートプロセッサがサポートしており、ソート処理開始時にモードの指定を行う。

5. 実装

設計は、Verilog-HDL によって RTL 記述したものを論理合成した。

回路規模はソートプロセッサ2段分を1石に入れ、191KTr(0.7ミクロン)である。

6. おわりに

GREGO-1F に搭載する高速ハードウェアソータについて報告した。今後はより高速なローカルメモリを使用する、バスバンド幅を拡大するなど、転送のスループットをさらに大きくできるようなアーキテクチャを検討していく予定である。

参考文献

[1]山岸 義徳他

「データベースプロセッサGREGO-1F7-キータ」

情報処理学会第53回全国大会