

汎用計算機のマイクロプログラム検証*

6L-2

†中村 歩 †染谷 哲 †田中 政吉
 †野村 進之 †龍門 正樹 †田中 順子

†(株)日立コンピュータエレクトロニクス †(株)日立製作所 汎用コンピュータ事業部

1. はじめに

大形汎用計算機のマイクロプログラムは、高速化論理の制御やアーキテクチャの拡充なども相俟って増大の一途をたどっている。

大形汎用計算機に採用されている水平型マイクロプログラム（以下、 μP と記す）の開発では、高速処理を実現するためにハードウェアの並列動作を考慮しながら開発しなければならない。

このような μP では、そのデバッグ、検証環境も高精度のものが要求される。

本論文では、日立製作所 HITAC Mシリーズ処理装置に搭載される μP のデバッグ、検証に用いる支援ツールについて述べる。

2. 検証ツール

μP の検証には、以下に示す四つの段階がある。

- 1) μP 開発時のハードウェア仕様上の制限を検証する、 μP ルールチェッカを使用した静的検証
- 2) μP シミュレータを使用した動的検証
- 3) 超高速論理シミュレータを利用した論理シミュレーションでの検証
- 4) 実機を使用した検証

この中で、 μP ルールチェッカと μP シミュレータは、ワークステーション上で動作し、他はメインフレーム上での検証となる。

以下、1), 2)に示した μP をワークステーション上で検証するためのツールについて述べる。

2.1 静的検証

μP ルールチェッカは、 μP ソースとマイクロ命令仕様を入力として、 μP が通過し得る全パスの組

合せを導出し、マイクロ命令（以下、 μ 命令と記す）の仕様上の制限事項をタイミングや条件に左右されることなく静的に検証する。

図1にシステム概要図を示す。

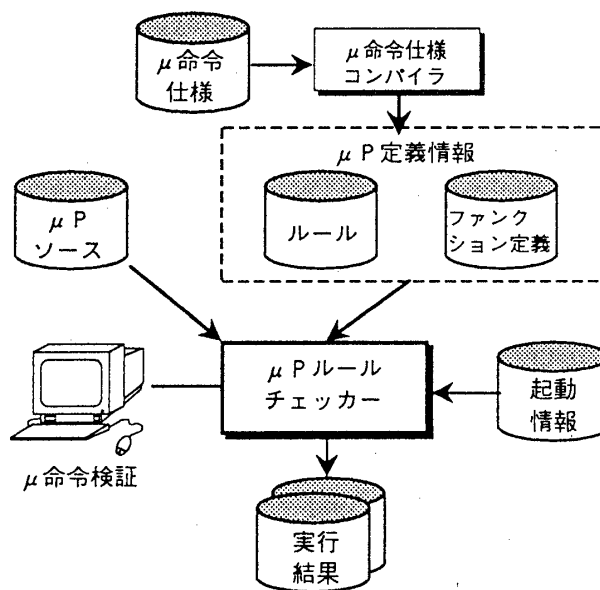


図1 μP ルールチェッカ システム概要

以下に、主な特徴を挙げる。

- ・ハードウェア仕様上の μ 命令使用制限ルール、 μP ソース記述形式などの検証条件や特別な役割の μ 命令名等、検証対象の全ての定義を μ 命令仕様より自動抽出
- ・ μP ソースに明示されぬ不特定多数へのパスは、全可能性のパス先との組合せをトレース
- ・検証対象を特定命令や部分等に限定可能
- ・パスの合流やサブルーチン等による同一部分への重複検証回避
- ・ μP ソースの記述形式違反や未定義 μ 命令の指摘

上記より、以下の効果を得ることができる。

- ・開発過程に於ける仕様の変更に柔軟な、常に最新情報での検証を実現

* Verification of Micro-Program for

Large-scale Processor

† Hitachi Computer Electronics Co.Ltd.

‡ Hitachi, Ltd. General Purpose Computer Division

- ・ 人手による洩れや誤りの入る余地がなく、低工数高精度の検証を実現
- ・ μ Pソースの記述ミスと制限違反との切分けにより誤指摘を削減し、違反修正時の負担を低減
- ・ 必要な部分、命令のみの検証や重複処理の回避による処理効率の向上

また、次の機能も併せ持ち、 μ P開発を支援している。

- ・ 任意 μ 命令の使用箇所リストアップ機能
- ・ ルート単位での通過バストレース、サイクル数等の情報採取機能

2.2 動的検証

μ Pシミュレータは、 μ Pソースと μ 命令仕様を入力として、 μ Pを1ステップ毎に読み出し・解読して、各フィールドごとにハードウェア動作をシミュレートする。 μ 命令をシミュレートするために必要な情報（オペレーション）は全て μ 命令仕様に定義されている。

図2にシステム概要図を示す。

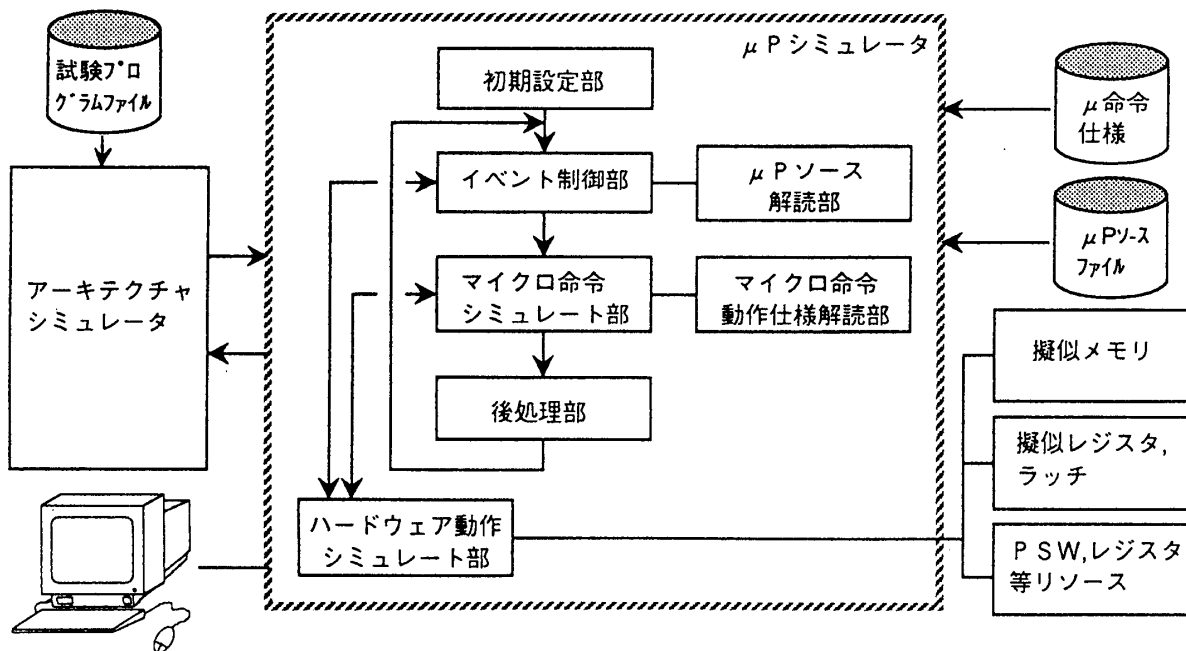


図2 μ Pシミュレータ システム概要

以下に、主な特徴を挙げる。

1) シミュレーション形式

- ・ μ Pの任意のポイントから対話型による実行
- ・ アーキテクチャシミュレータとの連動により、実機に近い環境で試験プログラムを実行

2) μ Pソースはコーディング後の生ソースを使用

3) デバッグ機能

- ・ μ Pアドレス、命令アドレス、メモリのフェッチ/ストア等のコンペアストップ
- ・ 擬似レジスタ/ラッチ、疑似メモリ、PSW等の各種リソースの表示、設定
- ・ トレース機能として、ステップ毎のアドレス、1サイクル毎のレジスタ、ラッチのデータ採取及びショートループ時のトレーサフォルト等

4) 機種毎に固有なハードウェア動作を μ 命令仕様で全て吸収しているため、シミュレータの汎用性が保たれている。

3. まとめ

μ Pルールチェッカ、 μ Pシミュレータによる検証を実施することで、論理シミュレーション及び、実機における μ P不良を大幅に削減することが可能となり、開発期間の短縮、開発工数を低減することができる。