

論理回路のトップダウン設計における分割操作の適用可能性について

5L-9

大和 明宏[†] 新井 浩志[‡] 深澤 良彰[†]

[†]早稲田大学理工学部 [‡]千葉工業大学工学部

1 はじめに

大規模な論理回路はトップダウンに設計することが主流になってきている。しかし、従来の回路図エディタを用いたトップダウン設計では、ブロックを詳細化する際の基準が存在しないため、ブロック間の機能的関係が不明瞭になることがある。このような欠点を改良するために、我々は回路図エディタ SCHET[1] (SCHematic Editor for Top-down design) の研究をおこなってきた。SCHETでは、ブロック間の機能的関係を逐次、並列、フィードバックという3種類に限定している。設計者は、それぞれの関係に対応するブロック分割操作を用いることによって、抽象的なブロックを、ブロック間の機能的関係が明確なブロック群に詳細化することができる。

本稿では、3種類の機能的関係だけを用いて設計することが可能な論理回路のクラスについて検討を加えた結果を報告する。以下、設計対象、モデル、および、設計操作を定義し、本稿で述べる接続制約を満たすような任意の論理回路を3種類の分割操作で設計可能であることを検証する。

2 設計対象と分割操作

SCHETでは、「信号の流れる方向が一定」かつ「論理素子の出力どうしが直接接続しない」という接続上の性質を満足する論理回路を設計対象とする。すなわち、以下に示すような素子は含まないものとする。

- トライステートバッファ (バス論理)
 - ワイヤードORやワイヤードAND等 (結線論理)
- このような設計対象を表現するために、以下に挙げる3つの要素から構成される回路モデルを導入する。
- … ノード (ブロック、入出力端子)
 - … ドット (信号線分岐可能点)
 - … アーク (信号線)

上記のうち、アークは方向を持ち、ノードとドット、またはドットとノードの間を結ぶ。1つのドットに複数のアークは入れない。これらの制約を接続制約と呼ぶ。

A topdown design method with dividing operations
 Akihiro YAMATO[†], Hiroshi ARAI[‡], Yoshiaki FUKAZAWA[†]
[†] School of Science & Engineering, Waseda University
 3-4-1 Ookubo, Shinjuku-ku, Tokyo 169, Japan
[‡] Faculty of Engineering, Chiba Institute of Technology
 2-17-1, Tsudanuma, Narashino, Chiba 275, Japan

この回路モデルに対する3種類の分割操作の定義を以下に記す。また、各分割のイメージを図1に示す。

- (a) レベル分割
 逐次的な処理をおこなうブロックへの分割操作を、レベル分割と呼ぶ。この分割操作は、対象ノードを2つに分割し、分割されたノードの間に新たにアークとドットを付加する。分割前のノードへの入出力アークを、分割後のどのノードへ接続するかは、設計者が指定する。
- (b) 同等分割
 並列的な処理をおこなうブロックへの分割操作を、同等分割と呼ぶ。この分割操作は対象ノードを二つのノードに分割し、分割前のノードへの入出力アークを、分割後のどのノードへ接続するかを指定する。
- (c) ループ分割
 フィードバック処理をおこなう操作を、ループ分割と呼ぶ。対象ノードの出力アークに対して、フィードバックさせたいものを選び、そのアークのドットから対象ノードに対して新たにアークを付加する。新たなフィードバック信号線を追加したい時には、信号線とドットをそのノードの出力から入力に向かって付加する。

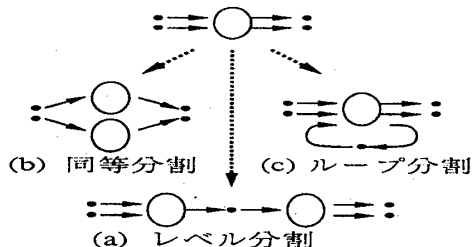


図1: 3種類の分割操作

他に、信号線を分割詳細化するための処理として信号線分割操作が、そして、何も処理をおこなわない冗長なブロックを信号線とするための操作としてノード消去操作がある。

3 分割操作による設計可能性

本章では、2章で述べた回路モデルで表される任意の回路が、3種類の分割操作で設計可能であることを検証する。

まず、接続制約を満たす任意のブロック群は、2つのブロック群に分割できることを示す。あるブロック群を2つに分ける際、そのカットライン上にはブロック群の

間を結ぶアークが存在する。ここで、カットライン上のアークが接続制約を満たしているならば、そのカットラインの両側のブロック群を1つの抽象的なブロックと考へた時のアークも、接続制約を満たしていることは明らかである。即ち、「接続制約を満たしている任意のブロック群は、抽象的なブロックを、2つのブロックへ分割する操作を繰り返すことにより設計可能である」ことになる。よって以下では、任意の2ブロックからなる回路が本手法で設計可能かどうかを考える。

まず、2つのブロック A,B から構成される任意の回路で、接続制約を満足するような全ての信号の流れを考える(図2)。外部からの入力信号は、外部からそれぞれブロック A,B に入るもの、両方にはいるものが考えられる(a)。ブロック間の信号では、ブロック A から B へ入るもの、B から A に入るもの、それぞれ A,B だけでフィードバックするものが考えられる(b)。ブロックから外部への出力信号では、それぞれ A,B から外部へ出力するもの、及びそれらの組合せが考えられる(c)。また、例外的に、A,B どちらのブロックも経由しない信号の流れが考えられる(d)。

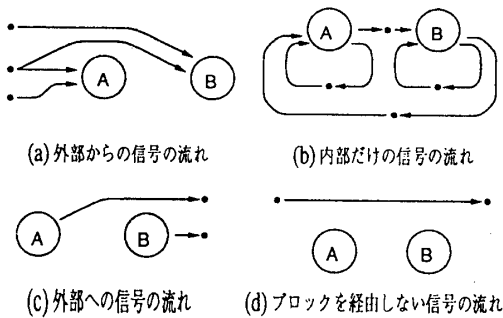


図2: 2ブロック内の信号の流れ

これらの全ての信号を用いて接続されている2ブロックを、3種類の分割操作で設計可能であれば、それは即ち、「接続制約を満たす任意の2ブロックは、3種類の分割の組合せで設計できる」ことになる。

ここで、図2の全ての信号を含むブロック T を図3に示す。以下、本手法を用いたブロック T の具体的な設計例を示す。

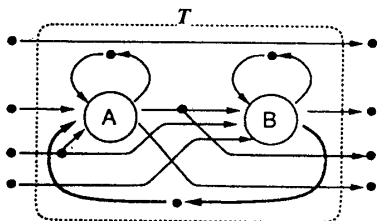


図3: 設計するブロックの全信号

まず、図3において、ブロック B から A に戻るループ信号がある。この信号を生成するために、まずループ分割を行なう。この操作を行なった時点で、図3におけ

る B から A へのループ信号を生成できるので、以後の設計操作ではこのループ信号を考えなくても良い。

また、ブロック A,B にそれぞれ自分に戻るループ信号がある。この2つの信号を含む最小のブロックは A,B 自身なので、ブロック A とブロック B まで分割操作が完了してからそれぞれのブロックでループ分割を行ない、ループ信号を生成すれば良い。よって以下では、図3のループ信号が存在しないと仮定した場合にブロック T を分割する手順を示せば良い。この様子を図4に示す。ブロック T は、ブロック A' と B' にレベル分割した後、必要な信号線を分割生成し、その後 A' と B' をそれぞれ同等分割し、最後に不必要なブロックを消去して信号線にしている。この結果から、2つのブロック間の接続制約を満足するような任意の信号の流れは、3種類の分割だけで設計可能であることがわかる。

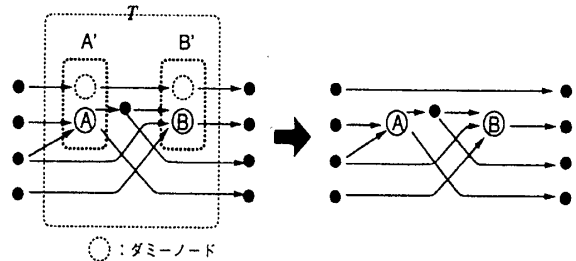


図4: ブロック T の分割による設計結果

以上、「接続制約を満たしている任意のブロック群は、抽象的なブロックを2つのブロックへ分割する操作を繰り返すことにより設計可能である」こと、及び、「接続制約を満たす任意の2ブロックは3種類の分割で設計できる」ことを示した。これらにより、接続制約を満足する任意の回路は、本手法の3種類の分割のみでトップダウンに設計することが可能である。

4 おわりに

本稿では、論理回路のトップダウン設計を分割操作でおこなう際の回路モデル、及び操作の定義、分割操作の適用可能性について論じた。本手法を用いることにより、設計意図をブロックの配置という形で回路図に反映できる[1]。今後は、多くのユーザに利用してもらい、本システムの詳細な評価を行なっていきたい。

参考文献

- [1] 小野朗, 新井浩志, 長谷川拓己, 深澤良彰, 門倉敏夫, “トップダウン設計手法に基づいた回路図エディタ: SCHET” 情報処理学会第43回全国大会, 1R-7(1991).