

Verilog-HDLを用いた言語設計教育事例(2)

4L-11

-事例紹介-

水田 裕子†, 滝鼻 容子†, 河合 高志†, 佐野 直樹†, 久保 典夫†,
樋口 昌彦‡, 入谷 京‡, 佐々木 浩二‡

†横河電機(株) EDA開発センター ‡(株)横河総合研究所 ASIC部

1.はじめに

回路図入力からHDL設計に転向する中堅技術者や、新入社員教育の教材として、トップダウン設計のための教育パッケージを開発した。本パッケージはHDLによる機能記述から、機能レベルシミュレーションまでの作業をまとめたものである。これにより、HDLによる回路設計方法とテストプログラムの作成方法が習得できる。本報告では、教育パッケージの内容と、これまでの教育事例について紹介する。

2.パッケージ内容

本パッケージ「HDLアドバンスト コースI」¹⁾ (テキストとチュータによるトレーニングを含む) は、同期設計を前提に、HDLによる回路設計方法とテストプログラムの作成方法を理解することに重点を置いている。AMD社の4bitスライスCPU Am2901のHDL記述を通して、モジュールの分解、モジュールの設計・テスト、モジュールの結合、テストプログラム作成、全体のテスト（機能レベルシミュレーション）という設計の流れを習得する。図1に示すように、Am2901は7つのモジュールから成る。テキストは主に次の2つの部分に分けられる。

2-1.モジュールの記述

機能をスケールダウンしたモジュールの記述（穴埋め問題）と、それぞれの記述に対するテストプログラムを用意し、初心者でも機能記述の方法を理解しやすいような構成になっている。また、これらの練習問題を通して、Am2901のモジュールの記述をスムーズに行えるようにしている。Am2901を記述した後にそれを検証するためのテストプログラムもあらかじめ用意し、デバッグ作業を容易にしている。これにより、短期間でAm2901を記述すると共に、実設計につながるモジュールの記述方法を容易に習得することが出来る。

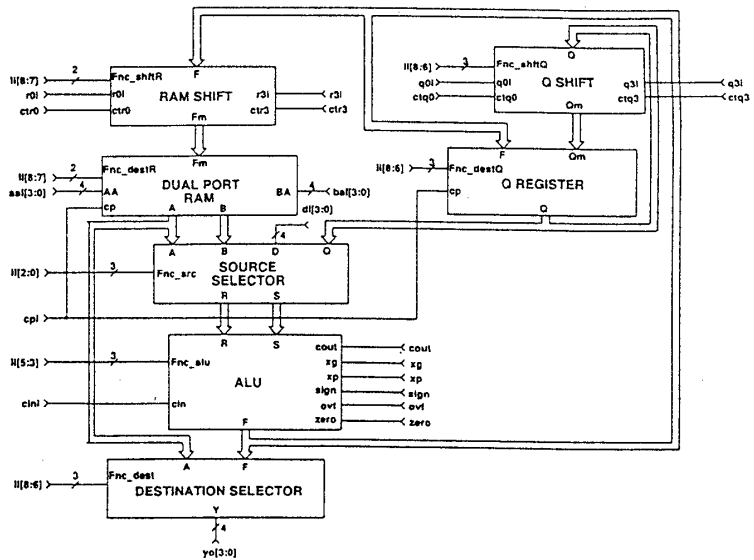


図1 Am2901ブロック図

An Introduction caliculam for ASIC design by HDL (2)
Yuko Mizuta, Yoko Takihana, Takashi Kawai, Naoki Sano, Norio Kubo
Yokogawa Electric Corporation
Masahiko Higuchi, Miyako Iritani, Koji Sasaki
Yokogawa Research Institute Corporation
2-9-32 Nakacho, Musashino-shi, Tokyo 180 Japan

2-2. テストプログラムの作成 まず「時間の管理方法」と、「テスト用タスクの作成法」で、テストプログラム作成における基本的な説明と準備を行う。次に「テストと期待値照合の方法」、「全体のテストの構成と総合シミュレーション」で、例題を通してテストプログラムの作成方法を学ぶ。最終的には、自分でテストプログラムを書けるようになる事を目標としている。この総合テストプログラムは、マイクロプログラミング手法を取り入れたものになっており、次の様な特長がある。①時間をあらわに考えずにテストプログラムを作れる。②テストプログラムの追加、変更、削除が容易に行える。③ニーモニックをプログラミングするように自由にテストプログラムを作ることが可能。④テストベクタを自由に抽出できる。⑤機能テストだけでなく、故障検出率を上げるためのテストも行っている。

3. 教育事例

これまでの教育パッケージの実施結果から、①短期間で回路設計方法とテストプログラムの作成方法を習得できることが分かった。(表1)

また、②教育パッケージの内容について、次の2つの事が特に重要であることが確認出来た。

3-1. 記述スタイル HDL設計未経験者の場合、Verilog-HDLの

文法は分かっても、どのように機能を記述して良いのか分からない場合が多い。この対策として、穴埋め式の問題を用意して、記述スタイルを覚えてもらう事が有効である。また、一つの機能を記述する場合でも、Verilog-HDLではいくつもの記述方法がある。しかしながら、本教育パッケージでは、ある程度記述スタイルを制限することを勧めている。これは、チームで作業分担して設計する場合などに、非常に重要になってくる。すなわち、スタイルを統一することにより「可読性の向上」「チーム内のプログラムに対する考え方の統一」などが計れ、相互理解が得られる。

3-2. テストプログラム 回路図入力によるASIC設計者にとっては、テストプログラムの概念はなく、テストベクタによるテストが主流である。このテストベクタによるテストは故障検出率やゲートトグル率に主眼を置きがちであって、機能のテストは不十分であることが多い。これに対し、テストプログラムによるテストでは、機能テストに主眼を置き十分なテストを行っている。また、ゲートレベルにおける故障シミュレーションで用いるテストベクタも、同じテストプログラムから有効性の高いテストベクタを選んで抽出する事が出来る。これにより、故障検出率を上げるための新たなテストベクタの追加や、削除、変更などを、テストプログラムを変更することにより、容易に行うことが出来る。したがって、これらのテストプログラムの有用性を受講者に理解させることが重要である。

4. まとめ

トップダウン設計のための教育パッケージを開発した。これにより、HDLによる回路設計方法とテストプログラムの作成方法が短期間で習得でき、スムーズに実作業に移れる事が分かった。また、記述スタイルと、テストプログラムについての教育が特に重要であることが確認できた。この教育パッケージをHDLによるトップダウン設計の普及に役立てたい。

参考文献 1) 横河電機㈱、(株)横河総合研究所 編 「HDLアドバンスト コースI, II」

表1

所属	横河電機 横河総合研究所 計4名	A社 中堅, 若手技術者計 2名	B社 中堅技術者 計2名	C社 若手技術者 計2名
HDL記述 経験	全員なし	多少あり (HDLでASICを作った経験はない)	あり (HDLでASICを作った経験はない)	なし (別にHDL入門コースを受講)
パッケージ 日程	実質約1カ月間	2週間	2週間	1週間
到達度	テストプログラムまで全て完成	テストプログラムの約8割(テストベクタの約半分)まで完成	8日間でテストプログラムまで全て完成	テストプログラムの半分(テストベクタの約10%)まで完成
テキスト その他	テキストなし 半分独習	テキストなし トレーナー付き	HDLアドバンストコースI トレーナー付き	HDLアドバンストコースII トレーナー付き