

ストリーム計算のためのフォールトトレラントWSIプロセッサ\*

7K-4

玉木 淳一 森 秀樹 上原 稔†  
 東洋大学工学部情報工学科‡

1 はじめに

本論文では、ストリーム通信に基づく並行オブジェクトモデルをフォールトトレラント実装するためのプロセッサアーキテクチャを提案する。そのためには、多数のプロセッサにより形成される並行オブジェクトモデルに対して、それぞれのプロセッサ通信路であるストリームの分岐及び合流が自由に設定できることが必要となる。そこで、低レイテンシーであることが重要となるので、WSI化することが望ましい[2]。そして、WSI化において特に問題となる故障回避を実現するために、本研究では、多数決と信頼度評価を用いたフォールトトレラントWSIプロセッサアーキテクチャを提案する。さらに、ストリーム通信では、通信相手が固定されているので、隣接するものとの通信が高速であれば良い。よって、本研究では、図1のような格子接続を用いて、WSI上にストリームを実現する。

2 アーキテクチャ

故障部分をスベアと入れ替えてしまう再構成方式[1]では、WSIにシステムを実装するに当たり、各要素間のデータやクロック信号の伝達特性の変化などが起こってしまう問題がある。一方、TMR (Triple Modular Redundancy) などの多数決では構造的変化は発生しない。しかし、再構成方式に比べ、冗長になってしまう。

そこで、本研究では、多数決と信頼度情報を使ったデータの比較(信頼度型比較)を用いる。その信頼度情報は、先に行われた計算結果との一致を取ることにより生成される。本研究で提案されるアーキテクチャは3つのセルを1グループとしてパイプライン処理を行う(図1参照)。このアーキテクチャでは、処理ステップは、前の処理ステップグループ内の3つのセルのうち2つが再びその処理ステップで使われる。よって、処理に必要な全セル数は、TMRより少なく、基本セル数と同程度である。

多数決および信頼度型比較 始めに、本研究で処理の基本要素となるL-turnについて図2に示す。図に示すように、L-turnに含まれる3つのセルは、それぞれが並列に

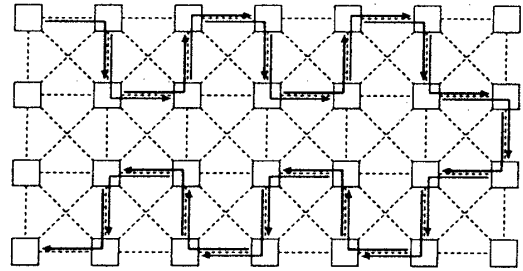


図1: フォールトトレラントWSIプロセッサ

処理を行う。本研究のフォールトトレラントアプローチは、先に処理されたL-turnからの出力データを多数決することを基本としている。さらに、それぞれの処理を行うセルは、自分自身で行った計算結果が正しいと判断し、入力されたデータの多数決結果と比較を行うことにより、その比較結果を信頼度としてデータと共に出力する。そしてその信頼度情報は、type2のL-turnの先頭のセルで、2つの入力データの一致がとれなかった場合に、信頼できるデータを選択するために使用される。よって、多数決と信頼度型比較が成功する限り、行われている計算はエラーなしに続けられることになる。さらに、ストリーム通信に基づく並行オブジェクトモデルをハードウェアに実装するためには、先に述べられたL-turnを拡張し、ストリームの分岐と合流を導入する必要がある。そして、拡張されたL-turnは、図2に示されている、T-turn、U-turn、V-turnである。T-turnは分岐のとき、U-turnは合流のときに使用され、V-turnはT-turnの方向転換のために使用される。

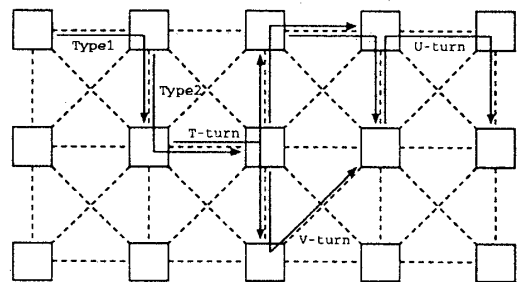


図2: L-turnの例

\*Stream Oriented Fault Tolerant WSI Processor

†Junichi TAMAKI, Hideki MORI, Minoru UEHARA

‡Department of Information and Computer Sciences, Toyo University

### 3 評価

ここでは、本研究のアーキテクチャでの様々な評価結果を示す。

**信頼度の評価** 図3は、本研究のアーキテクチャの信頼度についての評価を示している。シミュレーションは、セルの部品正常度をパラメータにして、システム全体の正常稼働率をランダムシミュレーションで解析したものである。これらの結果により、信頼度を取り入れたことが、故障回避に対して重要な改良であることが示されている。

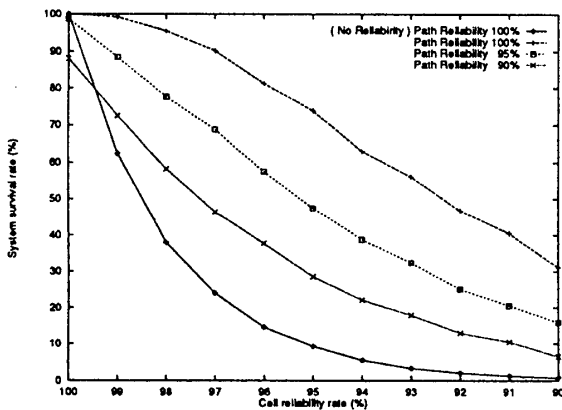


図 3: 信頼度の評価

**信頼度生成部の評価** 図4では、先ほどと同様に、ランダムシミュレーションを行い、信頼度生成部についての評価を示している。その結果により、信頼度生成部のゲート数は、セル全体に比べて明らかに少ないことがわかってるので、信頼度生成部の信頼度は、セルの信頼度と100%の中間程度と考えると良く、信頼度生成部の部品正常度が十分高ければ、システムの正常稼働率は高く保たれていることがわかる。

**分岐及び合流の評価** 図5では、分岐を行った場合の評価を示している。結果により、分岐を複数回行って、システムの正常稼働率には、ほとんど影響がないことがわかる。これは、合流についても言えることである。

### 4 むすび

本研究では、ストリーム計算のためのフォールトトレラントWSIプロセッサアーキテクチャを提案した。本研究は、多数決処理により信頼度を生成し、その信頼度を使用し故障回避を行うことや、ストリーム中で分岐や合流が自由に設定できること、また、ハードウェアの構

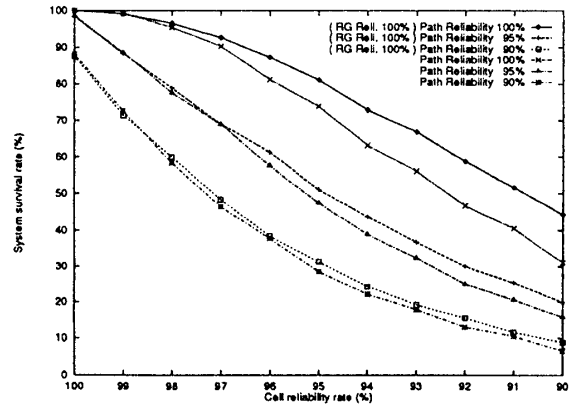


図 4: 信頼度生成部の評価

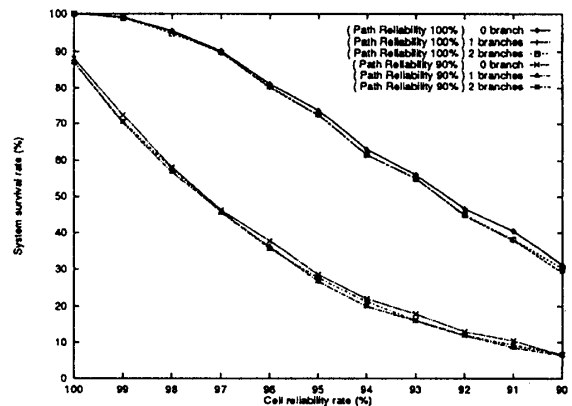


図 5: 分岐の評価

造的変化が起こらないことに特徴がある。本研究で用いた故障回避法は、空間冗長と時間冗長を組み合わせることで、全セル数を基本セル数と同程度に抑えている。さらに、シミュレーションを行うことにより、本研究のアーキテクチャが、故障回避能力において重要な改良を逃がしていることを示している。結論として、本研究のアーキテクチャは、ストリーム計算などが行われる様々なWSI並列アプリケーションに適切であることを述べておく。

### 参考文献

[1] R.Negrini, M.G.Sami, and R.Stefanelli. "Fault Tolerance in VLSI and WSI Arrays". The MIT Press, 1989.

[2] 玉木淳一, 森秀樹, 上原稔. "ストリーム計算のためのフォールトトレラントプロセッサ接続方式". 電子情報通信学会技術研究報告, Vol. WSIA-94-8, , 1994.