

# 教育用 CAD システムによる 計算機の設計演習

5Q-2

松下浩明 高城秀之 井面仁志 石川浩  
詫間高専 詫間高専 香川職能短大 香川大学

### 1. まえがき

ディジタルシステムの設計検証を支援し、拡張が容易な教育用 CAD システムを開発した。計算機に代表されるディジタルシステムの設計には機能レベル設計と論理レベル設計がある。従来の教育用 CAD システムは主に論理レベルの設計検証を支援するものであるため、小規模回路の設計検証には有効であるが、ディジタルシステムの設計検証に対しては十分な機能を備えていない。本 CAD システムは回路および信号線を階層的に表現する機能、データ幅可変な機能素子を模擬する機能を持つことにより、論理レベルのみならず機能レベルの設計検証を可能にした。また、CAD システムを教育現場で使用していると新たな機能を付加することが必要になる。このような CAD システムの拡張の容易性について従来の教育用 CAD システムはほとんど言及していない。本 CAD システムでは、CAD システムを構成する各プログラムは素子、信号線などの共通するデータを処理対象にしていることに着目し、それらを操作するプログラムライブラリを土台にして各プログラムを作成することにより、システムの拡張を容易にした。

### 2. CAD 演習の目標と方法

本 CAD システムはディジタル回路科目の演習において使用される。演習の対象者はディジタル回路の講義を受講したか、受講中の者である。演習の目的は講義において明らかにされたディジタル回路の原理を追体験し、理解を深めることならびに設計能力を高めることである。

Design Exercises of Digital Systems Using  
An Educational CAD System  
Hiroaki Matsushita, Hideyuki Takajo, Hitoshi  
Inomo, Hiroshi Ishikawa  
Takuma National College of Technology

演習においてはまず設計すべきディジタル回路の仕様が提示される。演習の作業手順は次のとおりである。

#### （1）回路の設計と回路図の描画

学習者は講義において学んだディジタル回路の構成法に基づいて回路を机上設計する。設計された回路は論理式または手書きの回路図の形式をしている。これを CAD を用いて計算機入力する。

#### （2）入力パターンの作成

回路の動作を検証するため、入力パターンを作成し、CAD を用いて計算機入力する。

#### （3）回路の模擬と動作の確認

CAD を用いて回路を模擬し、設計した回路が仕様に合致しているか否か確認する。仕様と異なった動作をしているときは（1）または（2）に戻り、設計の間違いを訂正する。

階層設計を行うときは上記の作業のほかに次の作業を行う。

#### （4）シンボルの作成

設計した回路をブラックボックス化するために、シンボルを作成する。

### 3. CAD システムの構成

本 CAD システムはシンボル編集部、回路図編集部、入力パターン編集部、模擬部で構成されている。シンボル編集部は回路図で用いられる素子のシンボルを作成編集するものであり、シンボルエディタとシンボルライブラリ更新プログラムからなる。回路図編集部は回路図を作成編集し、階層展開を行うものであり、回路図エディタ、回路図ファイルから接続ファイルへの変換プログラム、階層展開プログラムからなる。入力パターン編集部はシミュレータに入力するテストパターンを作成編集するものであり、波形エディタからなる。模擬部は回路を模擬し、その結果を表示するものであり、シミュレータと波形エディタからなる。

#### 4. 計算機の設計演習

ロード, ストア命令と, 加算, 減算, AND, ORなどの算術論理命令を持つ計算機COMを設計した。計算機COMはデータレジスタDR, プログラムカウンタPC, 命令レジスタIR, メモリアドレスレジスタMAR, メモリバッファレジスタMBRと16語のメモリMを持つ。データ幅は全て4ビットである。各機械語命令は8クロックで1つの動作を完了する。

計算機COMの階層構造は次のとおりである。COMは中央処理装置CPUと記憶装置MEMからなる。CPUは制御回路CONTと算術論理演算回路ALUを含む。CONTはタイミング信号生成回路TGENと命令デコーダIDEを含む。TGENはステートカウンタとステートデコーダからなる。ALUは4ビット加算器を含み, 4ビット加算器は全加算器を含み, 全加算器は半加算器を含む。

計算機COMの全素子数(階層展開した後の素子数)は約100素子になった。

計算機を構成する各回路はボトムアップに設計検証される。

制御回路CONTの設計検証の手順は次のとおりである。まず、回路図エディタでCONTの回路図を描く。CONTより下層の回路すなわちタイミング信号生成回路や命令デコーダは既に設計検証されていなければならない。次に波形エディタで入力パターンを作成し、模擬する。波形エディタに表示された模擬結果が正しくなければ、回路図エディタに戻り、回路図を修正する。正しければ、最後にシンボルエディタでCONTのシンボルを作成する。

図1にCONTの回路図を作成中の、回路図エディタの画面を示す。図2にCONTの模擬結果を表示中の、波形エディタの画面を示す。

計算機COMは機能レベルで検証した。クロック信号tとリセット信号rの入力パターンは波形エディタで作成し、メモリMの内容は文字エディタで作成してシミュレータに入力し、模擬した。

#### 5. 意識調査

CADシステムの個々の機能や使い勝手を評価するために、学生の意識を調査した。調査は1:大変悪い, 2:やや悪い, 3:普通, 4:やや良い, 5:大変良いの5段階評価で行った。表3は

5段階評価の平均を示している。CADシステムの個々の機能についてはややきびしい評価をしているのに対し、全体評価は肯定的である。

学習方法について最後に質問したが、講義とCAD演習を組み合わせた方法は肯定的な回答であった。また、講義と製作実験よりCAD演習のほうがよりよい結果になったが、これは製作実験における配線等の作業負担が大きいためと考えられる。

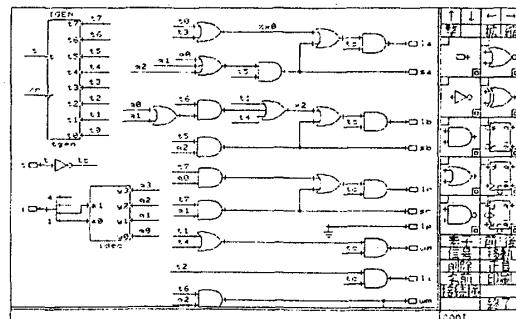


図1 制御回路の回路図

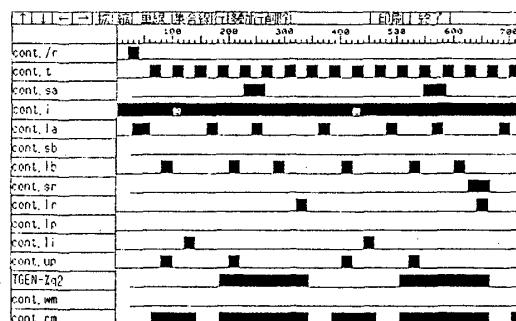


図2 制御回路の模擬

表1 意識調査の累計結果

質問事項	
シンボルの作成	
両面の見やすさ	4.0
外形の作成は容易	1.3
様子の作成は容易	6
外形や様子の変更	2.8
全体としてシンボルの作成は容易	3.4
回路図の作成	
両面の見やすさ	4.3
素子の配線は容易	4.5
信号線の接続は容易	3.4
入出力端子の名前付けは容易	4.3
素子, 信号線の削除は容易	2.9
素子, 信号線の移動は容易	3.3
配線ミスの探しは容易	2.3
マウスの操作は容易	4.1
全体として回路図の作成は容易	3.8
入力パターンの作成	
両面の見やすさ	4.4
パターンの配置は容易	3.9
パターンの変更は容易	2.8
時間軸の移動や拡大縮小は容易	3.5
全体としてパターンの作成は容易	3.6
回路の回路	
接続の実行速度	1.6
検討結果の見やすさ	2.7
全体として検討は容易	3.3
全体として	
CADの操作を覚えるのは容易	3.6
CADの演習は楽しいか苦痛か	3.8
学習方法について	
講義	2.5
講義 + CAD演習	3.8
講義 + 製作実験	2.8
講義 + CAD演習 + 製作実験	4.0