

テストケース自動生成ツール「Mirage」による 5 N-6 1チップCPUプロセッサの機能検証

西川浩司¹, 白井健治¹, 中野哲¹, 清水徹¹, 飯田全広²

¹三菱電機(株), ²三菱電機エンジニアリング(株)

1はじめに

ビジネスコンピュータ用の1チップCPUプロセッサ(170万TR)を開発した。LSIの設計品質向上のため設計段階で、外部仕様や内部仕様に基づくテストに加えて、ランダムな命令シーケンスによって個々のテスト項目を競合させるランダムテストを行ない、機能検証を実施した。

本稿では、テストケース自動生成ツール「Mirage」を用いたランダムテストの概要について報告する。

2 テストケース自動生成ツールの適用

2.1 適用方針

CPUの機能検証は、まず外部仕様に基づくブラックボックス項目、次いで内部仕様から抽出したホワイトボックス項目に関して行なわれる。

人手作成のテストケース開発では、意図したテスト項目の競合条件を満たすテストケースは効率的に開発できるが、全ての競合条件を網羅的にテストするには、膨大な開発パワーを要する。従って、代表的な競合条件を選択してテストケース開発する手法が実用的であるが、網羅性に欠ける。これに対して我々は、上記手法に加えて洩れている競合条件をランダムテストによって補完する手法を用いた。

ランダムテストを効率的に行なうために、CPU内部のTLB/キャッシュメモリのヒット/ミスなどのテスト項目をランダム試験する複数タスクからなるテストケースをテストケース自動生成ツールで生成した。

更にCPUの機能シミュレーションを行なう際に、外部から割り込み発生させてタスク切替えを行なわせることにより、タスク間でのテスト条件の競合を発生させ、より複雑な競合条件の検証を狙った。

2.2 自動生成の設定項目

テストケース自動生成ツールに対して、タスク毎に以下の項目に関するテスト条件を設定した。これらのテスト条件は過去のシステム開発での不具合を基にリストアップした。更に複数のタスクから成るテストケースを一括して生成した。

1. アドレス変換テーブル

各タスク毎にランダムなアドレス変換テーブルを設定。

2. 命令/オペランドの位置

1つの命令/メモリオペランドのアクセスで1~2回のTLB/キャッシュメモリをアクセスするように、ページ境界/キャッシュブロック境界の近傍にアドレスを設定。

3. メモリアクセスの競合

後続の命令/メモリオペランドのプリフェッチが先行のメモリオペランドストアによって影響を受けるように設定。

4. レジスタアクセスの競合

後続命令のオペランドアドレス生成時のレジスタ参照が先行命令のレジスタ格納によって影響を受けるように設定。

5. 対象命令

一般命令、十進命令、浮動小数点命令などの中から乱数によって命令を選択。

3 ランダムテストの実施

3.1 テストケースの生成

テストケース自動生成ツールが生成するテストケースは、図1に示すように複数のタスクと割り込みハンドラで構成される。各タスクは、初期設定、対象命令、期待値から成る。各

Design Verification of One-Chip CPU Processor
Using Automatic Test-case Generator 'Mirage'
Koji NISHIKAWA, Kenji SHIRAI, Satoshi NAKANO,
Toru SHIMIZU, Masahiro IIDA
Mitsubishi Electric Corp.
Mitsubishi Electric Engineering Co.,Ltd.

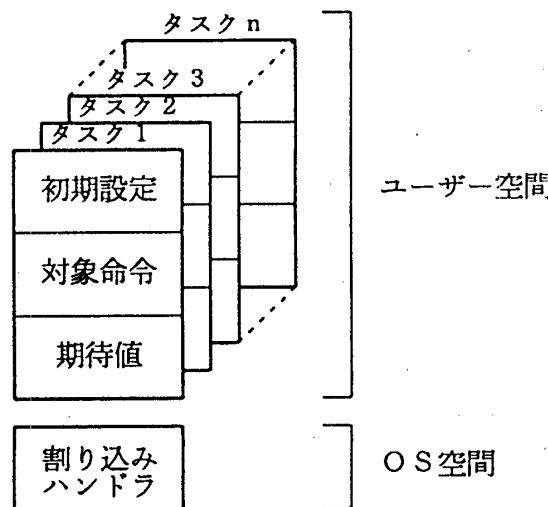


図1: 生成されたテストケース

タスクは、個々にアドレス変換テーブルを持っていて、テストケースはタスク間でアドレス空間を切替えながら動く。

タスク*i*を実行中に割り込みが発生した場合には、割り込みハンドラを起動してタスク*i*の実行環境をセーブする。その後タスク*j*の実行環境をロードして、タスク*j*に制御を渡す。

全タスクが正常終了、またはタスクの実行結果と期待値を比較して不一致を検出すると、テストケースを終了する。

3.2 検証の手順

図2に示すように、テスト条件を記述したファイルをテストケース自動生成ツール「Mirage」に入力して、テストケースを生成する。

生成されたテストケースと、チップ外部からの割り込みを記述した制御ファイルを用いてCPUの機能シミュレーションを実施する。実行開始と共に、一定間隔で外部回路からの割り込みが発生し、タスクの切替えが起こる。

4 ランダムテストの評価

人手作成のテストケースによる機能検証がほぼ終了した時点で、ランダムテストを行なった結果、

- 割り込みとTLB制御の競合時の不具合
- 割り込みとキャッシュメモリ制御の競合時の不具合

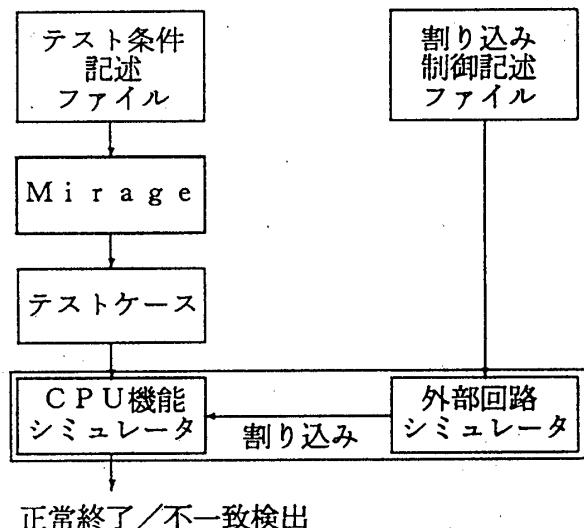


図2: 機能検証の手順

など複雑な組合せ条件下でのみ発生する不具合を検出した。

自動生成してランダムテストを行なったテストケース数および実行クロック数の合計をタスク数別に表1に示す。

13タスクの場合、テストケース生成および機能シミュレーションに要した時間は、SPARC station 370 を用いて約9時間であった。

表1: 自動生成したテストケース

タスク数	テストケース数	実行クロック数の合計
2	13	23万
5	57	366万
13	7	132万
TOTAL	77	521万

5 むすび

テストケース自動生成ツールを1チップCPUプロセッサの機能検証に適用した。複数タスク構成でテスト条件がランダムに競合するテストケースを自動生成することによって、効率的にランダムテストを実施することができた。