

## 並列推論マシン PIM/i のバスの動特性の解析

7M-6

武田浩一\*、大原輝彦

沖電気工業株式会社

## 1 はじめに

我々は、第五世代コンピュータ・プロジェクトの一環として並列推論マシン PIM/i[1]の研究開発を行ってきた。PIM/iのクラスタは密結合マルチプロセッサであり、8台の要素プロセッサが単一の共有バスを介して共有メモリに接続された構成をしている。このようなタイプのマルチプロセッサは、システムの構築が容易な反面、共有メモリおよび共有バスがポトルネットワークとなり、複数のプロセッサからのアクセス競合によるオーバヘッドが問題となる。これを解決するため、PIM/iにおいては、各要素プロセッサにプライベートなローカルメモリおよびキャッシュメモリをもたせ、共有メモリおよび共有バスへのアクセス頻度を低減する方法をとった[2]。しかし、キャッシュの一貫性制御が必要となるため、そのオーバヘッドが追加される。さらに、キャッシュミス時の共有メモリアクセスおよびキャッシュの一貫性制御により共有バスが使用されるため、アクセス競合によるオーバヘッドも依然として残る。このため、これらのオーバヘッドを低減する工夫が望まれる。

本稿では、ハードウェアシステム、および、対象言語である KL1 言語の PIM/i 向き処理系の改良のために、PIM/iでのバスの振舞いや性能を、いくつかのベンチマークにより評価した結果を報告する。

## 2 PIM/iのキャッシュメモリおよび共有バスの概要

キャッシュメモリは命令キャッシュとデータキャッシュに分離されている。それぞれキャッシュサイズ 32Kワード、ダイレクトマッピング方式で、ブロックサイズは4ワードである。データキャッシュは、ライトバック方式、更新型スヌープ方式の一貫性制御を採用している。また、キャッシュミス時のブロック供給は、ブロック供給元となるキャッシュが存在した場合そのキャッシュから行なわれ、存在しない場合は共有メモリから行なわれる。

共有バスは、バスの使用目的を示すバスコマンド、

38ビットのアドレス、40ビットのデータ、バスリクエスト信号、バスグラント信号、その他の制御信号線から構成されている。バス調停は集中型で、バス権を得たバスマスタが次の調停では最低の優先度になるように各バスマスタの優先順を回転させるラウンドロビン方式によって公平性を保証している。バスコマンドは共有メモリへのアクセスを指示するもの他、PIM/iの更新型キャッシュプロトコル実現のための各種コマンドが用意されている。主なバスコマンドの実行にかかるサイクル数は一貫性制御動作が4サイクル、キャッシュリブレイスは7~31サイクルである。また、バス調停は2サイクルである。

## 3 測定の概要

## 3.1 バストレースメモリ

PIM/iには、共有バスの情報をサイクル単位で記録できるバストレースメモリが組み込まれている。バス情報の収集は、共有バスの各信号線を毎サイクル監視し、その値をトレース専用のメモリに書き込むことによって行われ、トレースの実行によって共有バスに何らの影響も及ぼさない。トレースの開始、終了はサービプロセッサ(SVP)から制御することができ、収集されたバス情報は、共有バスを使用せずにSVPに転送することができる。トレースは連続して2048サイクル分が可能である。収集できる情報は、バスリクエスト、バスコマンド、アドレス、データ、共有メモリおよび他キャッシュの応答である。

これを利用することによって、プログラムの動作に何も影響を与えずに共有バスの情報を収集することができる。

## 3.2 バス情報の収集方法

連続してトレースできるサイクル数はプログラムの実行サイクルに比べて非常に少ないので、プログラムの実行中のいくつかの任意の時点でのバス情報をサンプリングすることによってバス情報の収集を行った。サンプリングは2048サイクルずつ数十回行い、合計80Kサイクル程度収集した。

測定は、8プロセッサのPIM/i上で行った。使用した被測定プログラムは並列論理型言語KL1で記述したqk12、uq12、pent58、bpをVPIM処理系[3]上で動

\*Analysis of Dynamic Characteristics of the Shared Bus on the Parallel Inference Machine PIM/i  
Koichi TAKEDA, Teruhiko OOHARA,  
Oki Electric Industry Co., Ltd.

表 1: バスアクセスのオーバヘッドとプロセッサ利用率

| プログラム         | qk12 | uq12 | pent58 | bp   |
|---------------|------|------|--------|------|
| プロセッサ利用率 (%)  | 92.2 | 81.0 | 70.5   | 61.5 |
| バス調停時間率 (%)   | 0.9  | 0.6  | 4.0    | 2.9  |
| バス獲得待ち時間率 (%) | 2.7  | 12.1 | 16.3   | 26.7 |
| 共有バス使用時間率 (%) | 4.2  | 6.3  | 9.2    | 10.0 |

作させたものである。qk12、uq12はクイーン問題、pent58は詰め込みパズル、bpは最適経路問題である。

## 4 測定結果と考察

### 4.1 バスアクセスのオーバヘッド

表1は、バスのアクセスにともないプロセッサが停止していたサイクル数（オーバヘッド）の割合の内訳と、プロセッサが命令を実行していたサイクル数の割合（プロセッサ利用率）を示したものである。

プロセッサ利用率は、qk12が比較的良好である。一方、プロセッサ利用率の低いものはそのオーバヘッドの多くがバス競合によるバス獲得待ちに費やされている。ここで、サイクル数に対するバスの空き率とバス競合率を調べてみると、qk12ではバス空き率は68%、バス競合率は14%であるのに対して、bpではバス空き率は39%、バス競合率は47%と高くなっている。以下では、バスの混雑どのようなアクセスにより起こっているかを検討する。

### 4.2 バス使用の内訳

表2は、バスを使用したサイクルに対する各バスコマンドのサイクル数の割合を示している。バスコマンドは共有メモリアクセスと一貫性制御動作に大別した。表3は、バスを使用してアクセスしたアドレスを言語処理系で使用するメモリ領域ごとに分類し、回数の割合で示している。メモリ領域は、命令(CODE)、プロセッサ間通信用(COM)、スリットチェック(SLIT)、制御用(SYS)、ヒープ(HEAP)の5種類に分類した。

アクセスする領域はいずれもHEAPが大部分を占めている。また、文献[4]では、スリットチェックや負荷分散ともなるゴールの通信が頻繁に起きていると報告されているが、負荷分散の改良[3]によって、これらは少なくなっている。クイーン問題では、共有メモリアクセス、すなわちキャッシュのリプレースの割合が高い。特に、uq12ではそれが顕著である。これは、uq12ではヒープの消費速度が高く、短時間に多くのメモリを要求するからである。

一方、pent58では、一貫性制御動作の割合が高く、bpでは共有メモリアクセスと一貫性制御動作の割合が同程度である。動作中のキャッシュブロックの状態を覗いてみると、全ブロック数に対する共有状態

表 2: バスコマンドの内訳 (サイクル数)

| バスコマンド    | qk12 | uq12 | pent58 | bp   |
|-----------|------|------|--------|------|
| 共有メモリアクセス | 67.8 | 94.9 | 16.3   | 53.2 |
| 一貫性制御     | 32.4 | 5.1  | 83.7   | 46.7 |

表 3: アクセス領域の内訳

| アクセス領域 | qk12 | uq12 | pent58 | bp   |
|--------|------|------|--------|------|
| CODE   | 0.0  | 0.0  | 2.8    | 1.7  |
| COM    | 4.8  | 1.0  | 1.2    | 1.3  |
| SLIT   | 5.4  | 2.5  | 1.3    | 11.1 |
| SYS    | 12.3 | 7.1  | 1.6    | 8.7  |
| HEAP   | 77.4 | 89.5 | 93.0   | 77.2 |

のブロックの割合がqk12では33%であるのに対し、pent58では62%であった。共有状態が多いのは、インクリメンタルGC(MRB管理)によるメモリの再利用のためデータの局所性が高くなり、キャッシュの置換えが少なくなっているためだと考えられる。すなわち、ヒープ上でプロセッサ間通信を行うとキャッシュブロックが共有状態になるが、キャッシュの置換えが少ないためそのまま共有状態で残ってしまうことによる。

## 5 おわりに

PIM/iの共有バスについて評価、考察を行った。その結果、プロセッサ利用率の低下分の多くはバス獲得待ちに費やされ、バス使用の大部分はHEAPのアクセスに使われていることがわかった。また、uq12では共有メモリアクセスが、pentomino58では一貫性制御動作が多く、bestpathでは両方が多いことがわかった。

日頃、助言をいただき新世代コンピュータ技術開発機構第1研究室、および沖電気工業のPIM担当諸氏に感謝する。

## 参考文献

- [1] 大原他:「並列推論マシンPIM/iの概要」、情報処理学会第40回全国大会予稿集、pp.1185~1186、1990。
- [2] 武田他:「並列推論マシンPIM/iのメモリステムの概要」、情報処理学会第41回全国大会予稿集、pp.6-161~6-162、1990。
- [3] 加藤他:「並列推論マシンPIM/iにおけるKL1言語処理系の改良」、情報処理学会第46回全国大会予稿集、1993。
- [4] 吉田他:「並列推論マシンPIM/iにおけるバスの振る舞い」、情報処理学会第43回全国大会予稿集、pp.6-11~6-12、1991。