

並列動作を含む相互接続試験系列記述法の提案

3V-6

朴 美娘[†] 岡崎 直宣^{††} 高橋 薫[†] 白鳥 則郎[†] 野口 正一[†]
[†]東北大学 ^{††}AIC

1. はじめに

分散処理システムの普及拡大に伴い、通信ソフトウェアに対する試験の重要性が高まっている。試験に関する問題の中で主要な部分を占めるものの1つが、試験系列の記述法に関する問題である。現在、通信システムを対象とした製品試験は、個々の製品に対して個別に行う“適合性試験”と、実利用環境のもとで実際に製品同士を接続して行う“相互接続試験”との組合せで実施されている。このうち、適合性試験⁽¹⁾については、試験系列の記述法としてTTCN⁽¹⁾や形式記述言語により表す方法⁽²⁾等が提案されている。

本稿では、相互接続試験の試験系列記述法を提案する。特に、相互接続試験における複数のプロセスの独立性に着目し、複数のプロセスで並列に制御/観測動作が可能な部分を陽に表すことができる特徴とする。これによって、相互接続試験の実施時間の短縮が図られ、試験の効率化が期待される。

2. 試験システムのモデル化

本稿では、対象とする相互接続試験の環境を図1のようにモデル化する。すなわち、試験対象として通信し合うn個のプロトコルエンティティ(試験下では、これをIUT:Implementation Under Testと呼ぶ)を考え、ネットワークを介してテストセンタと接続されているn個のテスタが制御観測点(PCO:Point of Control and Observation)を通して各IUTを制御/観測する。ここで、相互接続試験の試験系列(これを試験シートと呼ぶ)とは、各PCOにおいて制御/観測すべき試験イベントの順序を表したものとする。

3. 並列試験系列記述法

従来のTTCN等の適合性試験系列の記述法は、基本的に試験系列を1つの時間系列として表すもので、システムの並列性を意識していない。一方、相互接続試験においては、対象となるシステムは通信し合う複数の独立したプロセスである。ところが、試験系列を1つの系列として表す従来の記述方法によれば、このような試験系列に基づく試験下において、

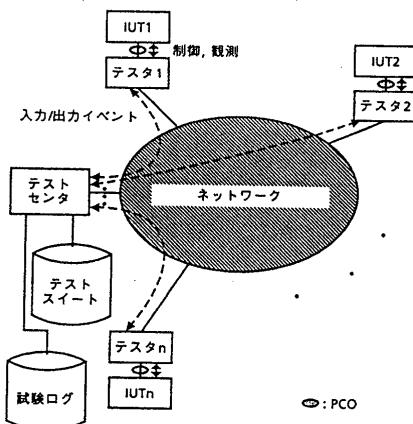


図1 相互接続試験の環境

ある1つのプロセスで1つの試験イベントを制御/観測している時は、他の全てのプロセスに対する制御/観測は行われない。このことは、試験の実施時間の増大を招き、試験の効率化に影響を及ぼすという問題があった。

そこで、本稿では、相互接続試験における複数のプロセスの独立性に着目し、複数のプロセスにおいて並列に制御/観測動作が可能な部分を陽に表すような試験系列の記述法を提案する。以下では、並列動作を含む相互接続試験系列を記述するための必要ないくつかの定義を行う。次に、本稿で提案する記述方法について述べる。

【定義1】試験イベント(e)

各テスタが、IUTを制御するためにIUTに対して与える入力試験イベント及びIUTの動作として観測されるべきIUTから受け取る出力試験イベントの組。ただし、出力試験イベントは入力試験イベントが決まればプロトコル仕様より一意に定まるため、これを省略することもある。ここで、テスター i に対する j 番目の試験イベントを e_{ij} と表す。

【定義2】イベント系列(t)

イベントの直列結合。テスター i に対するイベント系列 t_i は

$$t_i = e_{i1} ; e_{i2} ; \dots ; e_{ik_i} \text{ or } \epsilon$$

A test sequence description technique for interoperability testing including parallel actions.
 Mi Rang PARK[†], Naonobu OKAZAKI^{††}, Kaoru TAKAHASHI[†], Norio SHIRATORI[†],
 Shoichi NOGUCHI[†]
[†]TOHOKU University.

^{††}Advanced Intelligent Comm. Sys. Lab.

と表される。

【定義3】並列イベント系列(p)

すべてのプロセスに対するイベント系列の並列結合。プロセス*i*に対するイベント系列を t_i とすれば、
 $p = \{t_1 \parallel t_2 \parallel \cdots \parallel t_n\}$

ここで、 t_i が ϵ のときは省略する。

これは、各テストに対するイベント系列を並列に試験することができることを示す。

【定義4】試験部分系列

並列イベント系列又はイベント系列を試験部分系列と定義する。

【定義5】試験ケース

試験ケースは試験部分系列の系列(直列結合)である。

【定義6】試験スイート

試験スイートは試験ケースの集合である。

とする⁽⁴⁾。そこで、この試験ケースを本稿で提案した方法で記述すれば

$\{U_A?Setup_{A_i}; L_A?ACM_{TA}; U_A?Disc_{A_i}; L_A?RLC_{TA} \parallel L_T?IAM_{AT}; L_T?ACM_{BT}; L_T?RELAT; L_T?RLC_{BT} \parallel L_B?IAM_{TB}; L_B?REL_{TB}\}; U_B?Rel_{B_i}; \{U_A?Setup_{A_i} \parallel L_T?IAM_{AT} \parallel L_B?IAM_{TB}\}$

のようになる。

この試験ケースに基づき試験を実施する際には、次のように行う。すなわち、テストセンタは、試験シートの中から1つの試験ケースを選択し、その中で、並列に動作可能な部分を表す“ \parallel ”で連結されている部分に関してはその全ての入力試験イベントをそれぞれのプロセスに対応するテストにネットワークを介して送る。また並列に動作可能な部分でなければ1つの入力試験イベントをそのプロセスに対応するテストに送る。そして各テストはそれぞれ並列してこれらの入力試験イベントを各プロセスに対して与え、出力イベントを観測し、これをネットワークを介してテストに送る。テストセンタは試験ケースの対応する出力試験イベントと比較を行い、これらの観測された出力イベントが、“正しい”ものであるかどうかを判断し、結果を試験ログに記録する。

4.まとめ

本稿では、相互接続試験における試験系列の記述法を提案した。ここでは、並列動作を陽に表すことができるようとした。これによって、試験下において、ある1つのプロセスで1つの試験イベントを制御/観測している時にも、他のプロセスに対する制御/観測を同時に並行して行うことができる事を示した。このことにより、相互接続試験の実施時間の短縮が図られ、試験の効率化が期待される。

今後の課題としては、本記述法を用いた試験系列による試験の実施の支援システムの構築等がある。

謝辞 本研究の機会を与えて下さいました高度通信システム研究所緒方常務に感謝いたします。

参考文献

- (1) ISO：“OSI conformance testing methodology and framework”, ISO 9646 (1989).
- (2) 岡崎直宣, 高橋薰, 白鳥則郎, 野口正一：“LOTOS仕様からの効率的な試験系列の生成法”, 信学論, vol. J74-B-I, No. 10, pp. 733-747 (1991).
- (3) 朴美娘, 岡崎直宣, 太田正孝, 高橋薰, 白鳥則郎, 野口正一：“プロセスの独立性を考慮した通信システムにおける相互接続試験系列生成法”, 信学技報, IN92-20, pp. 7-12 (1992).
- (4) 岡崎直宣, 朴美娘, 太田正孝, 高橋薰, 白鳥則郎, 野口正一：“並列性を考慮した通信システムにおける相互接続試験系列生成法”, 情処第45回全国大会発表予定。

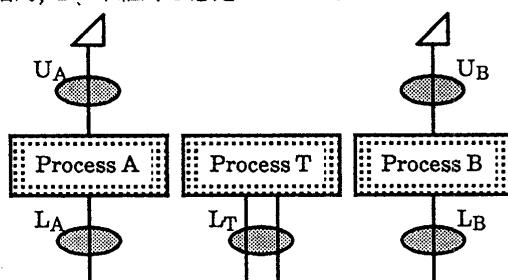


図2 3つのプロセスからなるシステム

ここで、回線の接続と切断を行うような簡単なプロトコルを考える。これに対して、次のような試験ケースが考えられる⁽⁴⁾。

$U_A?Setup_{A_i}; L_T?IAM_{AT}; L_B?IAM_{TB}; L_T?ACM_{BT}; L_A?ACM_{TA}; U_A?Disc_{A_i}; L_T?RELAT; L_A?RLC_{TA}; L_B?REL_{TB}; L_T?RLC_{BT}; U_B?Rel_{B_i}; U_A?Setup_{A_i}; L_T?IAM_{AT}; L_B?IAM_{TB}$

ここで、 $L_T?IAM_{AT}$ 等は1つの入力試験イベントを表し、例えば L_T はプロセスTのPCO, IAM_{AT} はプロセスAからTへのメッセージ, $Setup_{A_i}$ はユーザAからプロセスAへのメッセージである。この試験ケースは“ $U_B?Rel_{B_i}$ ”の部分の遷移が正しく行われたかどうかを調べることを目的とするもので、その前後の部分が各プロセスで並列に動作可能であるもの