

6 E-9

## 構造レベルカバレジメジャによる検証十分性の評価

長谷川智英† 清水嗣雄†† 西田隆夫† 廣瀬善太郎† 田代淳一†††  
 †(株)日立製作所 神奈川工場 ††(株)日立製作所 中央研究所  
 †††(株)日立コンピュータエレクトロニクス

1.はじめに

高品質の計算機を短期間で開発するためには、論理シミュレーションによる設計検証を十分行なう必要がある。ところが、次の問題点がある。

- (1) 論理規模増大、複雑化によるシミュレーションに費やす計算機時間の増加。
- (2) テスト項目もれ、未実施による不良の見逃し。

限られたシミュレーション時間内で必要かつ十分な検証を行なうためには、検証の十分性を計量的に表すメジャ(尺度)が必要である。

本稿では、論理回路(構造記述)中の信号線の0/1変化に着目した構造レベルカバレジメジャを用いてテストの十分性、有効性を評価し、本メジャの有効性を考察する。

2.測定方法

構造レベルカバレジメジャとして、論理シミュレーションの結果から次の値(信号線)を測定した。

- (1) カバレジ率 全測定対象信号線に対する、変化した信号線の割合。
- (2) 変化信号線 记号線の名称、変化回数、変化時刻。
- (3) 未変化信号線 未変化の信号線の名称。

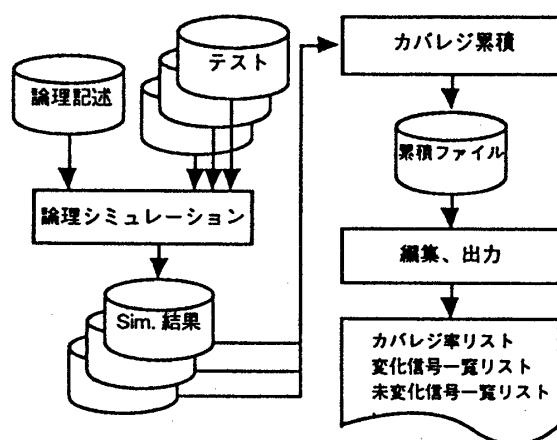


図1 カバレジ測定方法概要

図1に測定方法の概要を示す。各時刻における信号線の値が格納されている論理シミュレーションの結果より信号線の0/1変化を認識し、累積ファイルに複数テスト分累積する。その後、累積ファイルの内容を編集して、リストに出力する。

3.実験3.1 測定対象論理

マイクロプロセッサの浮動小数点演算ユニットを実験の対象とした。本ユニットはレジスタ、加減算、乗算、除算、乗除算共通部分の5つの機能論理部分から構成されている。カバレジ測定の対象とした信号線はユニット内部のラッチの出力信号線で約21000本である。

3.2 テスト

テストは四則演算(ADD,SUB,MPY,DIV)を中心とした全50テスト項目である。各テスト項目は演算の種類、データの型、例外条件の有無等により決まり、その内容の演算を乱数的なデータを用いて数百回実行する。

3.3 実験項目[実験1] テストの十分性の評価実験

1テスト項目ごとのカバレジ率(単独のカバレジ率)を測定し、テスト項目の検証対象機能とカバレジ率の関係を評価する。また、複数のテスト項目のカバレジ率(累積のカバレジ率)を測定し、全テスト項目を実行した後の未変化信号線(部分)から未検証機能を推定する。

[実験2] テストの有効性の評価実験

テスト実行中のカバレジ率の時間的変化を測定し、そのテスト項目のデータがいくつまで有効であるかを評価する。

4.結果4.1 [実験1] の結果

表1にカバレジ率の測定結果を機能論理部分別に示す。50のテスト項目をT1,T2,⋯,T50と表す。四則演算の代表としてT1~T4のADD,SUB,MPY,DIV演算テストで単独のカバレジ率を測定した。また、累積のカバレジ率はT1~T4(進捗4/50時点)の累積、T1~T50(全テスト項目終了時点)の累積を測定した。

Evaluation of the Sufficiency of Circuit Verification Using Structure-Level Coverage Measure.

Tomohide Hasegawa† Tsuguo Shimizu†† Takao Nishida† Zentaro Hirose† Jun-ichi Tashiro†††

† Kanagawa Works, Hitachi, Ltd.

†† Central Research Laboratory, Hitachi, Ltd.

††† Hitachi Computer Electronics Co., Ltd.

T1～T4のADD,SUB,MPY,DIVの各演算テストでは、それぞれのテスト項目の検証対象となる部分のカバレジ率が高く、信号線がよく動いていることがわかる（太枠部）。T1～T4のテスト項目を終えた時点での加減算、除算、乗除算共通機能論理部分のカバレジ率は90%を超え、全テスト項目終了時には99%を超えた。レジスタと乗算機能論理部分のカバレジ率は低い値に留まった。また、ユニット全体で見るとT1～T4のテスト項目を終えた時点での68.8%、全テスト項目終了時は69.9%であった。

表1 カバレジ率測定結果 [%]

| 機能論理部分<br>テスト項目 | レジスタ | 加減算  | 乗算   | 除算   | 乗除算<br>共通 | ユニット<br>全体 |
|-----------------|------|------|------|------|-----------|------------|
| T1: ADD演算テスト    | 22.5 | 92.1 | 0.0  | 14.1 | 0.0       | 14.8       |
| T2: SUB演算テスト    | 22.6 | 92.0 | 0.0  | 14.1 | 0.0       | 14.9       |
| T3: MPY演算テスト    | 22.5 | 12.2 | 87.0 | 24.1 | 91.8      | 57.0       |
| T4: DIV演算テスト    | 20.9 | 11.1 | 34.4 | 97.4 | 80.0      | 34.9       |
| T1～T4の累積        | 22.9 | 92.9 | 87.0 | 98.7 | 91.8      | 68.8       |
| T1～T50の累積       | 23.6 | 99.1 | 87.3 | 99.2 | 99.3      | 69.9       |

以下、機能論理部分別に未検証機能について考察をする。

#### (a) レジスタ部分

本実験では、演算データを設定するレジスタを固定していたため、使用しなかったレジスタの信号線が動作せずカバレジ率が低い値であった。

#### (b) 加減算、除算、乗除算共通部分

未変化信号線(28本)を分析した結果、今回与えた50のテスト項目で動作しないいくつかの機能を特定することができた。次にその一部を挙げる。

- ・演算器の出力をショートバスする動作
- ・単精度除算演算
- ・整数乗算演算

#### (c) 乗算部分

今回与えた乱数的なデータでは、本機能論理部分に含まれるキャリー伝搬回路が動きにくいため、カバレジ率が低いと考えられる。

### 4.2 [実験2] の結果

図2にカバレジ率(ユニット全体)の時間的変化を示す。テスト項目は【実験1】で単独のカバレジ率を測定したT1～T4のADD,SUB,MPY,DIV演算テストであり、それぞれのカバレジ率が飽和するまでの過程を示したものである。カバレジ率は階段状に増加するが、この階段の周期は演算データの投入周期と一致した。これより、乱数的なデータによる演算テストは10数回の演算を実行すると、新しく動作する信号線が少なくなり、同じ部分を検証する頻度が高くなるといえる。

### 5. 構造レベルカバレジメジャの有効性についての考察

#### 5.1 テストの十分性の評価

機能論理部分別に評価を行なうと、各テスト項目の検証対象機能とそれに相当する機能論理部分のカバレジ率の相関が確認できた。また、一部の機能論理部分は全テスト

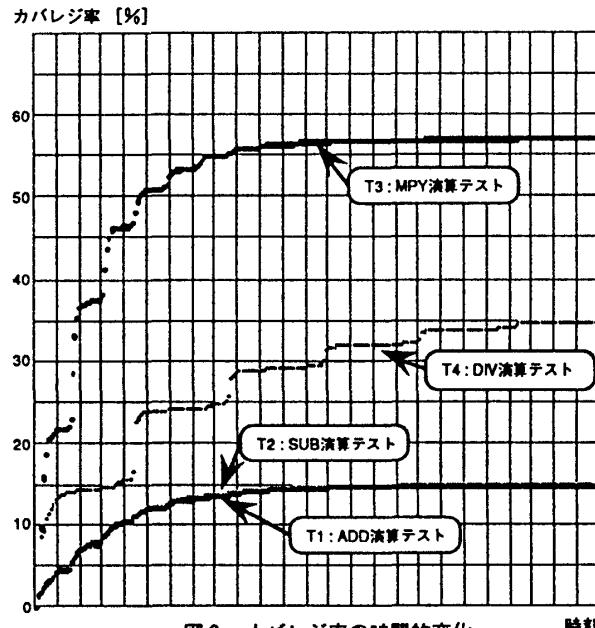


図2 カバレジ率の時間的変化 時刻

項目終了時にカバレジ率が99%以上となり、個々の未変化信号線を人手で調べることが可能な本数になり、未変化信号線からいくつかの未検証機能を指摘することができた。このことから、本メジャは機能論理部分別に評価することにより、テストの進捗管理、新たなテスト項目作成に効果があるといえる。

#### 5.2 テスト有効性の評価

カバレジ率の時間的変化を観測することにより、テスト項目のデータの有効個数を評価することができた。本メジャはそれ以上のテストは無駄であると断言するには至らないが、効率が落ちる時点を明確にし、無駄なテストを延々と続けることを防止できる。

### 6. おわりに

構造レベルカバレジメジャは論理シミュレーションの結果から追加情報無しで採取可能であるため現実的である。本稿では、機能論理部分別の構造レベルカバレジメジャからテストの十分性の評価が可能であること、カバレジ率の時間的変化からテスト項目のデータの有効個数の評価ができるることを示した。

本稿で述べた実験は、演算器に対する四則演算テストを対象としたが、今後、他の異なる論理、テストを対象とした実験を続行する予定である。また今後の課題としては、実際のシミュレーションで見逃した不良に見られる複数の信号線の複雑な組み合わせからなる事象を評価するメジャの開発が挙げられる。

#### (参考文献)

大塚、他 「HAL IIIを用いたHWとFWの網羅率測定システム」

情報処理学会第43回全国大会1991