

4D-9

パーソナルコンピュータ用  
高速データ入出力方式

杉本 欽一 菊地 芳秀 辻澤 隆彦

日本電気(株) 機能エレクトロニクス研究所

1. はじめに

著者らは、端末装置向けのハードウェア及びシステムの開発を行ってきたが、今回その開発の一環としてNES Aバスのインタフェース用ゲートアレイ(PBS3)を開発した。NES Aバスとは当社のハイエンドパーソナルコンピュータPC-H98シリーズ等で採用されている32ビット高速汎用バスである。PBS3はその高機能・高速性を生かしたNES Aバス用オプションボードの開発を容易にするインタフェースチップである。

今回この様なゲートアレイの開発に至った背景として、パーソナルコンピュータ(PC)でマルチメディア情報(静止画、動画、音声等)が扱われるようになり、データの大容量化も進んでいることがあげられる。現在のPCにおいては以下の点が問題点として明らかになっており、その対策が急務である。

- ①バスの転送速度が遅い(DMA転送)
- ②ハードウェアの設定が煩雑

当社ではNES Aバスで①高速DMA転送②自動セットアップ機能を実現しこれらの問題点を解決しているが、逆にオプションボードの開発は、複雑化することとなった。今回のインタフェースゲートアレイは、NES Aバスのこれらの機能を利用したオプションボード開発を容易としつつ、オプションボードに要するチップ数の削減することを目的とし開発がなされた。

またこのゲートアレイの開発とあわせ、高速のディスクアレイ装置(EWS4800用)とのインタフェースを開発し、PBS3を使用したデータの高速入出力性能の評価を行なっている。

以下本報告では、PBS3の基本仕様及びそれを使用し現在開発中のPC用ディスクアレイ装置の概要について報告する。

2. 開発コンセプト

2.1 PC用オプションボード開発上の問題点

従来型の98の場合しばしばその転送速度が問題となっていた。従来型の98のDMA転送ではシングルモード転送と呼ばれる転送モードのみのサポートであったため周辺装置やCPUの高速化に伴い速度的に不満を生じていた。NES Aバスにより、バス幅の32ビットへの拡張や、ダイヤモンドDMA転送モードをサポートすることにより転送速度の向上を実現した。

これらの特徴を持っているNES Aバスであるが、バス

の高速化に伴いハードウェアの設計が難しくなっている。さらに、自動セットアップを実現するNES A-FOレジスタをボード上にのせる必要もあり、チップ数が増加しオプションボード開発を難しくしている。

今回の開発品であるPBS3は、サポートするバス幅が16ビットという制限はあるものの、NES Aバスの高速なDMA転送(ダイヤモンドモード転送)をサポートし、NES A-FOレジスタを内蔵するなどオプションボードの開発を容易とするゲートアレイとなっている。

2.2 PBS3の基本機能

PBS3チップは、NES A機能を引き出すインテリジェントオプションボード開発を容易にするためのインタフェースチップである。従来使用されていたNES A-FOチップ(PBS2)の機能に加え、FIFOや汎用レジスタを内蔵している。このチップを使用することにより、ローカルCPUを内蔵し、NES A機能を生かしたインテリジェントオプションボードを容易に設計することができる。なお、PBS3は図1に示すブロックより構成される。

ハードウェアの機能上の特徴として、PBS2の機能に加え次の機能をサポートする。

①インテリジェントボード対応

V40, V53等のローカルCPU用インタフェースを内蔵しインテリジェントボードの設計を容易とする。

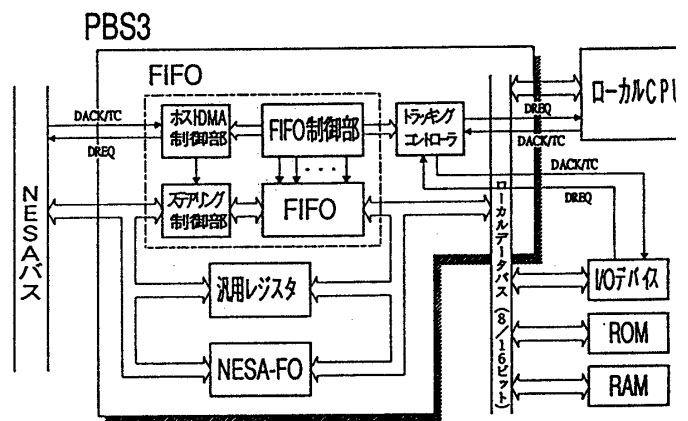


図1 PBS3チップ概略図

- ② FIFOを介した高速DMA転送  
FIFOを内蔵し、ローカルバスとNESAバスの中で、A/Bタイプダイヤモンドモード転送を可能とする。
- ③ ステアリング動作  
16ビットDMA転送時のステアリング動作をサポートし、奇数開始アドレスとの間のDMA転送を実現している。
- ④ NESA-F0レジスタ及び汎用インタフェースレジスタを内蔵  
NESA標準のH/Wセットアップと、ローカルCPUとの間の標準的ステータスのやり取りを可能としている。

**3. ディスクインタフェースハードウェア仕様**

PBS3の評価に試作したディスクアレイは図2のような構成をとっている。これはEWS4800用に開発したものを、NESAバスインタフェースボードおよび分配統合ユニット部を改造し評価を行なっている。なお、NESAバスインタフェース部分に今回の開発品のPBS3とV53を使用している。

機能的には本ディスク装置は、各ディスク単位でハードウェアの制御を行なうディスクコントロールボード部、データを各ディスクコントロールボードへ分配する分配統合ユニット部、ホストコンピュータとのインタフェースを取るNESAバスインタフェースボード部より構成される。各ディスクのコントロールボードは単体で動作可能なように設計されている。よって、ホストとディスクの間のデータ入出力は、各ディスク毎に非同期に実行されるデータ入出力を、ダブルバッファを介して分配統合ユニットが順次読み出し/書き込みを行なうことにより実現している。

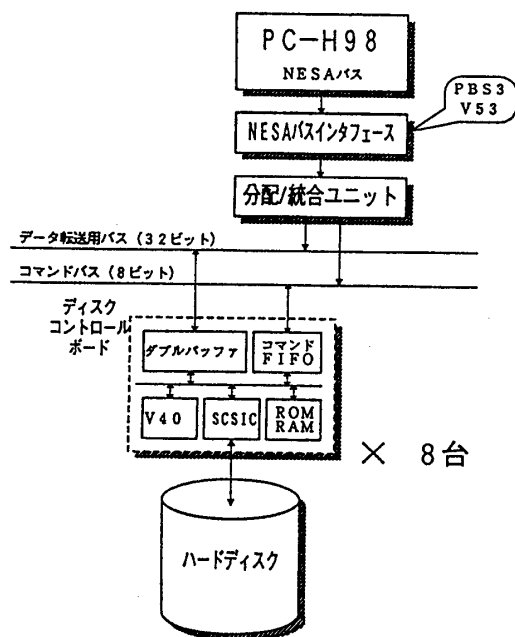


図2 ディスクアレイ構成図

次にハードウェアの仕様概要を示す。

|                        |  |
|------------------------|--|
| ハードウェア仕様               |  |
| ホストコンピュータ              | PC-H98シリーズ (NESAバス)  |
| 使用ディスクユニット (×8台 非同期動作) | 弊社製品 D3861 (SCSIインタフェース 100MB 1ユニット)   |
| バッファ容量                 | 最大2MB (ダブルバッファ)  |
| 最大(ホスト)転送速度            | <ul style="list-style-type: none"> <li>• H98~NESAバスインタフェースボード間 = 4MB/秒</li> <li>• ディスクインタフェース~ディスク間 = 8MB/秒</li> </ul> |
| 分類                     | RAID0  |

現在開発中のシステムでは、ディスクアレイ自身は、VMEバスライクの内蔵バスを使用している。しかし、PBS3は16ビットI/Oデバイスとして使用することしか出来ないため、実際は、NESAバスDMA転送(16ビット幅、タイプB)が最大の転送速度となる。この内部バスはそのアクセスの際のウェイトなどのオーバーヘッドを除きPBS3の性能を最大限引き出すことが可能である。

**4. おわりに**

パーソナルコンピュータの性能向上に伴い周辺装置のデータ入出力性能の向上も必要となっている。今回開発したPBS3は、この様な要求に答えるために開発されたものであり、NESAバス専用のハードウェアインタフェースに、標準的な高速データ入出力シーケンスを実現するチップである。今後この様な高速インタフェースチップを使用した高速オプションボードが開発されることを期待する。

**謝辞**

本研究の機会と適切な助言をくださった新潟日本電気株式会社第一技術部増元俊博課長に感謝いたします。

**参考文献**

- [1] M.Y. Kim, "Synchronized Disk Interleaving", IEEE trans. on Computers Vol.35, No.11, 1986, pp.978-988
- [2] D.A. Patterson et al., "Introduction to Redundant Arrays of Inexpensive Disks (RAID)", COMPCON '89 Spring, pp.109-117, 1989
- [3] NECパソコン販売部編, "NESAバスおよびPC-H98model (U) 60/70/(U) 100 技術説明書 第四版", 9, 1990.
- [4] 杉本, 菊地, 辻澤, "マルチディスク装置 (MD-1) の性能評価", 電子情報通信学会春季全国大会 講演論文集, 6-139, 1991.
- [5] 菊地, 杉本, 辻澤, "高速直接検索システム", 電子情報通信学会秋季全国大会 講演論文集, 6-177, 1990.